

产品概述

XC51200是一款应用于小尺寸中的低输入电压灌/拉电流双倍速率（DDR）终端稳压器。XC51200具有快速的动态响应，并且仅需要20 μ F的输出电容就能满足DDR, DDR2, DDR3, DDR3L, 低功耗DDR3和DDR4 VTT总线终端的电源要求。此外XC51200还提供了漏极开路的PGOOD信号，用于监控输出状态；和EN信号，用于DDR在S3期间为VVT放电。

型号描述

完整型号	质量保证等级	结温范围	封装类型
XC51200DZC	QJB (N1)	-55°C ~ 125°C	DFN3×3-10
XC51200DZB	普军	-55°C ~ 125°C	DFN3×3-10
XC51200DZA	工业级	-40°C ~ 125°C	DFN3×3-10

主要功能

- 输入电压：支持2.5V轨电压和3.3V轨电压
- VLDOIN电压范围：1.1V到3.5V
- 仅需要20 μ F的最小输出电容
- 用于监控输出状态的PGOOD信号
- 使能功能选项
- REFIN输入可以通过电阻分压对输入进行灵活的跟踪
- 遥感（VOSNS）
- 内置软启动，欠压保护
- 热保护
- 支持DDR, DDR2, DDR3, DDR3L, 低功率DDR3, DDR4 VVT应用

企标代号：QJ/PWV 5069-2018 (QJB (N1))

QJ/PWV 5068-2018 (普军)

QJ/PWV 5016-2017 (工业级)

典型电路

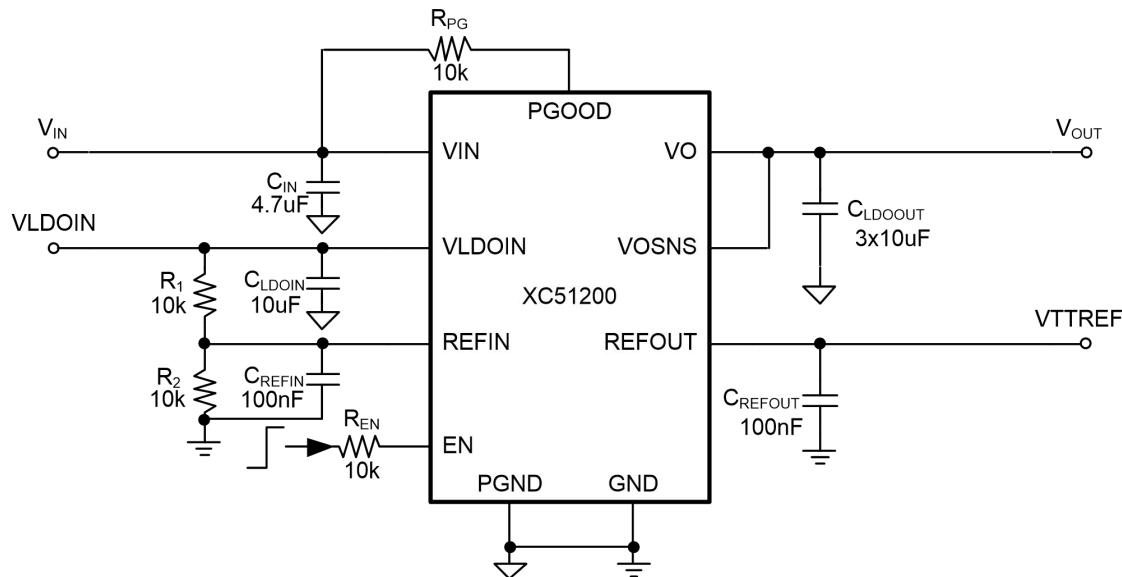
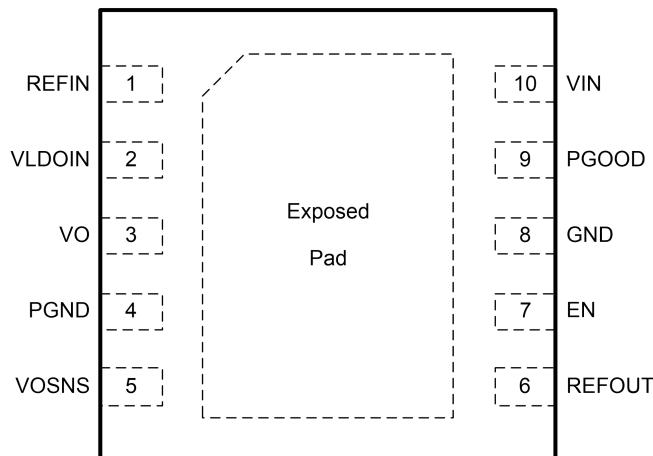


图1 典型应用电路

脚位图 (俯视图)



(DFN3×3-10)
图2 脚位示意图

脚位名称	脚位编号	功能描述
REFIN	1	基准电压输入脚, 与GND之间加0.1μF的陶瓷电容
VLDOIN	2	LDO的供电脚, 与PGND之间至少加10μF以上的陶瓷电容
VO	3	LDO的功率输出脚, 与PGND之间至少加20μF以上的陶瓷电容
PGND	4	LDO的功率地
VOSNS	5	LDO的电压采样脚, 将该脚连接到输出电容或负载的正端
REFOUT	6	基准电压输出脚, 和GND之间加0.1μF的陶瓷电容
EN	7	外部使能控制, 当置高时芯片工作, 置低时关闭。在DDR VVT应用中, 将该脚连接到SLP_S3。切勿悬空
GND	8	信号地
PGOOD	9	漏极开路power good信号, 当输出在±20%REFOUT范围内时拉高
VIN	10	输入电源脚, 和GND之间至少加1μF以上的陶瓷电容
Exposed Pad		底部散热焊盘, 通常会将其和PCB GND敷铜连接, 以获得较好的散热性能

最大耐受值

REFIN, REFOUT, VIN, VO, VLDOIN, VOSNS	-0.3 ~ 3.6V
EN, PGOOD	-0.3 ~ 6.5V
耗散功率:	
PD @ TA=25°C	2W
热阻 ^{Note:}	
θ _{JC}	10°C/W
θ _{JA}	50°C/W
最大结温(T _j)	150°C
引脚焊接温度(焊接时, 10秒) (T _h)	260°C
存储温度范围(T _{Sig})	-65°C ~ 150°C

Note: 热阻参数是在自然对流条件下, 将芯片直接焊接在一块60mm×60mm, 2oz铜厚, FR4材质的四层PCB上测试得到的。需要注意的是, 在实际设计与应用中, PCB布局, 敷铜厚度, PCB层数及尺寸, 导热过孔数量等因素都将直接影响到热阻的大小。

推荐工作条件

VIN	2.4V ~ 3.6V
EN, VLDOIN, VOSNS	0V ~ 3.5V
REFIN	0.5V ~ 1.8V
PGOOD, VO	0V ~ 3.5V
REFOUT	0V ~ 1.8V
结温范围(T _j)	-55°C ~ 125°C

电气参数

(测试条件VIN=3.3V, VLDOIN=1.8V, VREFIN=0.9V, VVOSNS=0.9V, VEN=VIN, COUT=3×10μF, TA=25°C, •标识代表全工作温度范围内规格)

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电流						
工作电流	I _{IN}	V _{EN} =3.3V, 空载	0.7	2	mA	
关机电流	I _{IN(SDN)}	V _{EN} =0V, V _{REFIN} =0V, 空载	65	100	μA	
		V _{EN} =0V, V _{REFIN} >0.4V, 空载	200	500	μA	
		V _{EN} =3.3V, 空载	1	50	μA	
VLDOIN输入电流	I _{LDI}	V _{EN} =0V, 空载	0.1	50	μA	
VLDOIN关机电流	I _{LDI(SDN)}	V _{EN} =3.3V	•	-15	15	mV
REFIN输入电流	I _{REFIN}	V _{EN} =3.3V	•	1.25	1	μA
输出电压						
VO输出直流电压	V _{VOSNS}	V _{REFOUT} =1.25V(DDR1), I _O =0A	•	-15	15	mV

		V _{REFOUT} =0.9V(DDR2), I _O =0A	•		0.9		V
		V _{REFOUT} =0.75V(DDR3), I _O =0A	•	-15	0.75	15	mV
		V _{REFOUT} =0.675V(DDR3L), I _O =0A	•	-15	0.675	15	mV
		V _{REFOUT} =0.6V(DDR4), I _O =0A	•	-15	0.6	15	mV
				-15		15	mV
输出电压公差	V _{VOTOL}	-2A<I _{VO} <2A		-25		25	mV
VO拉电流限制	I _{VOSRCL}	V _{OSNS} =0.9×V _{REFOUT}		3		4.5	A
VO灌电流限制	I _{VOSNCL}	V _{OSNS} =1.1×V _{REFOUT}		3.5		5.5	A
输出关机放电电阻	R _{DSCHRG}	V _{REFIN} =0V, V _{VO} =0.3V, V _{EN} =0V			18	25	Ω
PGOOD							
PGOOD门槛电压	V _{TH(PG)}	PGOOD窗口低门槛电压 (V _{OSNS} 相对REFOUT)		-23.5%	-20%	-17.5%	
		PGOOD窗口高门槛电压		17.5%	20%	23.5%	
		PGOOD迟滞			5%		
PGOOD上升延时	T _{PGSTUPDLY}	上升沿			2		ms
PGOOD输出低电压	V _{PGOODLOW}	I _{SINK} =4mA				0.4	V
PGOOD输出低延时	T _{PBADDLY}	V _{OSNS} 在 ± 20%PGOOD 窗口之外			10		μs
PGOOD漏电流	I _{PGOODLK}	V _{OSNS} =V _{REFIN} (PGOOD高阻 抗), V _{PGOOD} =V _{VIN} +0.2V				1	μA
REFIN & REFOUT							
REFIN电压范围	V _{REFIN}		•	0.5		1.8	V
REFIN开启电压	V _{REFIN_UVLO}	REFIN上升			390		mV
			•	360		420	mV
REFIN开启电压迟滞	V _{REFIN-UVHYS}				20		mV
REFOUT电压	V _{REFOUT}				REFIN		V
REFOUT电压公差	V _{REFOUTTOL}	-1mA<I _{REFOUT} <1mA, V _{REFIN} =1.25V	•	-12		12	mV
		-1mA<I _{REFOUT} <1mA, V _{REFIN} =0.9V	•	-12		12	mV
		-1mA<I _{REFOUT} <1mA, V _{REFIN} =0.75V	•	-12		12	mV
		-1mA<I _{REFOUT} <1mA, V _{REFIN} =0.675V	•	-12		12	mV
		-1mA<I _{REFOUT} <1mA, V _{REFIN} =0.6V	•	-12		12	mV
REFOUT拉电流限制	V _{REFOUT-SRCL}	V _{REFOUT} =0V		10	40		mA
REFOUT灌电流限制	V _{REFOUT-SNCL}	V _{REFOUT} =0V		10	40		mA
VIN & EN							
VIN开启电压	V _{VIN_UVLO}	启动			2.3		V
			•	2.2		2.4	V

XC51200

DDR 驱动器

VIN开启电压迟滞	V _{VIN_UVHYS}				50		mV
使能“高”电压	V _{ENIH}		•	1.7			V
使能“低”电压	V _{ENIL}		•			0.3	V
使能迟滞电压	V _{EN_HYS}				0.1		V
使能输入漏电流	I _{ENLEAK}			-1		1	μA
过温保护							
过温保护点	T _{SD}				150		°C
过温保护滞环宽度	T _{HYS}				20		°C

控制框图

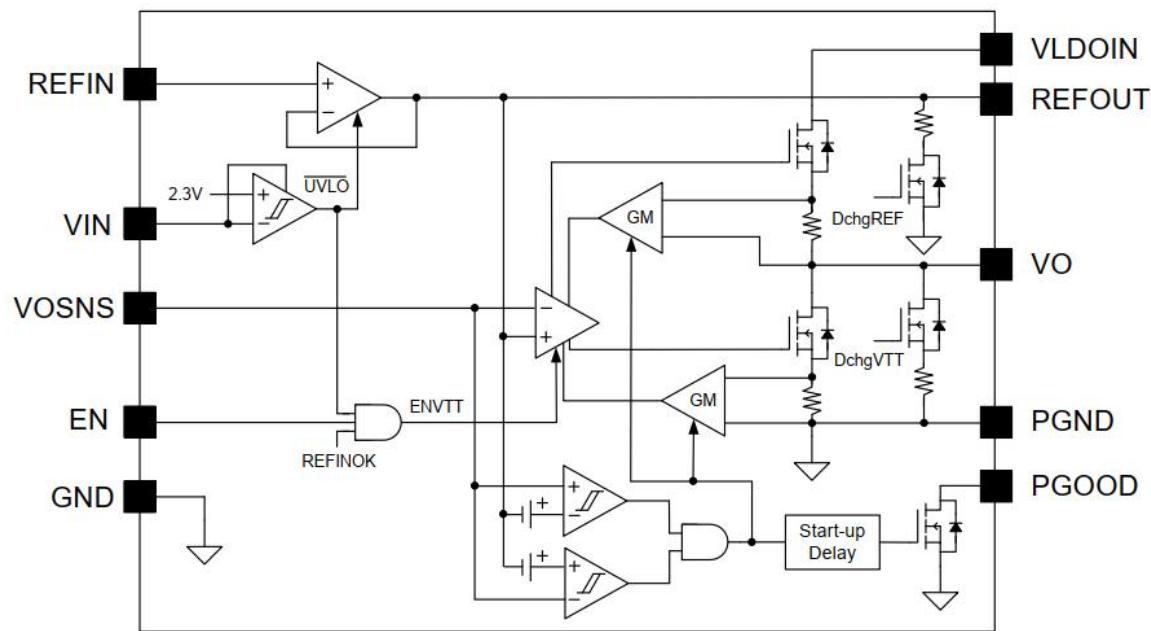
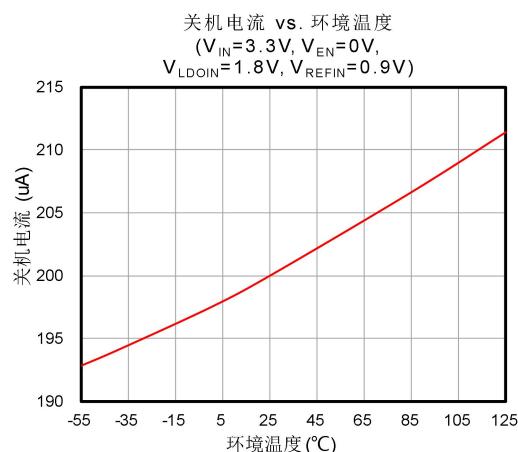
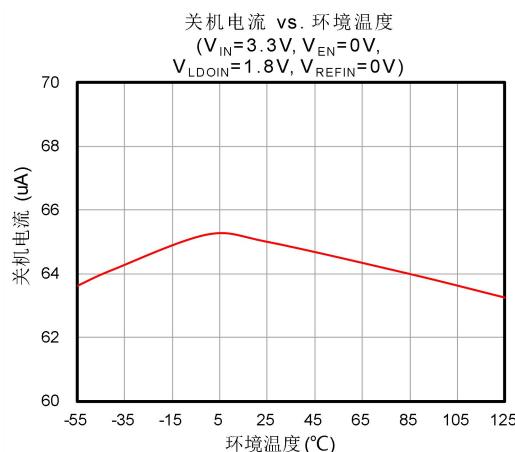
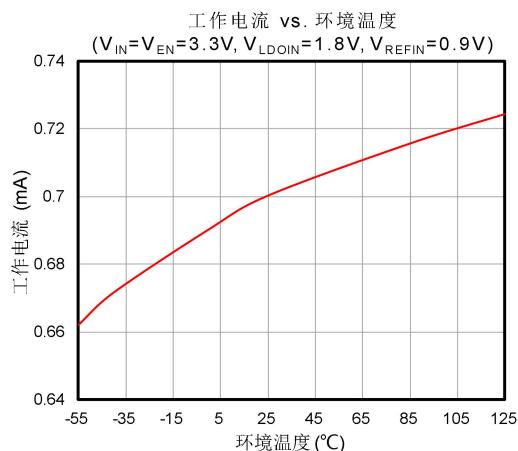
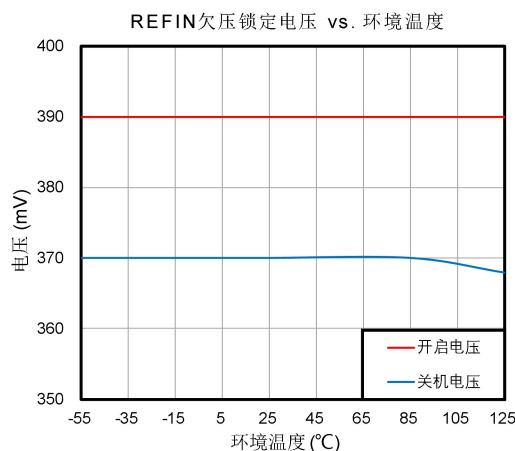
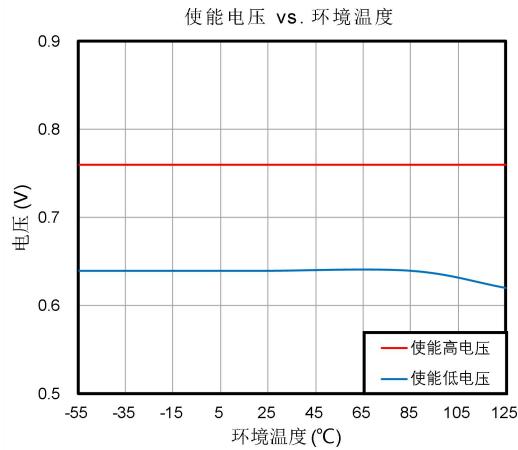
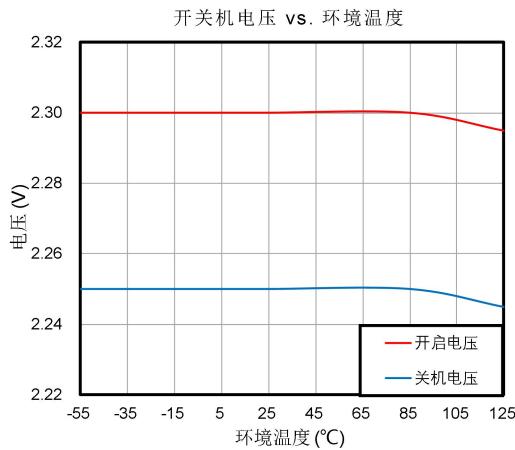


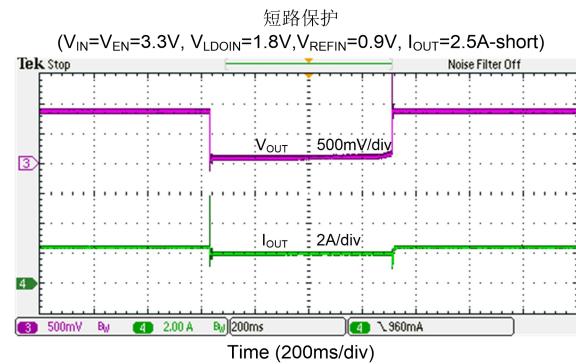
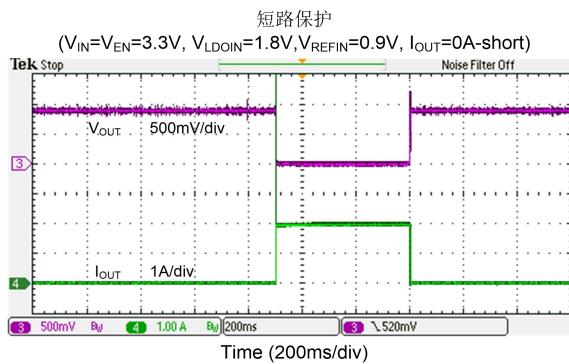
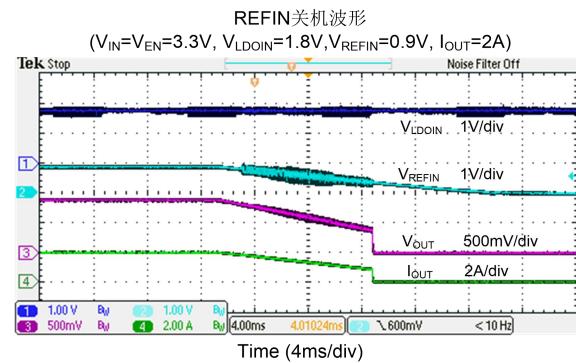
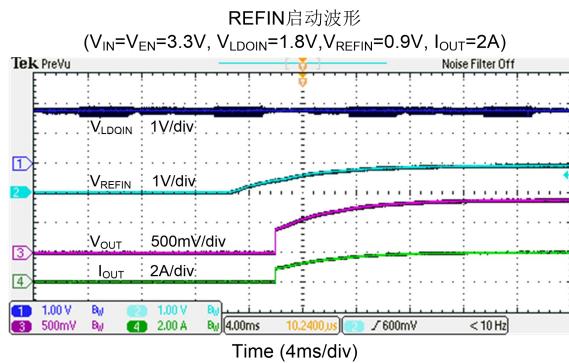
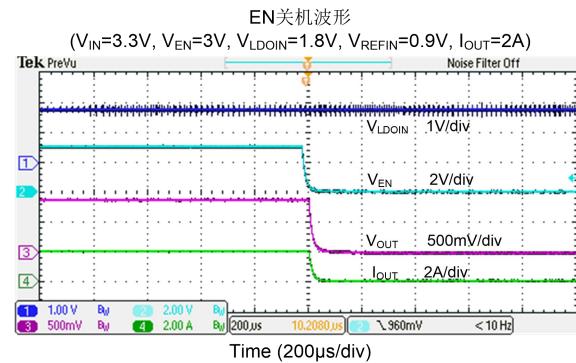
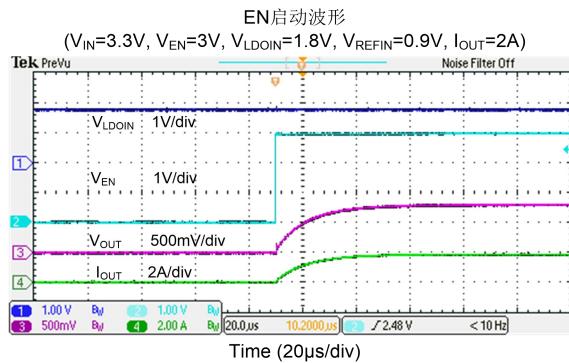
图 3 控制框图

典型特性曲线



XC51200

DDR 驱动器



原理描述

XC51200是一款应用于小尺寸中的低输入电压灌/拉电流双倍速率（DDR）终端稳压器。XC51200具有快速的动态响应，并且仅需要20 μ F的输出电容就能满足DDR, DDR2, DDR3, DDR3L, 低功耗DDR3和DDR4 VTT总线终端的电源要求。此外XC51200还提供了漏极开路的PGOOD信号，用于监控输出状态；和EN信号，用于DDR在S3期间为VVT放电。

灌/拉电流稳压器(VO Pin)

XC51200集成了高性能，低压差（LDO）线性稳压器，能够提供灌/拉电流。LDO稳压器具有快速反馈环路，仅需使用小型陶瓷电容就可以实现快速负载的瞬态响应。为保证准确的输出调整率，降低线路电阻的影响，应将远程遥感端子VOSNS通过不走电流的路径连接到输出电容的正端。

参考输入(REFIN Pin)

输出电压VO被调节为REFOUT。当REFIN设置为标准DDR终端应用时，REFIN可由连接到存储器电源总线(VDDQ)的外部等效分压器设置。XC51200支持0.5V到1.8V的REFIN电压，因此可以用于多重功能。

参考输出(REFOUT Pin)

当它配置为DDR终端应用时，REFOUT会为内存应用程序生成DDR VTT参考电压。它能够支持10mA的灌/拉电流。当REFIN电压上升至0.390V且VIN高于UVLO阈值时，REFOUT变为有效。当REFOUT小于0.375V时，它被禁用，然后通过内部10k Ω MOSFET放电至GND。REFOUT与EN引脚状态无关。

使能控制 (EN Pin)

当EN被拉到高电平时，VO稳压器开始正常工作。当EN被拉到低电平时，VO通过内部18 Ω MOS放电至GND。当EN被拉到低电平时，REFOUT保持打开状态。确保EN引脚电压始终保持低于或等于VIN。

输出正常信号功能 (PGOOD Pin)

XC51200器件提供漏极开路PGOOD输出，当VO输出在REFOUT的±20%范围内时，该输出变为高电平。输出超过power good范围后，PGOOD在10 μ s内被拉低。在初始VO启动期间，PGOOD在VO进入电源正常范围后2ms拉高（典型值）。由于PGOOD是漏极开路输出，因此需要在PGOOD和稳定的电源电压之间放置一个值介于1k Ω 到100k Ω 之间的上拉电阻。

过流保护 (VO Pin)

LDO具有恒定的过流限制 (OCL)。当输出电压不在power good范围内时，OCL减少一半。这种减少是一种非锁存保护。

输入欠压保护 (VIN Pin)

对于VIN欠压锁定 (UVLO) 保护，XC51200监控VIN电压。当VIN电压低于UVLO阈值电压时，VO和REFOUT稳压器均断电。该关断是非锁存保护。

过温保护

XC51200监控结温。如果器件结温超过阈值，VO和REFOUT稳压器均关断，由内部放电MOSFET放电。该关断是非锁存保护。

PCB Layout布局要求

XC51200的布局相对简单，为了获得最佳的性能，建议参考以下的方法：

- 1) 保证所有功率走线尽量的短和宽。
- 2) 为了获得较好的热性能，建议选用两层或四层PCB布板，同时与芯片VLDOIN, VO, PGND连接的PCB敷铜需要尽量增加厚度和面积。芯片底部的散热焊盘需要直接焊接到PCB上，并且通过尽可能多的过孔连接至PCB其它层地平面敷铜，以进一步降低热阻，帮助芯片散热。
- 3) LDO输入电容CLDOIN需要尽量靠近VLDOIN和PGND，其构成的面积需要尽量小，输入电容两端需要增加尽可能多的过孔以进一步降低寄生阻抗。
- 4) LDO输出电容CLDOOUT需要尽量靠近VO和PGND，其构成的面积需要尽量小，输出电容两端需要增加尽可能多的过孔以进一步降低寄生阻抗。
- 5) 电容CIN需要尽量靠近芯片VIN和GND。
- 6) 电容CREFIN需要尽量靠近芯片REFIN和GND。
- 7) 电容CREFOUT需要尽量靠近芯片REFOUT和GND。

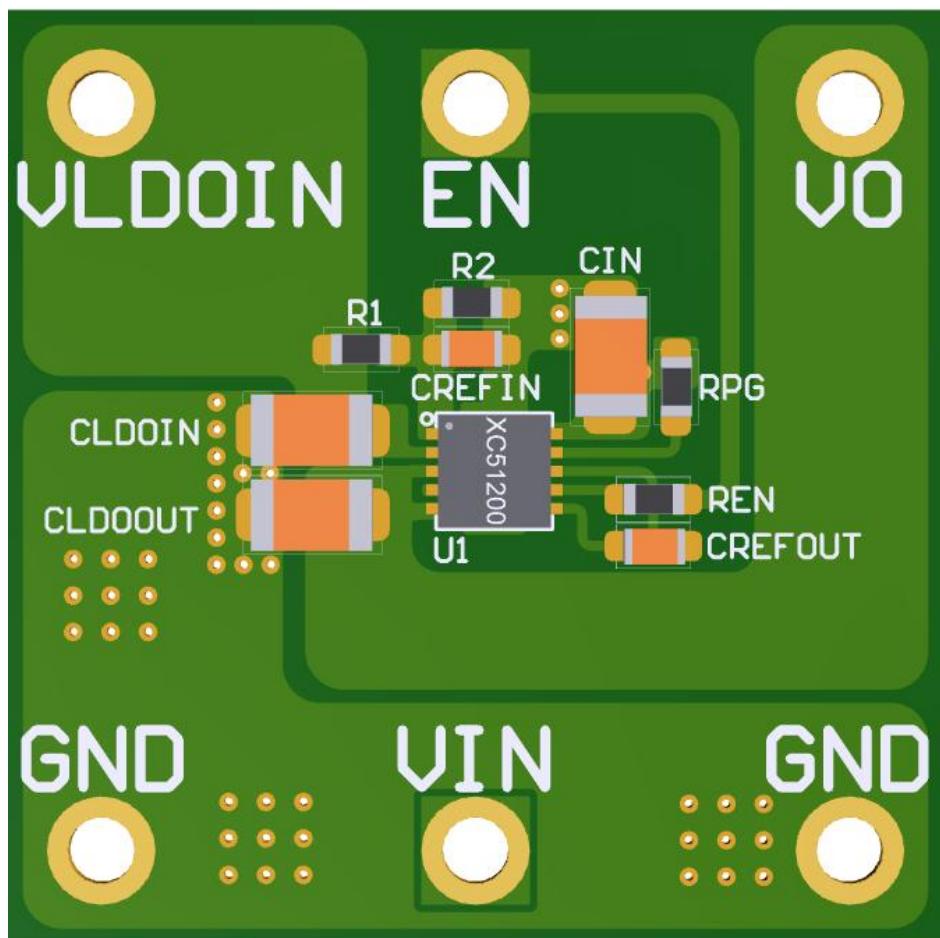
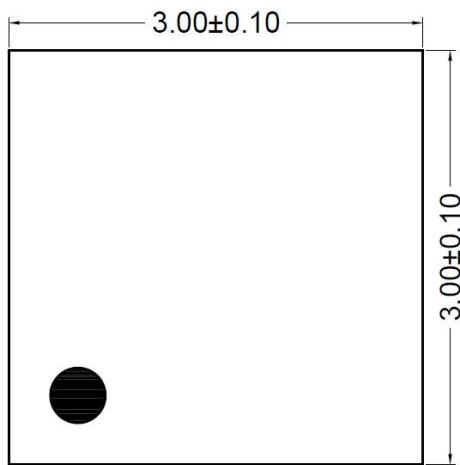
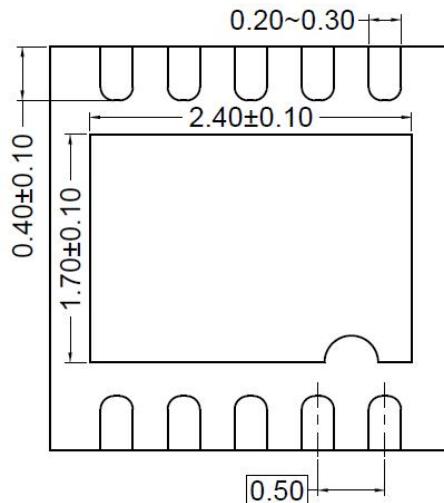


图4 PCB Layout推荐布局图

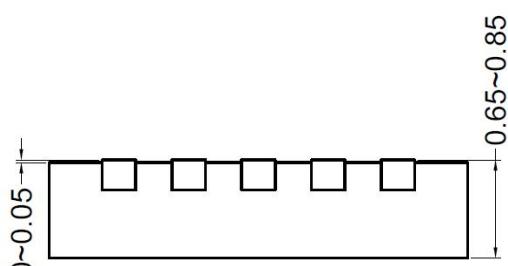
DFN3×3-10 封装尺寸



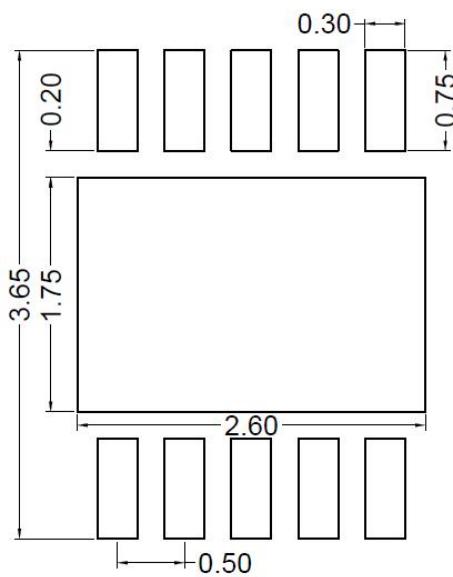
俯视图



底视图



侧视图



PCB 建议尺寸 (仅供参考)

注：所有尺寸单位为 mm