

FAN7392N 700V 4A 半桥式功率 MOSFET/IGBT 驱动芯片

产品概述

FAN7392N是一款高压、高速功率MOSFET高低侧驱动芯片，采用高低压兼容工艺使得高、低侧栅驱动电路可以单芯片集成。具有独立的高、低侧传输通道。FAN7392N的逻辑输入电平兼容低至3.3V的CMOS或LSTTL逻辑输出电平，输出具有大电流脉冲能力，其浮动通道可用于驱动高压侧N沟道功率MOSFET，浮地通道最高工作电压可达700V。FAN7392N内部集成高低侧shutdown逻辑，可用于故障条件下的通断关断。FAN7392N采用宽体DIP-14封装，可以在-40℃至125℃温度范围内工作。

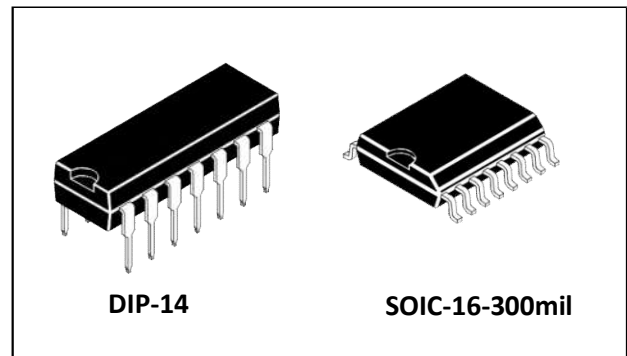
应用范围

- 自举工作的浮动通道
 - 最高工作电压可达 700 V
 - 兼容 3.3V、5V 和 15V 输入逻辑
 - dV_s/dt 耐受能力可达 ± 50 V/nsec
 - V_s 负偏压能力达-9V
 - 栅极驱动电范围 10 V-20V
 - 宽温度范围-40~125℃
 - 集成欠压锁定功能
 - 周期性边缘触发关断逻辑
 - 输入输出同相位
 - 逻辑和电源地 ± 5 V 偏移
 - 芯片开通关断延时特性
 - Ton/Toff =130ns/130ns
 - 高低侧延时匹配
 - 驱动电流能力：
 - 拉电流/灌电流=4.0A/4.0A
 - 高、低侧欠压锁定电路
 - 欠压锁定正向阈值 8.9V
 - 欠压锁定负向阈值 8.2V
 - 符合 RoSH 标准
- DIP-14

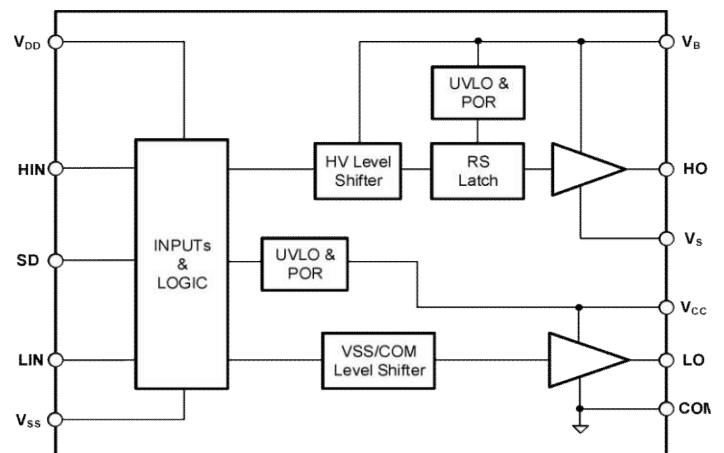
应用范围

- 通用逆变器
- 交流和直流电源中的半桥和全桥转换器
- 用于服务器、电信、IT 和工业基础设施的高密度开关电源
- 太阳能逆变器、电机驱动器和UPS



Packages



简化示意图



订购指南

产品名	打标印记	封装形式	装料形式	最小包装数量
FAN7392N-MNS	 FAN7392N XXXXXX	SOIC-16-300mil	编带	1K/盘
FAN7392MX-MNS	 FAN7392MX XXXXXX	DIP-14	管装	1K/盒

典型应用电路

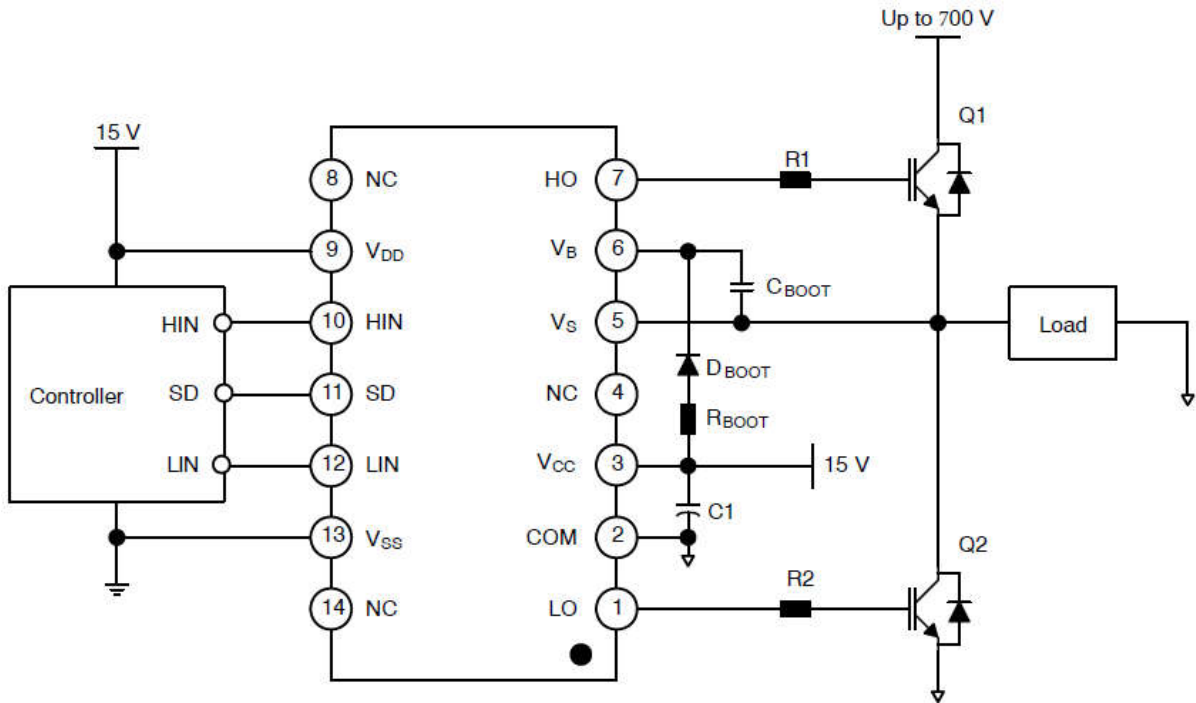


图 1 典型应用电路图 DIP-14

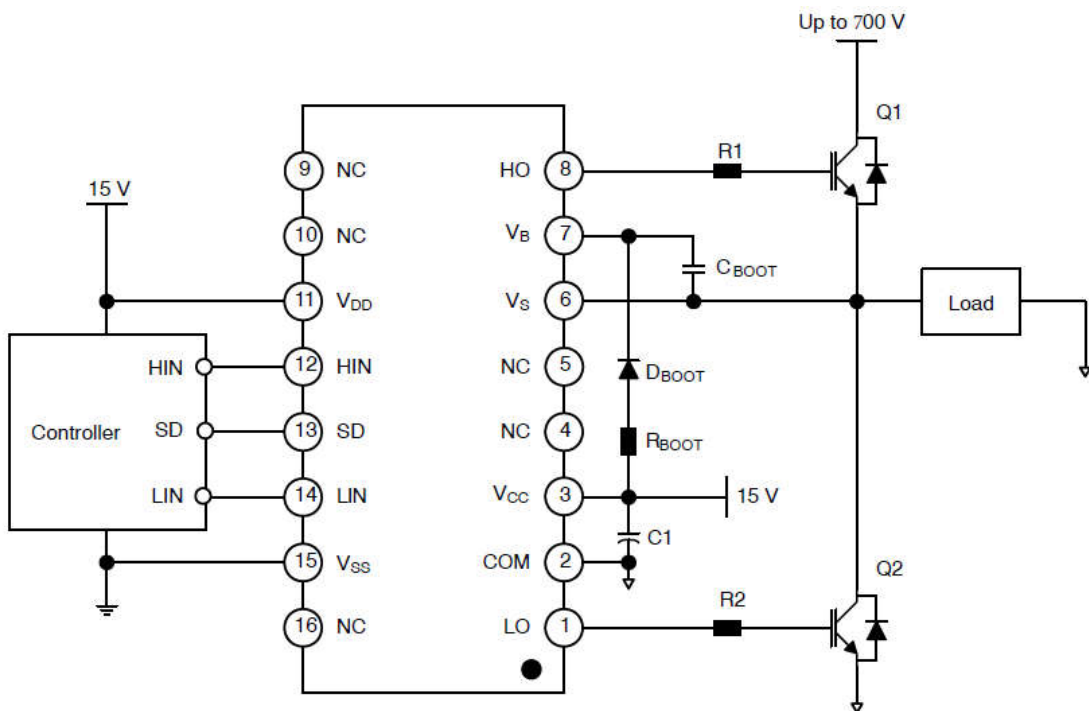


图 2 典型应用电路图 SOIC-16

功能框图

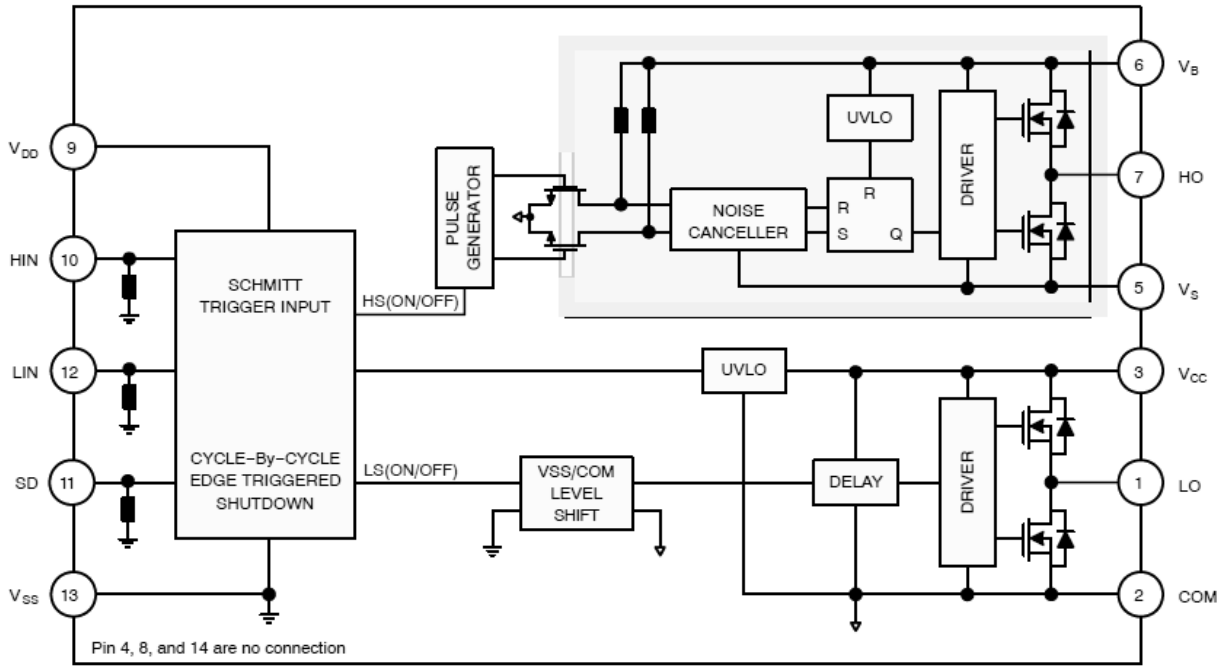


图 3 FAN7392N 功能框图 (参考14引脚)

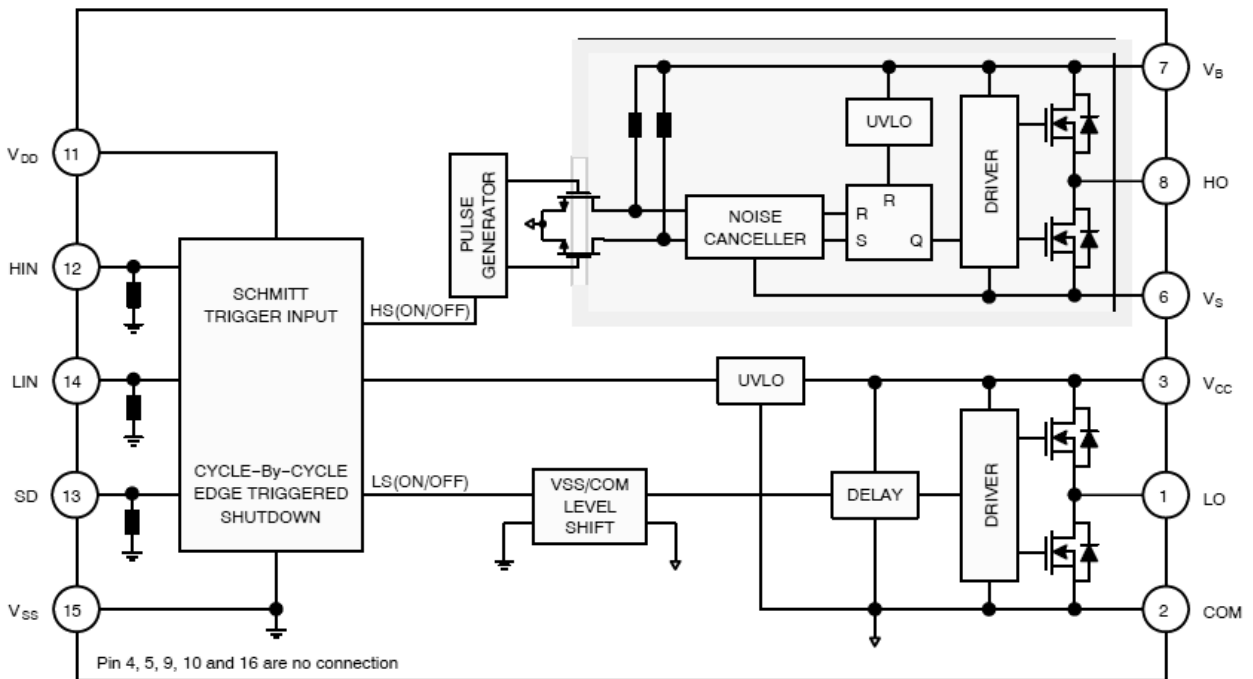
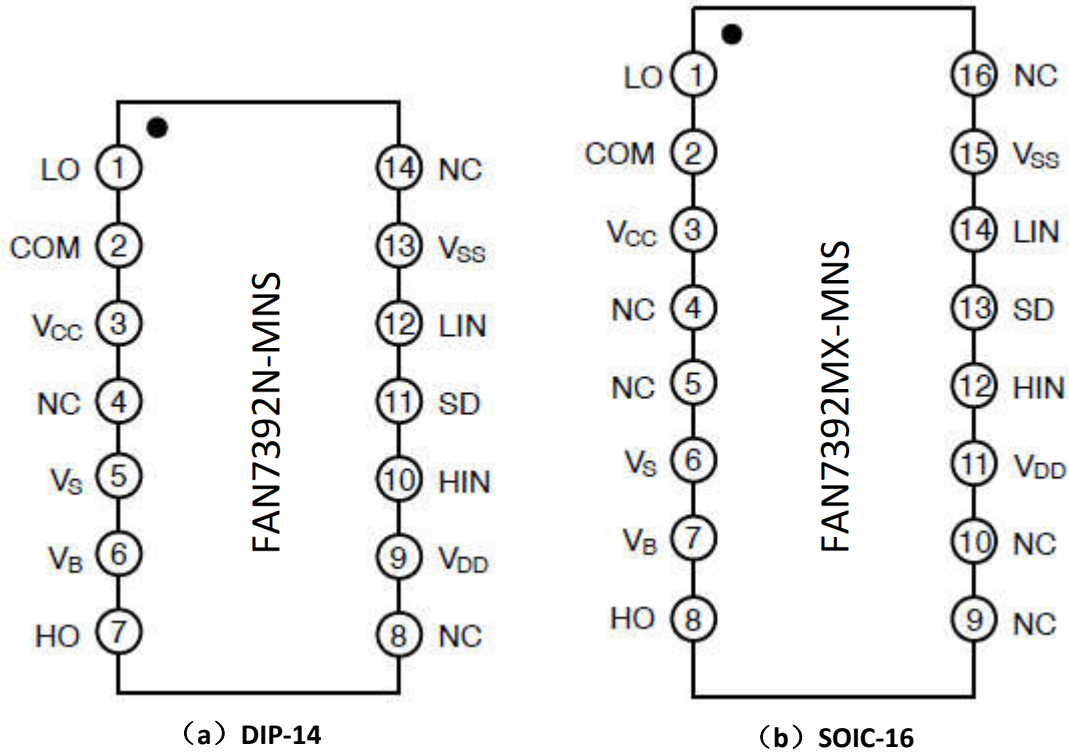


图 4 FAN7392MX 功能框图 (参考16-SOIC)

图 5 引脚布局



引脚定义

14 引脚	16 引脚	名称	说明
1	1	LO	低侧栅极输出
2	2	COM	低侧返回
3	3	V _{CC}	低侧电源电压
5	6	V _S	高侧浮动电源电压返回
6	7	V _B	高侧浮动电源
7	8	HO	高侧驱动输出
9	11	V _{DD}	逻辑电源电压
10	12	HIN	高侧栅极驱动器输出的逻辑输入
11	13	SD	关闭功能逻辑输入
12	14	LIN	低侧栅极驱动器输出的逻辑输入
13	15	V _{SS}	逻辑地
4, 8, 14	4, 5, 9, 10, 16	NC	未连接

绝对最、额定值 (除非“有说明, $T_A = 25^\circ\text{C}$ 。)

符号	特性	最小值	最大值	单位	
V_B	高侧浮动电源电压	-0.3	725.0	V	
V_S	高侧浮动偏置电压	$V_B - 25.0$	$V_B + 0.3$	V	
V_{HO}	高侧浮动输出电压	$V_S - 0.3$	$V_B + 0.3$	V	
V_{CC}	低侧电源电压	-0.3	25.0	V	
V_{LO}	低侧浮动输出电压	-0.3	$V_{CC} + 0.3$	V	
V_{DD}	逻辑电源电压	-0.3	$V_{SS} + 25.0$	V	
V_{SS}	逻辑电源偏置电压	-5.0	+5.0	V	
V_{IN}	逻辑输入电压 (HIN、LIN 和 SD)	$V_{SS} - 0.3$	$V_{CC} + 0.3$	V	
dV_S/dt	允许的偏置电压变化速率	-	50	V/ns	
P_D	功耗 (注意1,2,3)	14-PDIP	-	1.6	W
		16-SOP	-	1.3	
θ_{JA}	热阻	14-PDIP	-	75	$^\circ\text{C}/\text{W}$
		16-SOP	-	95	
T_J	最大结温	-	+150	$^\circ\text{C}$	
T_{STG}	存储温度	-55	+150	$^\circ\text{C}$	

如果电压超过最大额定值表列出的值范围, 器件可能会损坏。如果超过任何这些限值, 将无法保证器件功能, 可能会导致器件损坏, 影响可靠性。

1. 安装到 76.2 x 114.3 x 1.6 mm PCB 板 (FR-4 环氧玻璃材料)。
2. 参考下列标准:
 JESD51-2: 集成电路热测试方法环境条件 - 自然通风和
 JESD51-3: 含铅表面贴装封装的低有效导热系数测试板
3. 任何情况下都不得超过功 (PD)。

推荐工作条件

符号	参数	最小值	最大值	单位
V_B	高侧浮动电源电压	$V_S + 10$	$V_S + 20$	V
V_S	高侧浮动电源偏置电压	-9	700	V
V_{HO}	高侧输出电压	V_S	V_B	V
V_{CC}	低侧电源电压	10	20	V
V_{LO}	低侧输出电压	0	V_{CC}	V
V_{DD}	逻辑电源电压	$V_{SS} + 3$	$V_{SS} + 20$	V
V_{SS}	逻辑电源偏置电压	-5	5	V
V_{IN}	逻辑输入电压	V_{SS}	V_{DD}	V
T_A	环境温度	-40	+125	$^\circ\text{C}$

高于推荐工作范围表格中所列电压时, 不保证能够正常运行。长时间在推荐工作范围表格中规定范围以外的电压下运行, 可能会影响器件的可靠性。

电气特性 (除非另有说明, $V_{BIAS} (V_{GC}, V_{BS}; V_{OD})=15.0V, V_{SS}=COM=0V, T_A=25^\circ C$ 。 V_H 、 V 和 I_{IN} 参数以 V_{SS} 为参考点, 并适用于相应的输入引脚: H_{IN} 、 L_{IN} 和 SD 。 V_o 和 I_o 参数以 V_S 和 COM 点, 并适用于相应的输出引脚: HO 和 LO 。)

符号	特性	测试条件	最小值	典型值	最大值	单位
低侧电源部分						
I_{QCC}	V_{CC} 静态电源电流	$V_{IN} = 0V$ 或 $r V_{DD}$	-	40	80	μA
I_{QDD}	V_{DD} 静态电源电流	$V_{IN} = 0V$ 或 V_{DD}	-	-	10	μA
I_{PCC}	V_{CC} 工作电源电流	$f_{IN} = 20 kHz$ (均方根), $V_{IN} = 15 V_{PP}$	-	430	-	μA
I_{PDD}	V_{DD} 工作电源电流	$f_{IN} = 20 kHz$ (均方根), $V_{IN} = 15 V_{PP}$	-	300	-	μA
I_{SD}	关闭电源电流	$S_D = V_{DD}$	-	120	-	μA
V_{CCUV+}	V_{CC} 电源欠压正向阈值电压	$V_{IN} = 0V, V_{CC} =$ 扫描	8.0	8.9	9.8	V
V_{CCUV-}	V_{CC} 电源欠压负向阈值电压	$V_{IN} = 0V, V_{CC} =$ 扫描	7.4	8.2	9.0	V
V_{CCUVH}	V_{CC} 电源欠压锁定滞回电压回差	$V_{IN} = 0V, V_{CC} =$ 扫描	-	0.7	-	V

自举电源部分

I_{QBS}	V_{BS} 静态电源电流	$V_{IN} = 0V$ 或 V_{DD}	-	60	130	μA
I_{PBS}	V_{BS} 工作电源电流	$f_{IN} = 20 kHz$ (均方根值)	-	500	-	μA
V_{BSUV+}	V_{BS} 电源欠压正向阈值电压	$V_{IN} = 0V, V_{BS} =$ 扫描	8.0	8.9	9.8	V
V_{BSUV-}	V_{BS} 电源欠压负向阈值电压	$V_{IN} = 0V, V_{BS} =$ 扫描	7.4	8.2	9.0	V
V_{BSUVH}	V_{BS} 电源欠压锁定滞回电压回差	$V_{IN} = 0V, V_{BS} =$ 扫描	-	0.4	-	V
I_{LK}	偏置漏电流	$V_B = V_S = 700V$	-	-	50	μA

输入逻辑部分 (H_{IN} 、 L_{IN} 和 SD)

V_{IH}	逻辑“1”输入阈值电压	$V_{DD} = 3V$	2.4	-	-	V
		$V_{DD} = 15V$	9.5	-	-	V
V_{IL}	逻辑“0”输入阈值电压	$V_{DD} = 3V$	-	-	0.8	V
		$V_{DD} = 15V$	-	-	6.0	V
I_{IN+}	逻辑输入高偏置电	$V_{IN} = V_{DD}$	-	20	40	μA
I_{IN-}	逻辑输入低电平偏置电	$V_{IN} = 0V$	-	-	3	μA
R_{IN}	逻辑输入下拉电阻		375	750	-	K Ω

栅极驱动器输出部分

V_{OH}	高电平输出电压 ($V_{BIAS} - V_O$)	空载 ($I_o = 0A$)	-	-	1.5	V
V_{OL}	低电平输出电压	空载 ($I_o = 0A$)	-	-	200	mV
I_{O+}	输出高电平、短路脉冲电流t (注 4)	$V_o = 0V, PWS \leq 10\mu s$	3.0	4.0	-	A
I_{O-}	输出低电平、短路脉冲电流 (注 4)	$V_o = 15V, PWS 10\mu s$	3.0	4.0	-	A
$V_{SS/COM}$	$V_{SS}-COM/COM-V_{SS}$ 电压承受		-5.0	-	5.0	V
$-V_S$	I_{IN} 信号传播到 HO 时允许的 V_S 引脚负电压		-	-9.8	-7.0	V

除非另有说明, “电气特性”表格中列出的是所列测试条件下的产品性能参数。如果在不同条件下运行, 产品性能可能与“电气特性”表格中所列性能参数不一致。

4. 这些参数由设计保证。

动态电气特性(除非另有说明, $V_{BIAS} (V_{cc}, V_{Bs}, V_{bp})=15.0V, V_{SS}=COM=0V, CLOAD=1000 pF, T_A=25^{\circ}C$ 。)

符号	特性	测试条件	最小值	典型值	最、值	单位
t_{on}	导通传播延迟时间	$V_S = 0 V$	-	130	200	ns
t_{off}	关断传播延迟时间	$V_S=700V$	-	130	200	ns
t_{sd}	关闭传播延迟时间(注 5)	$V_S=700V$	-	130	200	
t_r	导通上升时间		-	25	35	
t_f	关断下降时间		-	17	25	
M_T	延迟匹配, HO 和 LO 开启/关断		-	-	10	

5.这些参数由设计保证。

典型特性

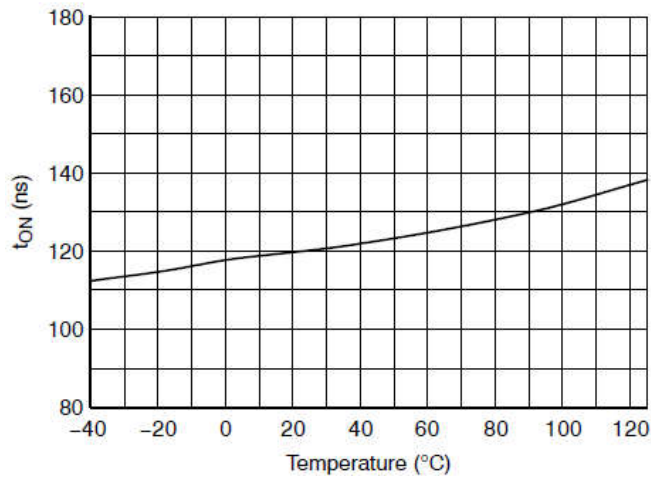


图 6. 导通传播延时与温度的关系

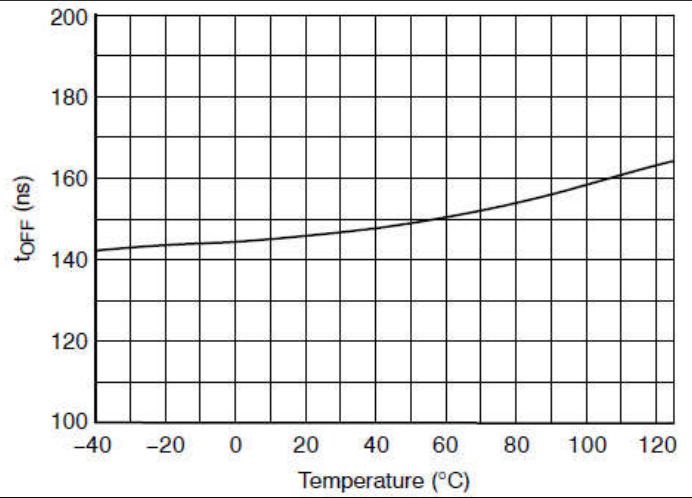


图 7. 关断传播延迟与温度的关系

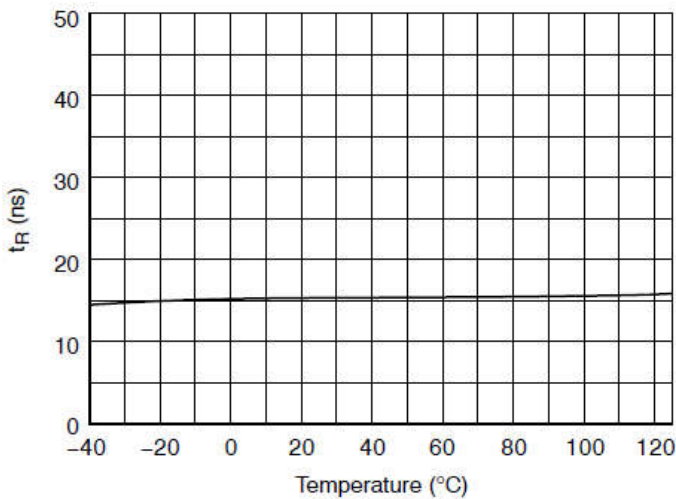


图 8. 导通上升时间与温度的关系

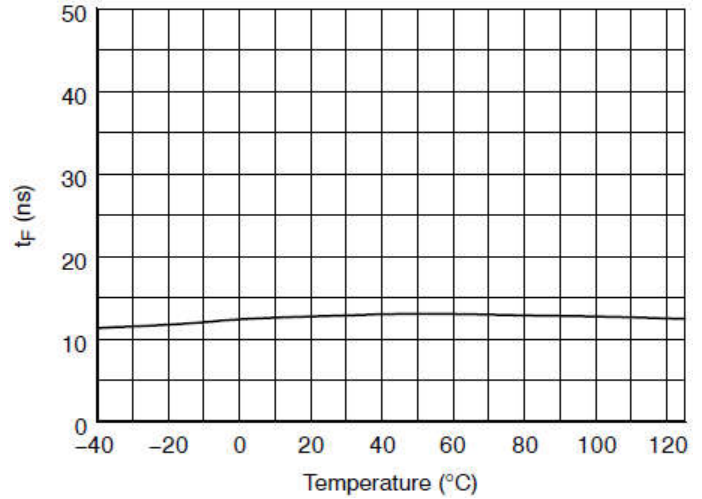


图 9. 关断下降时间与温度的关系

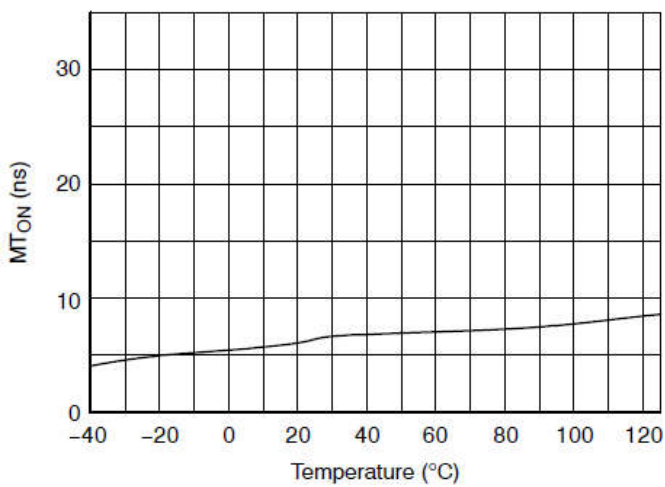


图 10. 开启延迟匹配与温度的关系

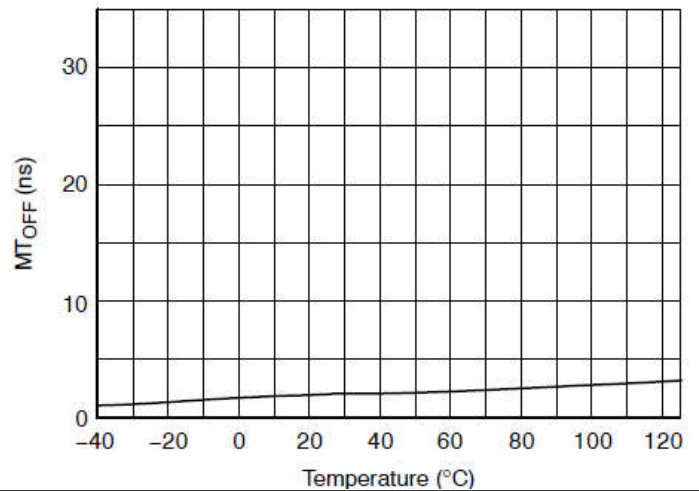


图 11. 关断延迟匹配与温度的关系

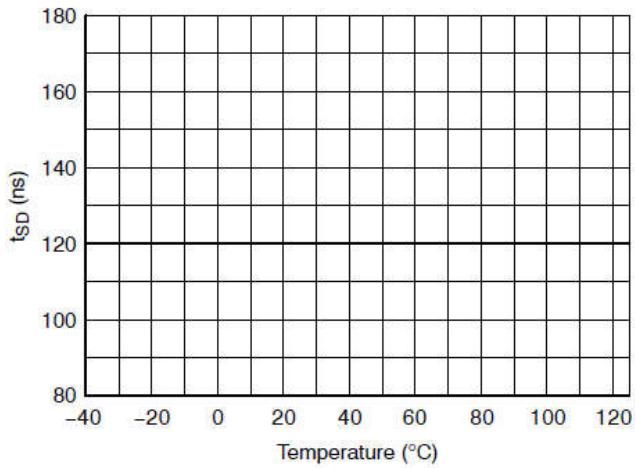


图 12. 关闭传播延迟与温度的关系

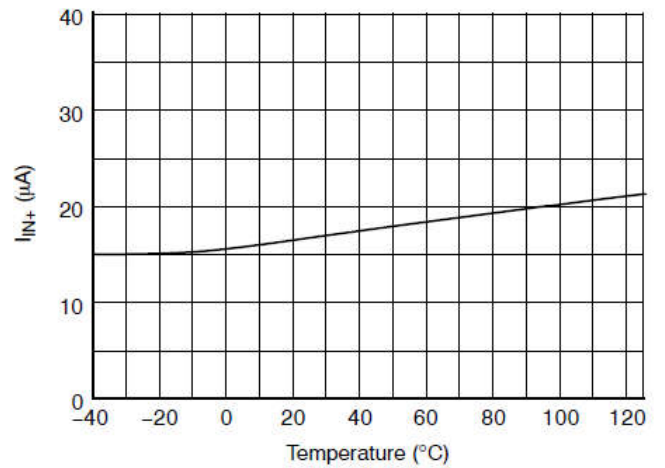


图 13. 逻辑输入高电平偏置电流与温度的关系

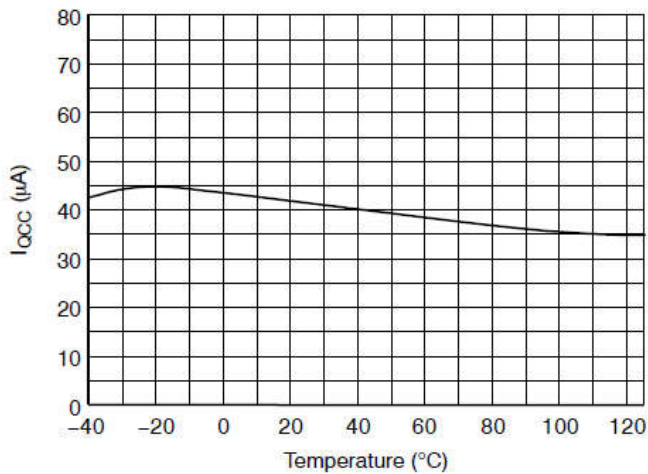


图 14. Vcc 静态电源电流与温度的关系

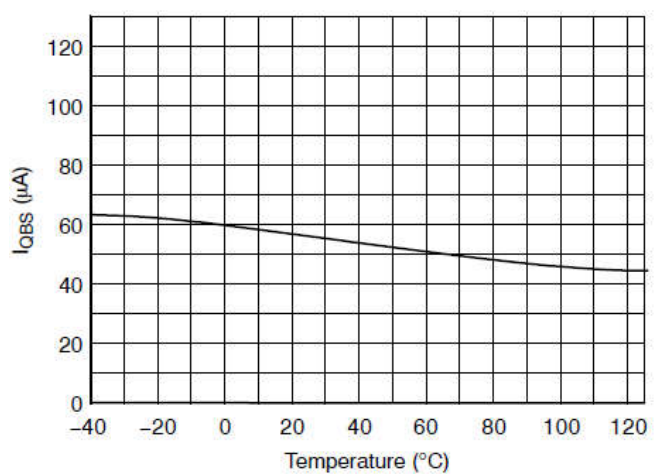


图 15. Vas 静态电源电流与温度的关系

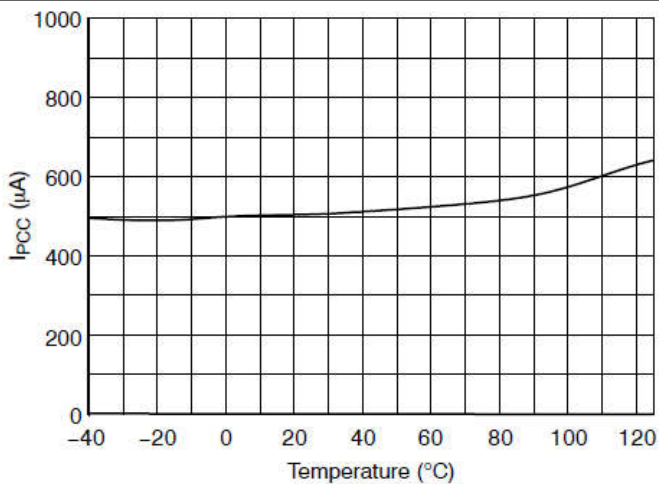


图 16. Vcc 工作电源电流与温度的关系

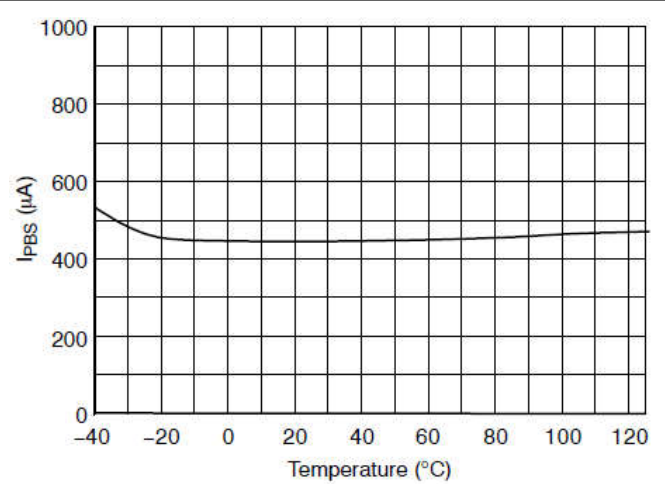


图 17. Vas 工作电源电流与温度的关系

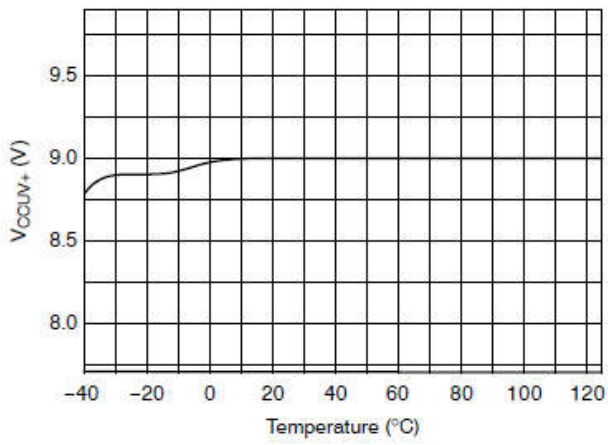


图 18.Vcc UVLO+ 与温度的关系

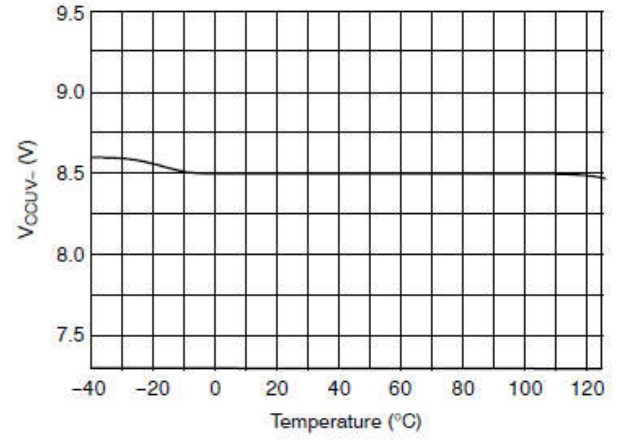


图 19.Vcc UVLO-与温度的关系

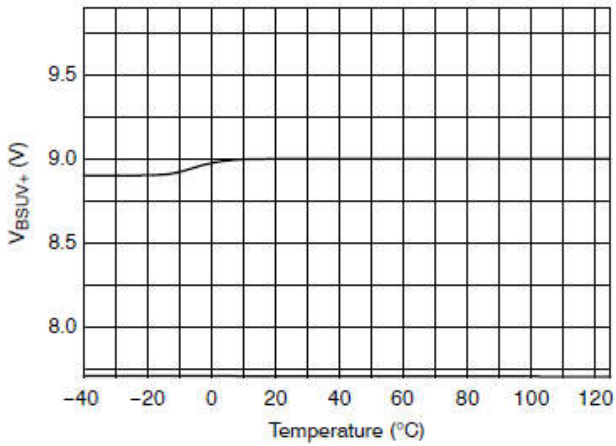


图 20.VBs UVLO+ 与温度的关系

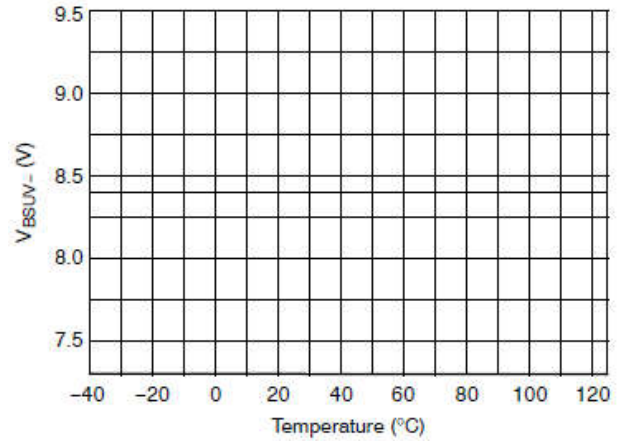


图 21.VBs UVLO- 与温度的关系

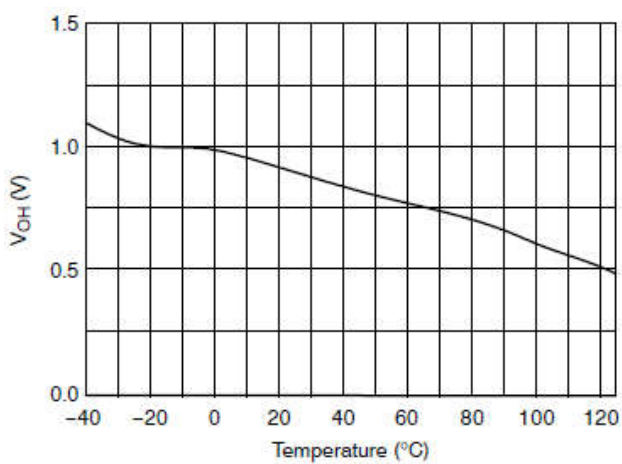


图 22.高电平输出电压与温度的关系

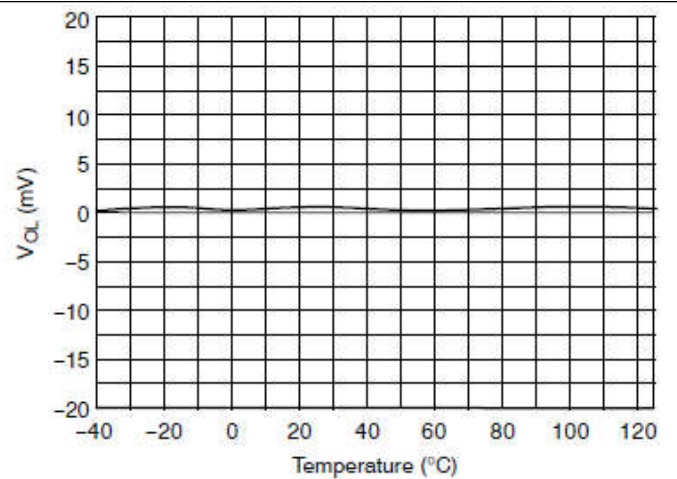


图 23.低电平输出电压与温度的关系

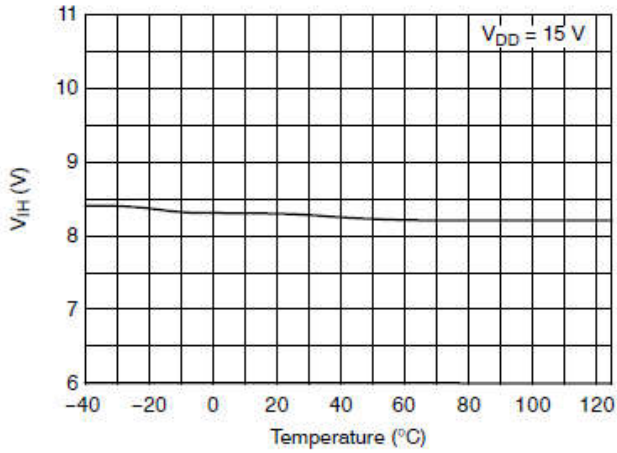


图 24.逻辑高输入电压与温度的关系

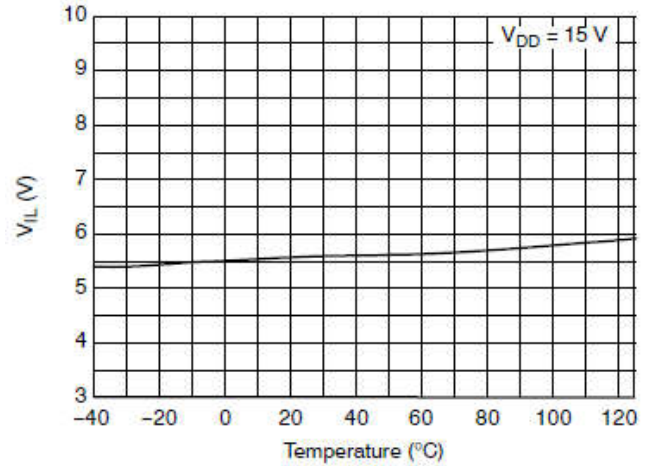


图 25.逻辑低输入电压与温度的关系

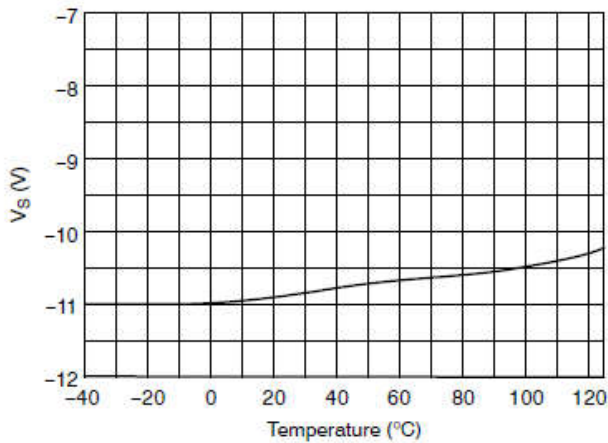


图 26.允许的负 V_S 电压与温度的关系

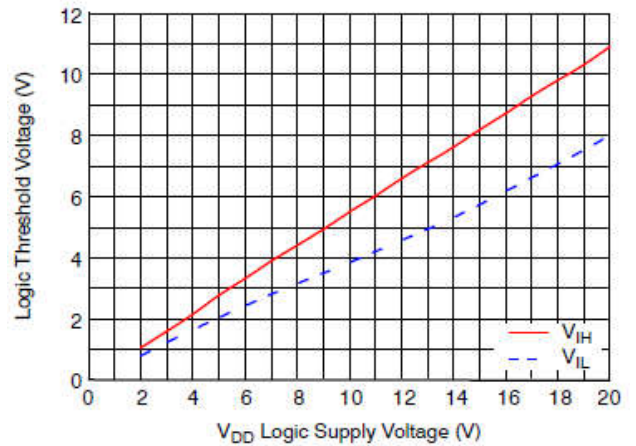


图 27.输入逻辑 (HIN 和 LIN) 阈值电压与 V_{DD} 电源电压的关系

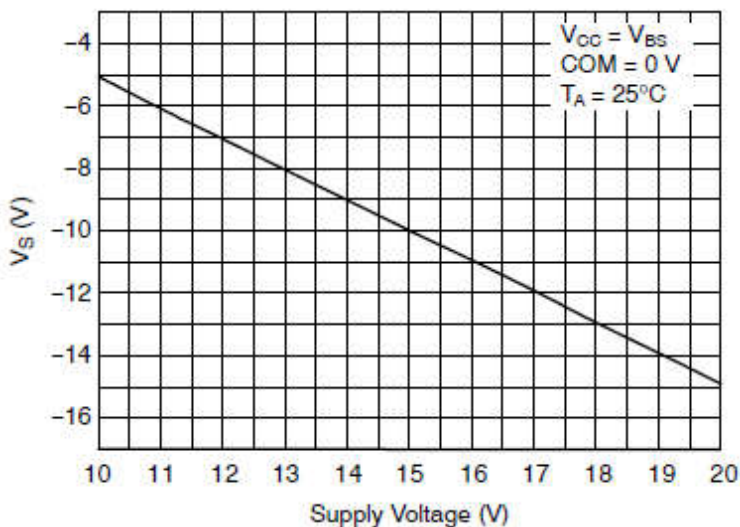


图 28. HIN 信号传播至高侧允许的 V_S 负电压与电源电压的关系

开关时间定义

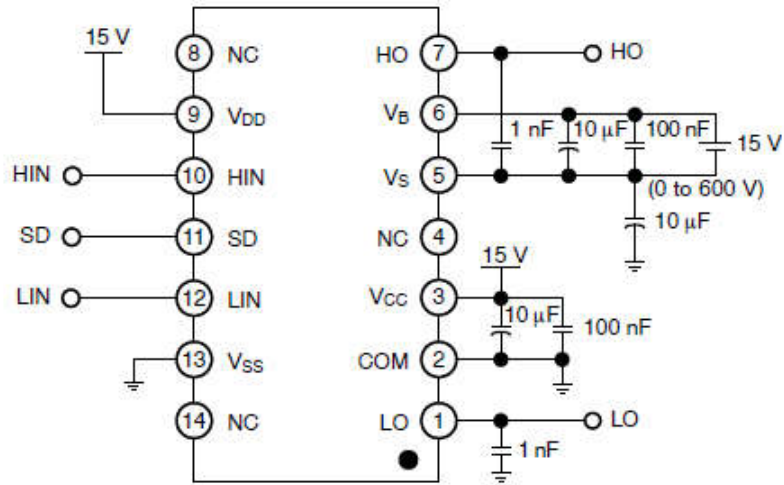


图 29.开关时间测试电路(参考14-DIP)

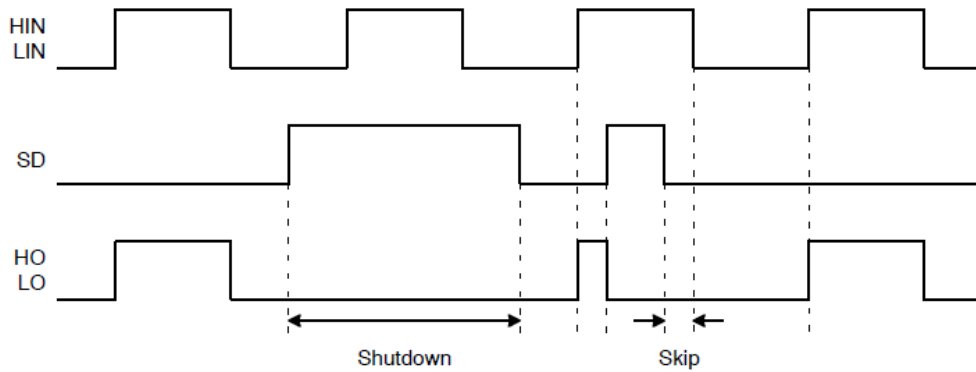


图 30.输入/输出时序图

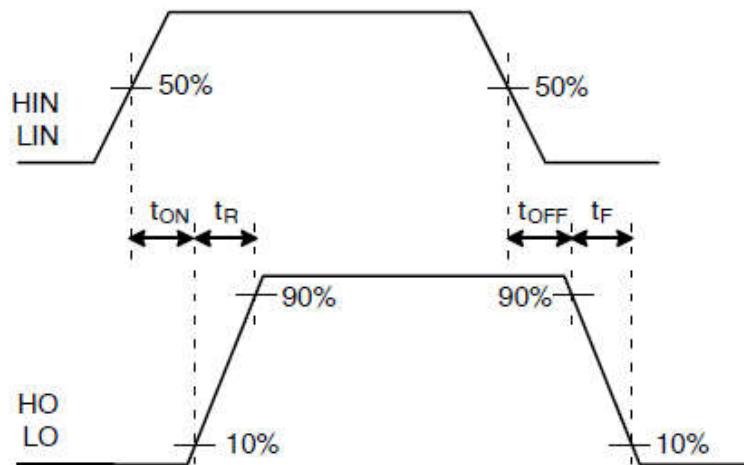


图 31.开关时间波形定义

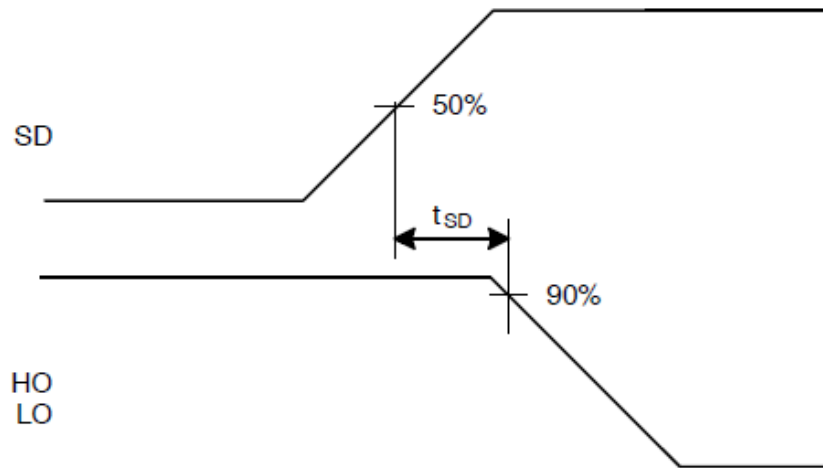


图 32.关闭波形定义

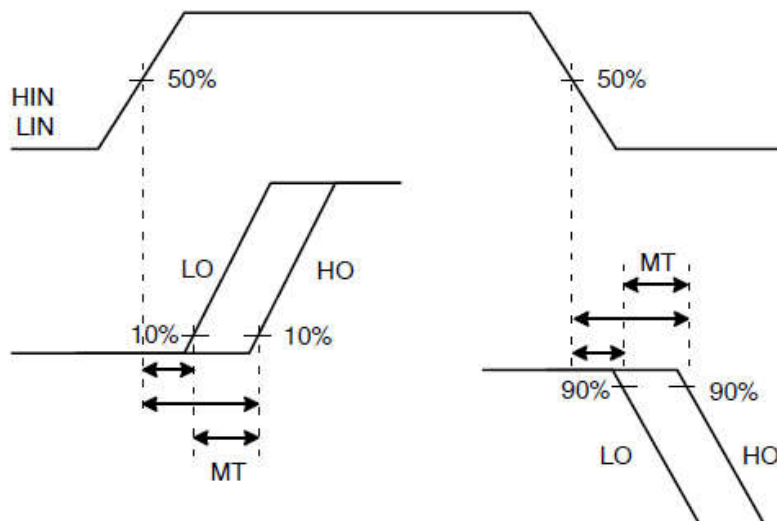
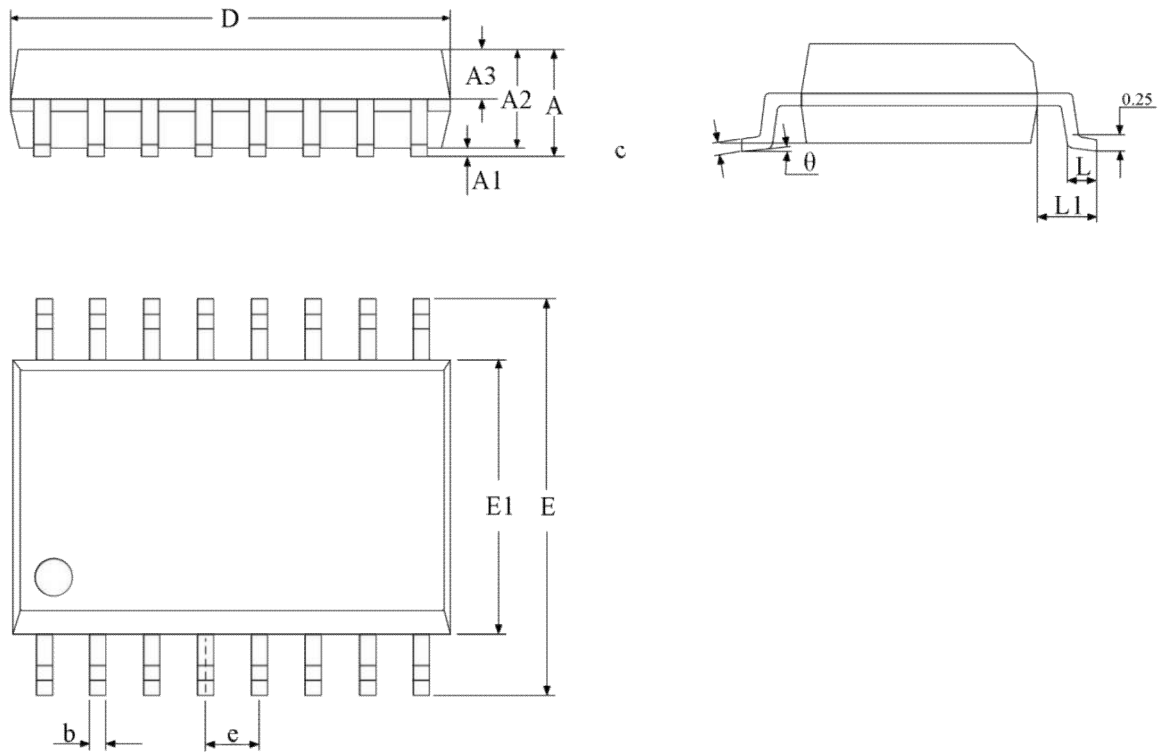


图 33.开关匹配波形定义

封装信息

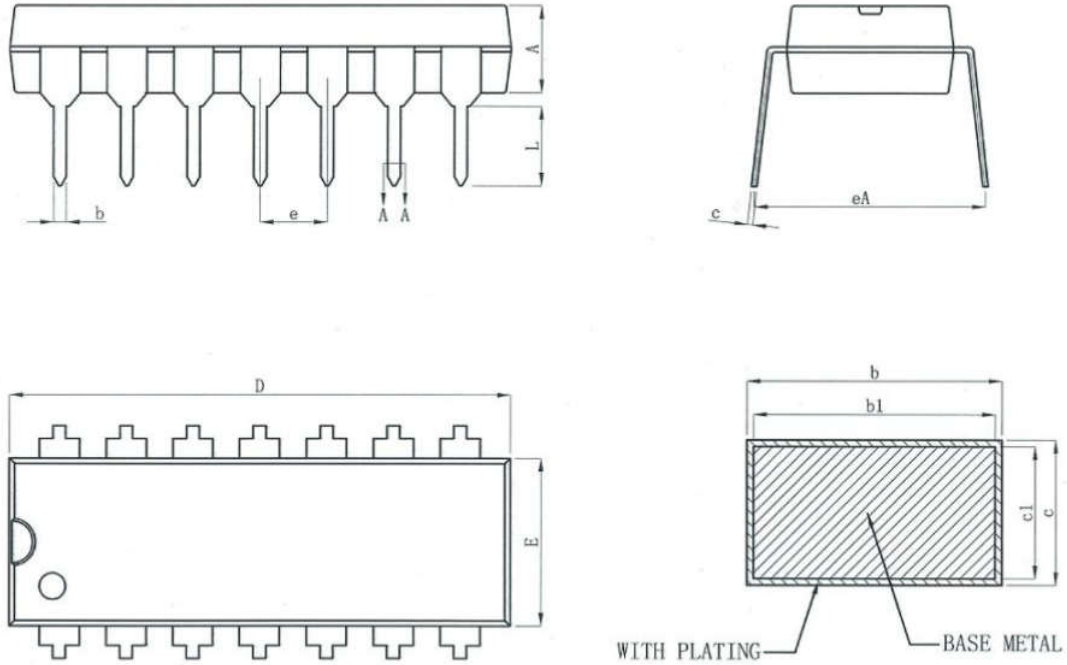
SOIC-16-300mil



SOIC-16-300mil Package Dimensions

Size Symbol	MIN(mm)	TYP(mm)	MAX(mm)	Size Symbol	MIN(mm)	TYP(mm)	MAX(mm)
A	2.35	-	2.65	D	10.2	-	10.4
A1	0.10	-	0.30	E	10.1	-	10.5
A2	2.25	-	2.35	E1	7.4	7.5	7.6
A3	0.97	-	1.10	e	1.27BSC		
b	0.35	-	0.43	L	0.55	-	0.85
theta	0	-	8°	L1	1.4BSC		

DIP-14



DIP-14 Package Dimensions

symbol	millimeter		
	Min	Nom	Max
A	3.20	3.30	3.40
b	0.44	---	0.53
b1	0.43	0.46	0.49
c	0.25	---	0.30
C1	0.24	0.25	0.26
D	18.95	19.05	19.15
E	6.25	6.35	6.45
e	2.54BSC		
eA	8.30	8.80	9.30
L	3.00	---	---



NOTE:

Exceeding the maximum ratings of the device in performance may cause damage to the device, even the permanent failure, which may affect the dependability of the machine. Please do not exceed the absolute maximum ratings of the device when circuit designing.

1. When installing the heat sink, please pay attention to the torsional moment and the smoothness of the heat sink.
2. MOSFETs is the device which is sensitive to the static electricity, it is necessary to protect the device from being damaged by the static electricity when using it.
3. Shenzhen Minos reserves the right to make changes in this specification sheet and is subject to change without prior notice.

CONTACT:

深圳市迈诺斯科技有限公司 (总部)

地址：深圳市福田区华富街道田面社区深南中路4026号田面城市大厦22B-22C

邮编：518025

电话：0755-83273777