

RN830x_RN730x V3 版 数据手册

Rev1.6

修订记录

| 版本号 | 发布日期 | 更改人 | 主要更改内容 |
|--------|-----------|-----|---|
| V1.0 | 2023-4-24 | 客服部 | 首次发布。 |
| V1.1 | 2023-5-5 | 客服部 | 1、修订输入阻抗为 270k Ω 2、不同型号产品保留管脚名称保持一致，且管脚说明与引脚图说明保持一致 3、RN8306 的 41 脚要求接地 4、推荐原理图增加连接点 |
| V1.2 | 2023-6-9 | 客服部 | 1、修订 41 脚管脚说明，RN8302B/RN8302C 支持接地 2、增加结温说明 |
| V1.3 | 2023-7-22 | 客服部 | 1、增加 RN8306 应用于三锰铜表方案的说明，同时修改 RN8306 管脚定义以支持三锰铜表方案； 2、修订三锰铜方案中单相芯片地线连接位置，从锰铜负端调整到锰铜正端； 3、调整管脚图与实物一致 4、增加包装信息 |
| Rev1.4 | 2023-8-31 | 客服部 | 1、增加 V3 版标识 |
| Rev1.5 | 2024-2-2 | 客服部 | 1、RN8302B/RN7302 典型应用图中删除 HSDC 接口，防止产生误导 2、修改手册名称，统一风格 3、勘误湿敏等级缩写 MSL 4、修订结温描述为，最大结温及对应值 |
| Rev1.6 | 2024-6-26 | | 1、优化描述：删除电源 5V 支持 2、增加了晶圆 Die 尺寸信息。 |

目录

| | |
|--|----|
| 修订记录 | 2 |
| 1 概述 | 4 |
| 1.1 芯片特性 | 4 |
| 1.2 功能框图 | 7 |
| 2 型号资源比对 | 8 |
| 3 型号管脚比对 | 9 |
| 3.1 RN8302B 管脚定义 | 15 |
| 3.2 RN8302C 管脚定义 | 16 |
| 3.3 RN8306 管脚定义 | 17 |
| 3.4 RN7302 管脚定义 | 18 |
| 3.5 RN7306 管脚定义 | 19 |
| 4 典型应用 | 20 |
| 4.1 RN8302B/RN7302 应用于三相四线表上时典型应用电路示意图 | 20 |
| 4.2 RN8302B/RN7302 应用于三相三线表上时典型应用电路示意图 | 21 |
| 4.3 RN8306 应用于三相四线表时典型应用电路示意图 | 22 |
| 4.4 RN8306 应用于三相三线表时典型应用电路示意图 | 23 |
| 4.5 RN7306 应用于三相四线表时典型应用电路示意图 | 24 |
| 4.6 RN7306 应用于三相三线表时的典型应用电路示意图 | 25 |
| 4.7 RN8302C 应用于三相锰铜表典型方案 1 示意图 | 26 |
| 4.8 RN8302C 应用于三相锰铜表典型方案 2 示意图 | 28 |
| 4.9 RN8306 应用于三相锰铜表典型方案示意图 | 29 |
| 5 电气特性 | 31 |
| 6 芯片封装 | 34 |
| 6.1 LQFP48 封装尺寸图 | 34 |
| 6.2 LQFP44 封装尺寸图 | 35 |
| 6.3 LQFP32 封装尺寸 | 36 |
| 7 外观封装 | 37 |
| 7.1 RN8302B 外观封装 | 37 |
| 7.2 RN8302C 外观封装 | 37 |
| 7.3 RN8306 外观封装 | 38 |
| 7.4 RN7302 外观封装 | 38 |
| 7.5 RN7306 外观封装 | 38 |
| 8 包装信息 | 40 |
| 8.1 托盘规格 | 40 |
| 8.2 包装信息 | 40 |

1 概述

锐能微三相计量芯片V3版（包括型号RN8302B\RN8302C\RN8306\RN7302\RN7306）是一款多功能、高精度、高可靠性、低功耗的三相计量专用芯片，可广泛适用于智能电表、能耗分析、电力监测、电气安全等领域多种表型设计。

锐能微三相计量芯片支持互感器、全锰铜和罗氏线圈，典型应用包括：国网智能表（互感器、全锰铜）、国网物联表（互感器、全锰铜）、国网导轨表（罗氏线圈）。

本手册主要介绍了三相计量芯片的不同型号产品资源比对、管脚定义、典型应用、电气特性、芯片封装及外观封装。芯片的具体功能及操作方法，需要参考《锐能微三相计量芯片用户手册》。目前锐能微已推出多个版本的三相计量芯片，本手册适用于V3版本三相计量芯片。V3版本三相计量芯片与其他版本三相计量芯片的差异可参考《锐能微三相计量芯片V3版简介》。

1.1 芯片特性

◆ 计量

- ✓ 提供全波、基波有功电能，10000:1 动态范围内，非线性误差 $<0.1\%$ ，满足 0.5S 和 0.2S 级有功电能表精度要求，支持双向计量，电能累加方式可选代数和、绝对值和、正向或负向，电能累加源可选瞬时功率或半波功率。满足 IEC62053-22:2020，GB/T 17215.321-2021 系列标准以及 OLML R 46-1/2:2012。
- ✓ 提供全波、基波无功电能，10000:1 动态范围内，非线性误差 $<0.1\%$ ，支持双向计量，电能累加方式可选代数和、绝对值和、正向或负向，电能累加源可选瞬时功率或半波功率。满足 IEC62053-23:2020，GB/T 17215.323-2008 系列标准以及 OLML R 46-1/2:2012。
- ✓ 提供全波、基波视在电能，视在电能累加源可选瞬时功率或半波功率
- ✓ 提供有功、无功功率方向，支持四象限判断
- ✓ 潜动启动方式提供功率和电流可选，阈值可调
- ✓ 电表常数可调
- ✓ 提供有功、无功、视在的快速脉冲计数
- ✓ 提供 5 路可配置的 CF 脉冲输出（全波/基波有功/无功/视在可选）
- ✓ 支持分相计量，提供 3 路可配置的分相 CF 脉冲输出（全波/基波有功/无功/视在可选）
- ✓ 提供 12 路自定义功率寄存器以及 3 路自定义 CF 脉冲输出，独立脉冲常数，支持谐波电能表，满足 GB/T 17215.302-2013 要求
- ✓ 提供 RMS、PQS 两种视在功率、能量计量，符合 IEEE1459-2010，GB/T 18216_12-2010 及最新标准

◆ 测量

- ✓ 提供全波和基波有功、无功、视在功率，符合 IEEE1459-2010，GB/T 18216_12-2010 及最新标准
- ✓ 提供分相半周波更新的全波有功、无功功率，更新方式可选过零方式或半周波数，符合 IEC61000-4-30:2008 标准
- ✓ 提供分相半周波更新的基波有功、无功功率，更新方式可选过零方式或半周波数，符合 IEC61000-4-30:2008 标准
- ✓ 提供全波、基波和谐波三相电压电流有效值

- ✓ 提供 8K 速率更新的基波瞬时有效值
- ✓ 提供计量通道、和同步采样通道两套半波有效值
- ✓ 提供三相电压矢量和、电流矢量和的有效值输出，电压矢量和计算中 A\B\C 各相参与方式可配置
- ✓ 提供全波、基波功率因数
- ✓ 提供电压线频率，测量误差 $<0.02\%$ ，电压线频率更新周期可选 1 周波和 32 周波
- ✓ 提供各相电压电流相角，测量误差 $<0.02^\circ$ ，相角更新周期可选 1 周波和 32 周波
- ✓ 提供七路过零检测，过零阈值可设置
- ✓ 提供电压相序错检测
- ✓ 提供失压指示，失压阈值可设置
- ✓ 提供电压暂降检测
- ✓ 提供过压、过流检测
- ✓ 支持罗氏线圈
- ◆ 电能质量
 - ✓ 支持电能质量分析和非侵入式用电负荷识别所需的波形数据，支持多通道不同点数组组合。
 - ✓ 支持 S 级电能质量分析功能，执行标准为 IEC61000-4-30:2008。包括谐波、间谐波、不平衡度、电压波动、闪变、骤升、骤降等；
 - ✓ 提供两套半波有效值测量，用于骤升、骤降等计算；
 - ✓ 支持故障录波
 - ✓ 按照 IEC 标准实现闪变计算，支持瞬时闪变计算结果输出
- ◆ 波形输出
 - ✓ 提供各种瞬时、同步，全波、基波，电压、电流、功率波形数据
 - ✓ 支持最高 512 点/周波固定采样率数据或者同步采样数据，支持整个通带内的谐波增益自动补偿，支持波形数据的直流 offset 校正、相位校正和增益校正
 - ✓ 提供 896 地址单元（每单元 3bytes）ADC 数据缓存，支持多通道不同点数组组合
 - ✓ 支持最多连续 64 地址单元（每单元 3bytes）SPI burst 读波形缓存功能
- ◆ 误差自动温补（ECT）
 - ✓ 支持 SAR&TPS 测温功能，满足 $\pm 2^\circ\text{C}$ 测温需求
 - ✓ 支持硬件自动温补、半自动温补、软件自动温补等方式，高温段/低温段线性增益补偿
- ◆ 防窃电
 - ✓ 提供零线电流测量，零线电流 ADC 的 PGA 倍数最大支持 16 倍，方便支持锰铜取样
 - ✓ 提供一种低功耗模式 NVM2，用于电流比较预判，阈值 4 档可设置，功耗小于 $150\mu\text{A}$
 - ✓ 提供一种低功耗模式 NVM1，实现低功耗电流有效值测量，功耗小于 2.5mA
 - ✓ 提供全失压主动上报功能，典型应用平均功耗仅为 $7\mu\text{A}$
- ◆ 软件校表
 - ✓ 提供七路 ADC 通道增益校正
 - ✓ 提供七路 ADC 通道相位校正，其中 A、B、C 三路电流通道支持分段相位校正
 - ✓ 提供功率增益校正
 - ✓ 提供有功、无功功率分段相位校正
 - ✓ 提供有功、无功、有效值 Offset 校正
 - ✓ 提供 AUTODC DCOffset 校正功能
 - ✓ 提供校验和寄存器，对校表数据自动校验
 - ✓ 提供脉冲加倍功能，便于小信号校表

- ◆ 满足 OLML R 46 中关于尖顶波、平顶波等新增测试要求
- ◆ 满足动态负荷计量要求，满足负载电流快速变化测试要求
- ◆ 适用于三相三线、三相四线制，支持三相三线及三相四线自适应
- ◆ 具有电源监控功能
- ◆ 内置 1.25V ADC 基准电压，温度系数典型值 $\pm 5\text{ppm}/^\circ\text{C}$ ，也可外接基准电压
- ◆ 具有高速 SPI 接口，传输速率可达 3.5Mbps，提供 burst 读波形缓存和 burst 读寄存器功能
- ◆ 具有高速波形数据发送 HSDC 接口，传输速率可达 4.096Mbps，提供 CRC 校验
- ◆ 具有两个中断输出引脚
- ◆ 晶体 8.192MHz，芯片集成 10M Ω 偏置电阻
- ◆ 工作电压范围：3.3V $\pm 10\%$
- ◆ 工作温度范围：-40 $^\circ\text{C}$ ~+85 $^\circ\text{C}$
- ◆ 采用 LQFP32/LQFP44/LQFP48 绿色封装
- ◆ 通过欧盟 RoHS 指令 2011/65EU 附录的修订指令(EU)2015/863 的测试需求

1.2 功能框图

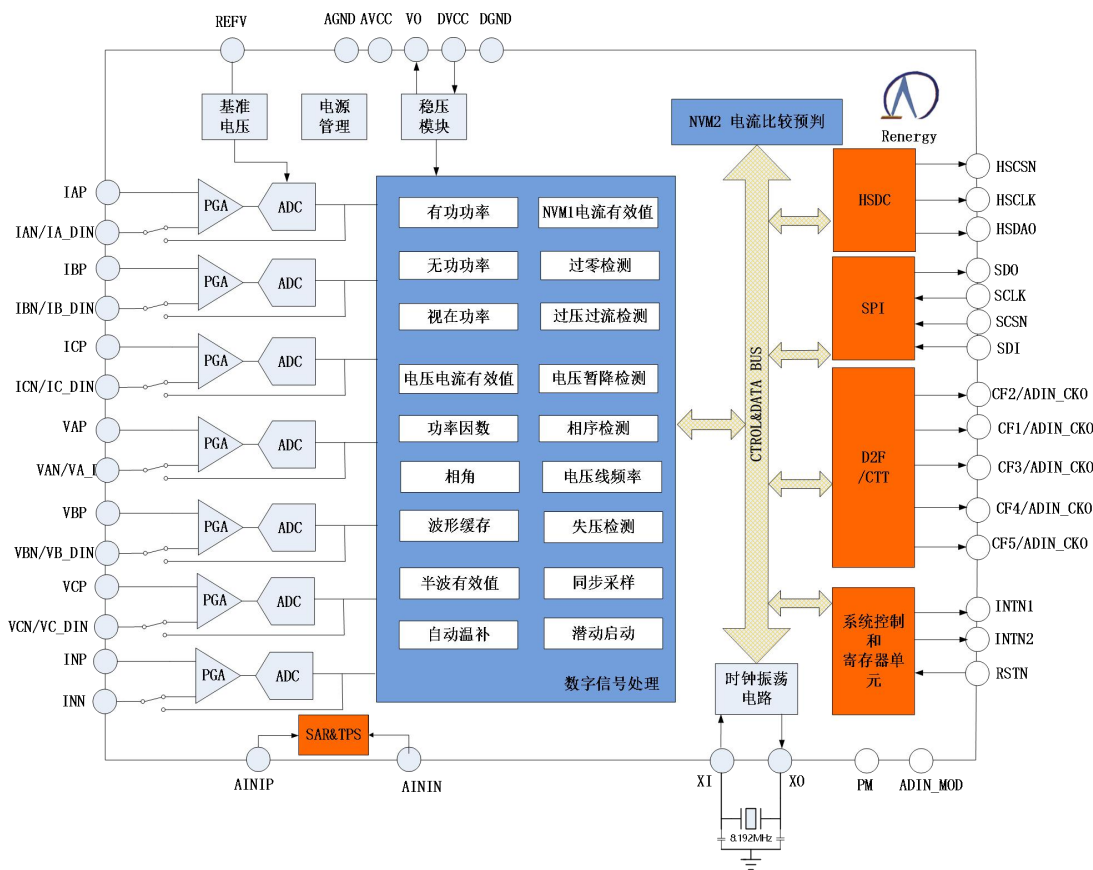


图 1-1 系统框图

2 型号资源比对

锐能微三相计量芯片针对不同的应用需求，规划了不同的产品型号；具体说明如下：

RN8302B 应用于传统普通三相计量方案，封装为 LQFP44；

RN7302 适用于低成本小尺寸电测仪表，封装为 LQFP32；

RN8302C 具有 ADCIN 模式，该模式下，芯片与三片锐能微 ADC 芯片 RN8207D 配合实现三相锰铜表，具体 ADCIN 模式进入方法和应用接线参考 4.7 “RN8302C 应用于三相锰铜表典型方案 1 示意图”和 4.8 “RN8302C 应用于三相锰铜表典型方案 2 示意图”；

RN8306（LQFP44）/RN7306（LQFP48）具备双路 SPI 口，具有波形数据实时输出功能，可用于有谐波计量、电能质量、拓扑识别、非侵入式负荷识别等高端需求的三相计量领域；RN7306 还具有一路 SAR ADC 可用于直流电压测量。

具体产品型号及其资源参考“表 2-1 型号资源比对表”。

表 2-1：型号资源比对表

| 资源 | 产品型号 | | | | |
|------------|---------|---------|--------|--------|--------|
| | RN8302B | RN8302C | RN8306 | RN7302 | RN7306 |
| 管脚数 | 44 | 44 | 44 | 32 | 48 |
| CF 数 | 5 | 5 | 5 | 3 | 5 |
| INT2 | × | √ | √ | × | √ |
| ADCIN 模式 | × | √ | √ | × | × |
| EMM 模式 | √ | × | √ | √ | √ |
| NVM1 模式 | √ | × | √ | × | √ |
| NVM2 模式 | √ | × | √ | × | √ |
| SLEEP 模式 | √ | × | √ | √ | √ |
| PM 脚 | √ | √ | × | × | × |
| ADIN_MOD 脚 | × | √ | × | × | × |
| ADIN_CKO | × | √ | √ | × | × |
| HSCLK | × | × | √ | × | √ |
| HSDAO | × | × | √ | × | √ |
| HSCSN | × | × | √ | × | √ |
| AIN1 | × | × | × | × | √ |
| AIN2 | × | × | × | × | √ |

注：表格中 × 表示没有相应功能，√ 表示具有相应功能

3 型号管脚比对

RN7302 为 LQFP32 绿色封装; RN8302B、RN8302C 和 RN8306 均为 LQFP44 绿色封装; RN7306 为 LQFP48 绿色封装; 不同型号封装产品, 其管脚定义略有差别, 主要体现在是否具有波形数据输出管脚 HSClk/HSDAO/HSCSN, ADCIN 模式选择管脚, PM 模式选择管脚以及 SARADC 模拟采样输入管脚上; 而芯片功能差异的来源, 也是管脚支持的差异。具体管脚差异参见“表 3-1 型号管脚比对表”。

| 管脚序号 | | | | | 标识 | 特性 | 功能描述 |
|---------|---------|--------|--------|--------|------------|-------|--|
| RN8302B | RN8302C | RN8306 | RN7302 | RN7306 | | | |
| 1 | 1 | 1 | | 1 | HSCSN | 输出 | RN8306/RN7306 为 HSCSN 管脚, 用于 ADC 波形缓存专用 HSDC 接口片选信号引脚, 低电平有效。 |
| | | | | | NC | 悬空 | RN8302B、RN8302C 为 NC 管脚, 悬空 |
| 2 | 2 | 2 | | 2/3 | NC | 悬空 | NC 管脚, 悬空 |
| 3 | 3 | 3 | 32 | 4 | REFV | 输入/输出 | 该引脚为内置基准电压输出或外置 REF 输入引脚。需外接 1 μ F 电容并联 0.1 μ F 电容到模拟地进行去耦。 |
| 4 | 4 | 4 | 1 | 5 | NC | | RN8302C 为 NC 管脚, 悬空或接模拟地。 |
| | | | | | NC/IAP | | RN8306 A 相电流 ADC 外置时, 为 NC 管脚, 悬空或接模拟地。A 相电流 ADC 内置时, 为电流采样通道 A 的正模拟输入引脚。 |
| | | | | | IAP | 输入 | RN8302B \ RN7302 \ RN7306 为 IAP 管脚, 电流采样通道 A 的正模拟输入引脚。 |
| 5 | 5 | 5 | 2 | 6 | IA_DIN | 输入 | RN8302C 为电流外置 ADC 输入引脚, 输入外灌 A 通道电流采样数据。 |
| | | | | | IA_DIN/IAN | 输入 | RN8306 A 相电流 ADC 外置时, 为电流外置 ADC 输入引脚, 输入外灌 A 通道电流采样数据。A 相电流 ADC 内置时, 为电流采样通道 A 的负模拟输入引脚。 |
| | | | | | IAN | 输入 | RN8302B \ RN7302 \ RN7306 为电流采样通道 A 的负模拟输入引脚。IAP、IAN 采用完全差分输入方式, 正常工作最大差分输入幅值为峰值 830mVp。 |
| 6 | 6 | 6 | 3 | 7 | AGND | 电源 | 模拟地。 |
| 7 | 7 | 7 | 4 | 8 | NC | | RN8302C 为 NC 管脚, 悬空或接模拟地。 |
| | | | | | NC/IBP | | RN8306 B 相电流 ADC 外置时, 为 NC 管脚, 悬空或接模拟地。B 相电流 ADC 内置时, 为电流采样通道 B 的正模拟输入引脚。 |
| | | | | | IBP | 输入 | RN8302B \ RN7302 \ RN7306 为 IBP 管脚, 电流采样通道 B 的正模拟输入引脚。 |

| | | | | | | | |
|----|----|----|----|----|----------------|----|---|
| 8 | 8 | 8 | 5 | 9 | IB_DIN | 输入 | RN8302C 为电流外置 ADC 输入引脚，输入外灌 B 通道电流采样数据。 |
| | | | | | IB_DIN/ IBN | 输入 | RN8306 B 相电流 ADC 外置时，为电流外置 ADC 输入引脚，输入外灌 B 通道电流采样数据。B 相电流 ADC 内置时，为电流采样通道 B 的负模拟输入引脚。 |
| | | | | | IBN | 输入 | RN8302B\RN7302\RN7306 为电流采样通道 B 的负模拟输入引脚。IBP、IBN 采用完全差分输入方式，正常工作最大差分输入幅值为峰值 830mVp。 |
| 9 | 9 | 9 | 6 | 10 | AVCC | 电源 | 模拟电源。工作范围 3.3V±10%。该引脚应使用 4.7μF 电容并联 0.1μF 电容到模拟地进行去耦。 |
| 10 | 10 | 10 | 7 | 11 | NC | | RN8302C 为 NC 管脚，悬空或接模拟地。 |
| | | | | | NC/ICP | | RN8306 C 相电流 ADC 外置时，为 NC 管脚，悬空或接模拟地。C 相电流 ADC 内置时，为电流采样通道 C 的正模拟输入引脚。 |
| | | | | | ICP | 输入 | RN8302B\RN7302\RN7306 为 ICP 管脚，电流采样通道 C 的正模拟输入引脚。 |
| 11 | 11 | 11 | 8 | 12 | IC_DIN | 输入 | RN8302C 为电流外置 ADC 输入引脚，输入外灌 C 通道电流采样数据。 |
| | | | | | IC_DIN/ ICN | 输入 | RN8306 C 相电流 ADC 外置时，为电流外置 ADC 输入引脚，输入外灌 C 通道电流采样数据。C 相电流 ADC 内置时，为电流采样通道 C 的负模拟输入引脚。 |
| | | | | | ICN | 输入 | RN8302B\RN7302\RN7306 为电流采样通道 C 的负模拟输入引脚。ICP、ICN 采用完全差分输入方式，正常工作最大差分输入幅值为峰值 830mVp。 |
| 12 | 12 | 12 | 9 | 13 | NC | | RN8302C 该路选择外置 ADC 输入时，该管脚为 NC 脚，建议不连接。 |
| | | | | | NC/VAP | | RN8306 A 相电压 ADC 外置时，为 NC 管脚，悬空或接模拟地。A 相电压 ADC 内置时，为电压采样通道 A 的正模拟输入引脚。 |
| | | | | | VAP | 输入 | RN8302B\RN7302\RN7306 为电压采样通道 A 的正模拟输入引脚。 |
| 13 | 13 | 13 | 10 | 14 | UA_DIN | 输入 | RN8302C 该路选择外置 ADC 输入时，为外置 ADC 输入引脚，输入外灌 A 通道电压采样数据。 |
| | | | | | UA_DIN /VAN | 输入 | RN8306 A 相电压 ADC 外置时，为电压外置 ADC 输入引脚，输入外灌 A 通道电压采样数据。A 相电压 ADC 内置时，为电压采样通道 A 的负模拟输入引脚。 |

| | | | | | | | |
|----|----|----|----|----|-------------|----|---|
| | | | | | VAN | 输入 | RN8302B\RN7302\RN7306 为电压采样通道 A 的负模拟输入引脚。VAP、VAN 采用完全差分输入方式，正常工作最大差分输入幅值为峰值 830mVp。 |
| 14 | 14 | 14 | 11 | 15 | NC | | RN8302C 该路选择外置 ADC 输入时，该管脚为 NC 脚，建议不连接。 |
| | | | | | NC/VBP | | RN8306 B 相电压 ADC 外置时，为 NC 管脚，悬空或接模拟地。B 相电压 ADC 内置时，为电压采样通道 B 的正模拟输入引脚。 |
| | | | | | VBP | 输入 | RN8302B\RN7302\RN7306 为电压采样通道 B 的正、负模拟输入引脚。采用完全差分输入方式，正常工作最大差分输入幅值为峰值 830mVp。 |
| 15 | 15 | 15 | 12 | 16 | UB_DIN | 输入 | RN8302C 该路选择外置 ADC 输入时，为外置 ADC 输入引脚，输入外灌 B 通道电压采样数据。 |
| | | | | | UB_DIN /VAN | 输入 | RN8306 B 相电压 ADC 外置时，为电压外置 ADC 输入引脚，输入外灌 B 通道电压采样数据。B 相电压 ADC 内置时，为电压采样通道 B 的负模拟输入引脚。 |
| | | | | | VCN | 输入 | RN8302B\RN7302\RN7306 为电压采样通道 B 的负模拟输入引脚。VBP、VCN 采用完全差分输入方式，正常工作最大差分输入幅值为峰值 830mVp。 |
| 16 | 16 | 16 | 13 | 17 | NC | | RN8302C 该路选择外置 ADC 输入时，该管脚为 NC 脚，建议不连接。 |
| | | | | | NC/VCP | | RN8306 C 相电压 ADC 外置时，为 NC 管脚，悬空或接模拟地。C 相电压 ADC 内置时，为电压采样通道 C 的正模拟输入引脚。 |
| | | | | | VCP | 输入 | RN8302B\RN7302\RN7306 为电压采样通道 C 的正、负模拟输入引脚。采用完全差分输入方式，正常工作最大差分输入幅值为峰值 830mVp。 |
| 17 | 17 | 17 | 14 | 18 | UC_DIN | 输入 | RN8302C 该路选择外置 ADC 输入时，为外置 ADC 输入引脚，输入外灌 C 通道电压采样数据。 |
| | | | | | UC_DIN /VAN | 输入 | RN8306 C 相电压 ADC 外置时，为电压外置 ADC 输入引脚，输入外灌 C 通道电压采样数据。C 相电压 ADC 内置时，为电压采样通道 C 的负模拟输入引脚。 |
| | | | | | VCN | 输入 | RN8302B\RN7302\RN7306 为电压采样通道 C 的负模拟输入引脚。VCP、VCN 采用完全差分输入方式，正常工作最大差分输入幅值为峰 |

| | | | | | | | |
|----|----|----|----|----|----------------|----|--|
| | | | | | | | 值 830mVp。 |
| 18 | 18 | 18 | 15 | 19 | NC | | RN8302C 该路选择外置 ADC 输入时，该管脚为 NC 脚，建议不连接。 |
| | | | | | NC/INP | | RN8306 零线电流 ADC 外置时，为 NC 管脚，悬空或接模拟地。零线电流 ADC 内置时，为零线采样通道的正模拟输入引脚。 |
| | | | | | INP | 输入 | RN8302B\RN7302\RN7306 为零线电流采样通道的正模拟输入引脚。INP、INN 两端采用完全差分输入方式，正常工作最大差分输入幅值为峰值 830mVp。 |
| 19 | 19 | 19 | 16 | 20 | IN_DIN | 输入 | RN8302C 该路选择外置 ADC 输入时，为外置 ADC 输入引脚，输入外灌 IN 通道零线电流采样数据。 |
| | | | | | IN_DIN/ INN | 输入 | RN8306 零线电流 ADC 外置时，为零线外置 ADC 输入引脚，输入外灌零线电流采样数据。零线电流 ADC 内置时，为零线电流采样通道的负模拟输入引脚。 |
| | | | | | INN | 输入 | RN8302B\RN7302\RN7306 为零线电流采样通道的负模拟输入引脚。INP、INN 两端采用完全差分输入方式，正常工作最大差分输入幅值为峰值 830mVp。 |
| | | | | 21 | AIN1 | 输入 | SARADC 采样通道 1 模拟输入引脚。输入范围 0~1.25V。V31 版本芯片建议使用该引脚作为模拟测试输入引脚。 |
| | | | | 22 | AIN2 | 输入 | SARADC 采样通道 2 模拟输入引脚。输入范围 0~1.25V。V31 版本芯片不建议使用该引脚。 |
| 20 | 20 | 20 | | 23 | RA | | 保留管脚，需接模拟地。 |
| 21 | 21 | 21 | | 24 | NC | | NC 管脚，接模拟地。 |
| 22 | 22 | 22 | | 25 | CF5 | 输出 | 电能校验脉冲输出可通过 CFCFG 寄存器灵活配置为基波/全波、有功/无功/视在任一合相脉冲或高频合相脉冲输出。 |
| 23 | 23 | 23 | | 26 | CF4 | | |
| 24 | 24 | 24 | 17 | 27 | CF3 | | |
| 25 | 25 | 25 | 18 | 28 | CF2 | | |
| 26 | 26 | 26 | 19 | 29 | CF1 | | |
| 27 | 27 | 27 | 20 | 30 | RSTN | 输入 | 复位引脚，低电平有效。内部悬空，需外接电源或外置 1KΩ 上拉电阻。 |
| 28 | 28 | 28 | 21 | 31 | DVCC | 电源 | 数字电源。工作范围 3.3V±10%。该引脚应使用 4.7μF 电容并联 0.1μF 电容到数字地进行去耦。 |
| 29 | 29 | 29 | | 32 | DGND | | 数字地。 |
| 30 | 30 | 30 | | 33 | NC | | RN8302B 为 NC 管脚，悬空或接数字地。 |

| | | | | | | | |
|----|----|----|----|----|-------|----|--|
| | | | | | INTN2 | 输出 | RN8302C/RN8306/RN7306 为中断输出管脚，低电平有效。默认高电平，当中断使能寄存器允许的中断事件发生时，引脚电平翻转。当 CPU 通过 SPI 接口清相应中断标志位时，引脚回复高电平。 |
| 31 | 31 | 31 | 22 | 34 | INTN1 | 输出 | 中断输出管脚，低电平有效。默认高电平，当中断使能寄存器允许的中断事件发生时，引脚电平翻转。当 CPU 通过 SPI 接口清相应中断标志位时，引脚恢复高电平。 |
| 32 | 32 | 32 | 23 | 35 | SDO | 输出 | SPI 串行数据输出，SCLK 上升沿芯片发送数据；SCSN 为高时，高阻输出。 |
| 33 | 33 | 33 | 24 | 36 | SCLK | 输入 | SPI 串行时钟输入。为同步串行接口配置的串行时钟，由 MCU 产生。主机在 SCLK 高电平写数据，芯片在 SCLK 下降沿取数据。 |
| 34 | 34 | 34 | 25 | 37 | SCSN | 输入 | SPI 选择信号，低有效。 |
| 35 | 35 | 35 | 26 | 38 | SDI | 输入 | SPI 串行数据输入，串行接口的数据输入；SCLK 下降沿是有效数据。 |
| 36 | 36 | 36 | 27 | 39 | XO | 输出 | 时钟晶体的输出端。 |
| 37 | 37 | 37 | 28 | 40 | XI | 输入 | 时钟晶体的输入端，或是外灌系统时钟输入。时钟晶体典型频率为 8.192MHz；负载电容典型值 15pF。为保证 10 倍以上的起振裕度，建议选择 ESR 值小于 100 欧姆的晶振。晶振 10MΩ 偏置电阻已集成，推荐外部无需跨接 10MΩ 电阻，如果跨接了 10MΩ 电阻，起振裕度也可满足大于 5 倍的应用需求。 |
| 38 | 38 | 38 | | 41 | VO | 输出 | 内置稳压模块输出。该引脚应使用 4.7μF 电容并联 0.1μF 电容到数字地进行去耦。注意，该引脚不可接外部负载。 |
| 39 | 39 | 39 | 30 | 42 | DGND | 电源 | 数字地。 |
| 40 | 40 | 40 | 31 | 43 | DVCC | 电源 | 数字电源。工作范围 3.3V±10%。该引脚应使用 4.7μF 电容并联 0.1μF 电容到数字地进行去耦。 |
| | | | | 44 | NC | | NC 管脚，接数字地 |
| | | | | 45 | NC | | NC 管脚，接数字地 |
| 41 | 41 | 41 | | | RB | | 保留管脚。RN8306 需接数字地。 |
| | | | | | | | 保留管脚。RN8302B/RN8302C 需接 DVCC 或数字地。 |
| 42 | 42 | 42 | | 46 | HSCLK | 输出 | RN8306/RN7306 为 HSCLK 管脚，是 ADC 波形缓存专用 HSDC 接口串行时钟输出引脚。 |
| | | | | | PM | 输入 | RN8302B/RN8302C 为芯片缺省工作模式选择输入引脚。PM=1，缺省工作模式是睡眠模式（SLM）；PM=0，缺省工作模式是计量模式（EMM）。该引脚内部悬空，需外置上拉 1KΩ |

| | | | | | | | |
|----|----|----|--|----|----------|----|---|
| | | | | | | | 电阻或接地。 |
| 43 | 43 | 43 | | 47 | ADIN_MOD | 输入 | RN8302C 为 ADIN_MOD 管脚,用于控制 ADC 模式。ADIN_MOD = 1, 且 PM = 0, 芯片 ADC 外置, 芯片接收 ADC 采样数据。 |
| | | | | | ADIN_CKO | 输出 | RN8306 做三相全锰铜应用时为 ADIN_CKO 管脚, 输出时钟信号, 可为外置 ADC 芯片外灌时钟。做非全锰铜应用时为保留管脚, 接数字地。 |
| | | | | | RC | | RN8302B/RN7306 为保留管脚, 接数字地。 |
| 44 | 44 | 44 | | 48 | ADIN_CKO | 输出 | RN8302C 为 ADIN_CKO 管脚, 输出时钟信号, 可为外置 ADC 芯片外灌时钟。 |
| | | | | | HSDAO | 输出 | RN8306/RN7306 为 HSDAO 管脚, 是 ADC 波形缓存专用 HSDC 接口串行数据输出引脚, HSCLK 上升沿建立数据有效 |
| | | | | | NC | | RN8302B 为 NC 管脚, 悬空 |

表 3-1 型号管脚比对表

3.1 RN8302B 管脚定义

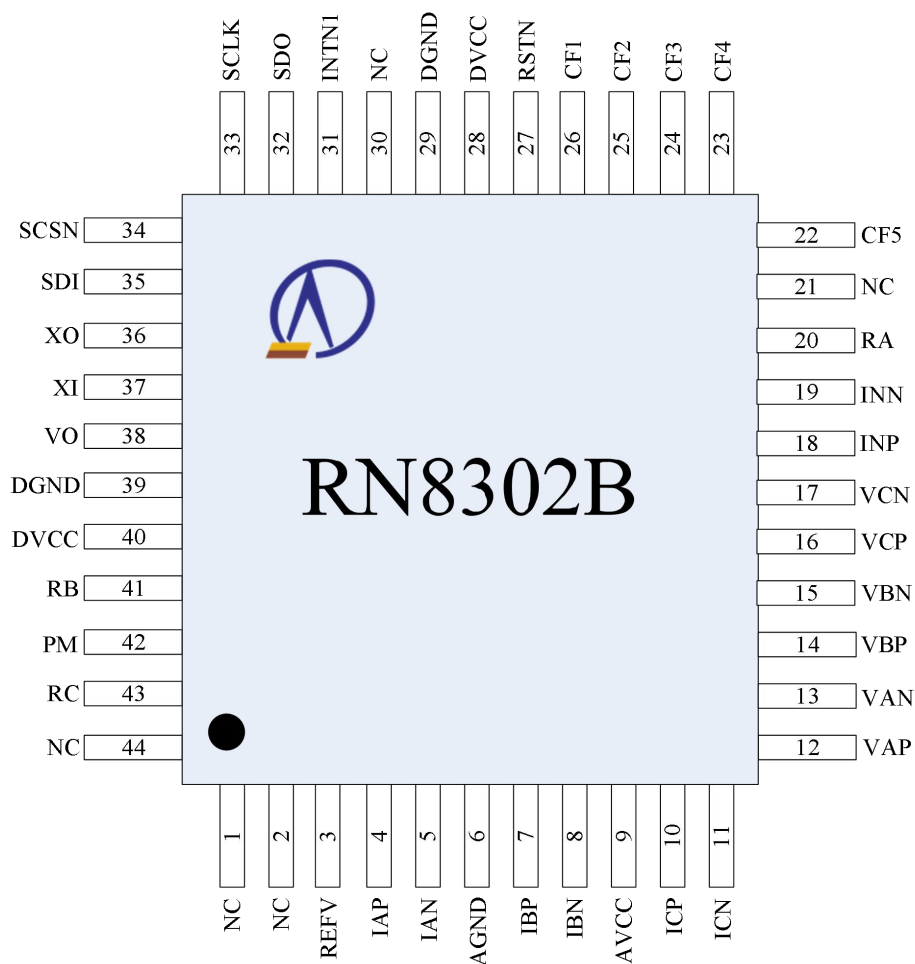


图 3-1 RN8302B V3 版管脚排列

3.2 RN8302C 管脚定义

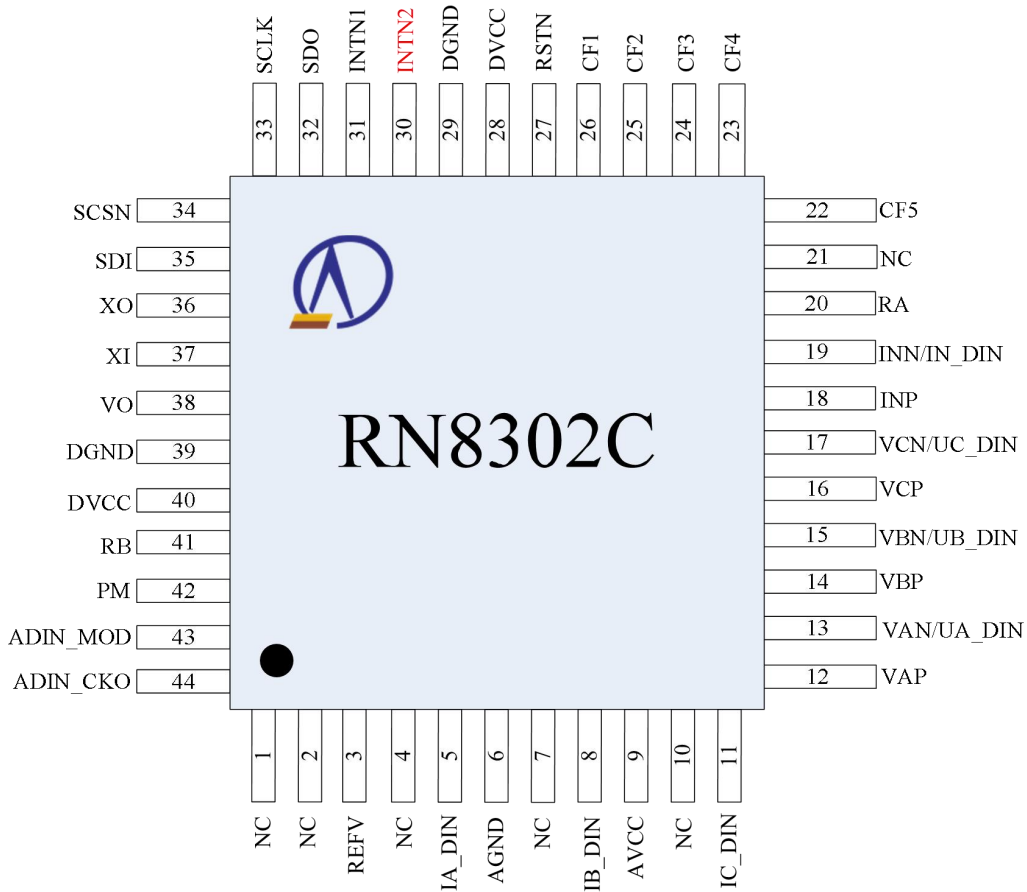


图 3-2 RN8302C V3 版管脚排列

3.3 RN8306 管脚定义

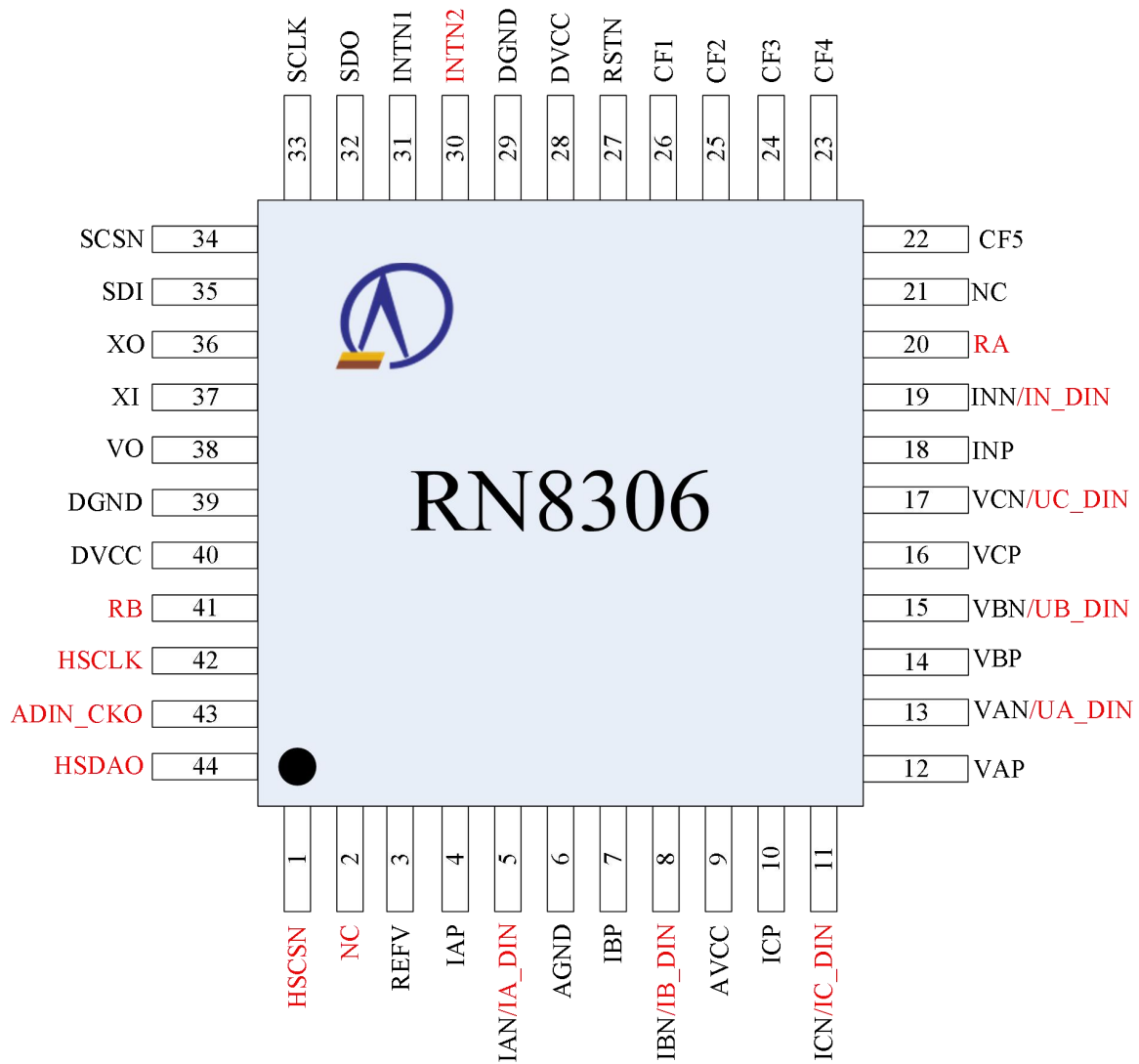


图 3-3 RN8306 V3 版管脚排列

3.4 RN7302 管脚定义

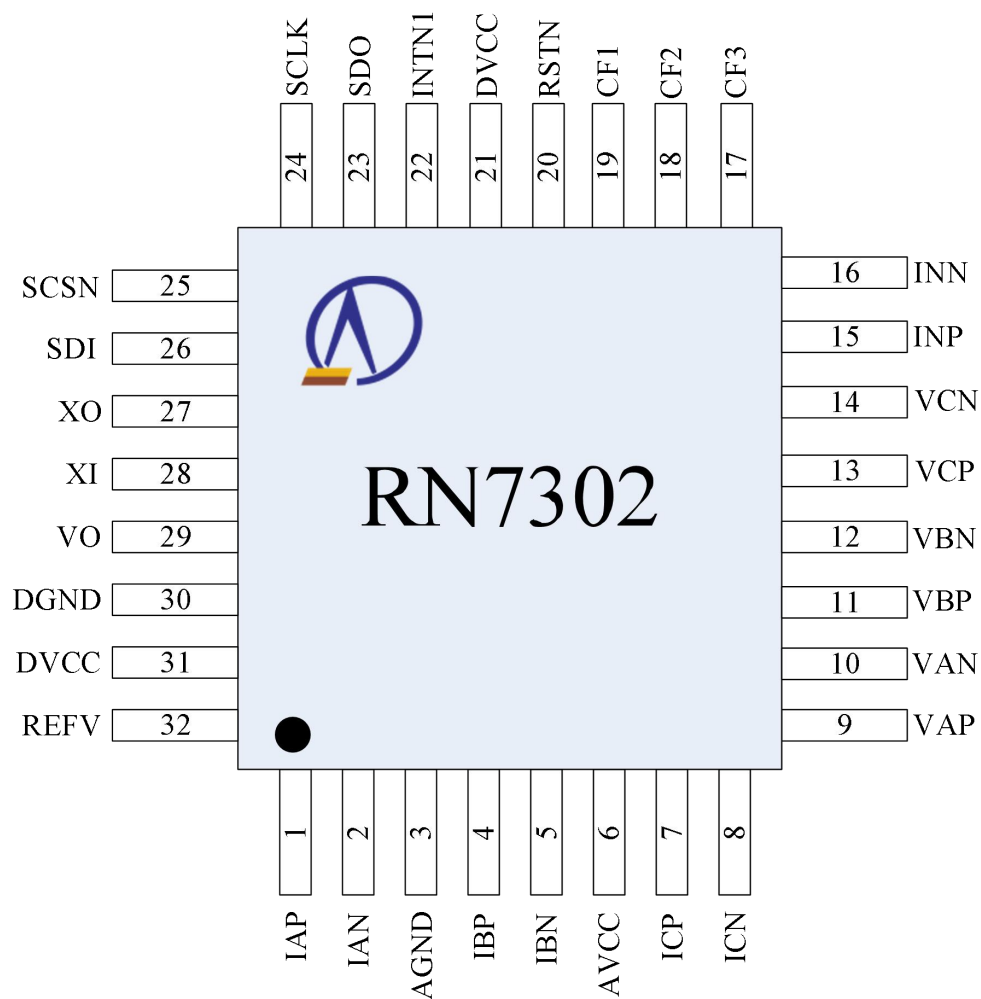


图 3-4 RN7302 V3 版管脚排列

3.5 RN7306 管脚定义

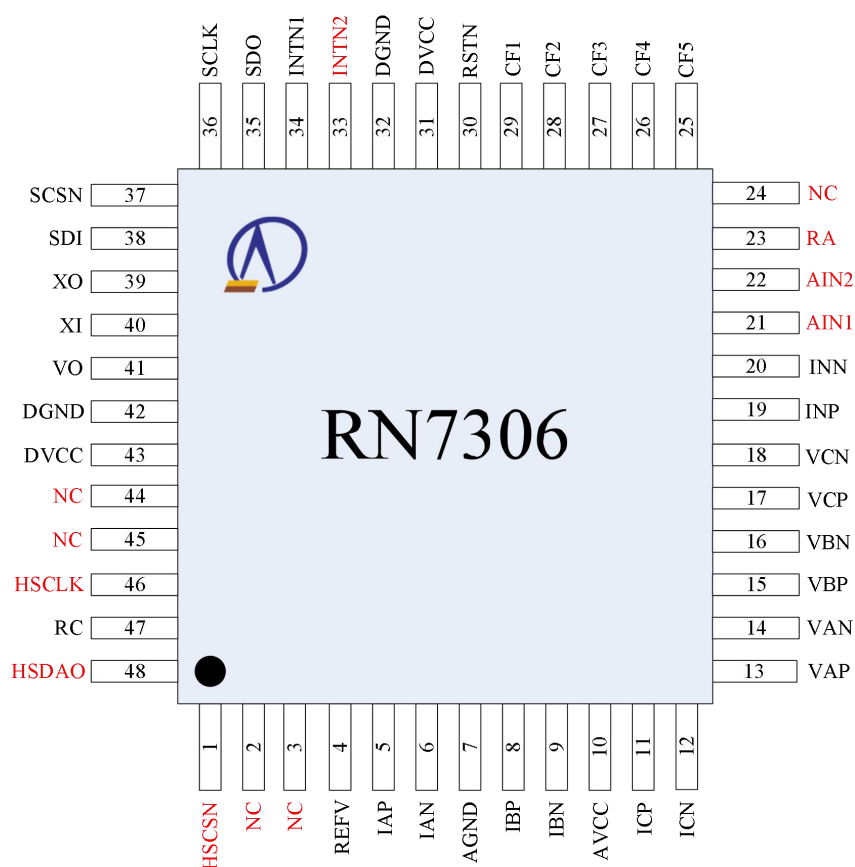


图 3-5 RN7306 V3 管脚排列

4 典型应用

4.1 RN8302B/RN7302 应用于三相四线表上时典型应用电路示意图

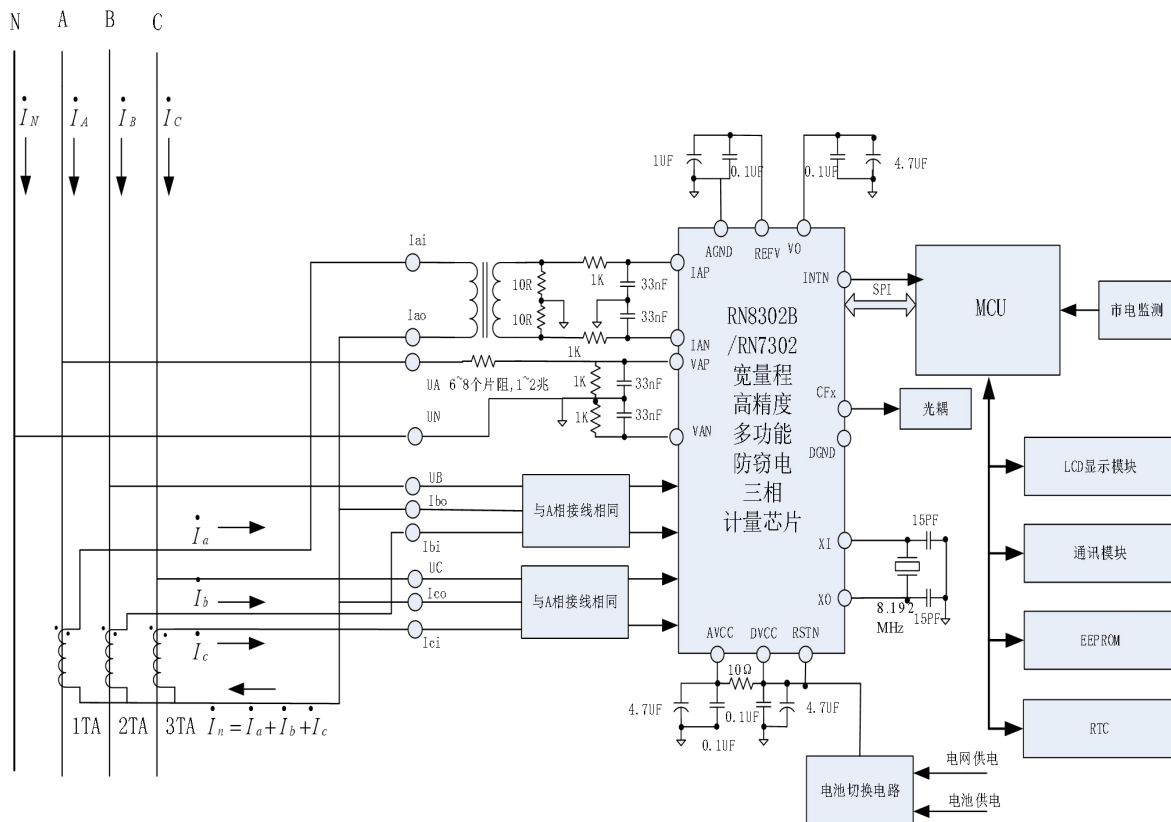


图 4-1 RN8302B/RN7302 应用于三相四线表上时典型应用电路示意图

4.2 RN8302B/RN7302 应用于三相三线表上时典型应用电路示意图

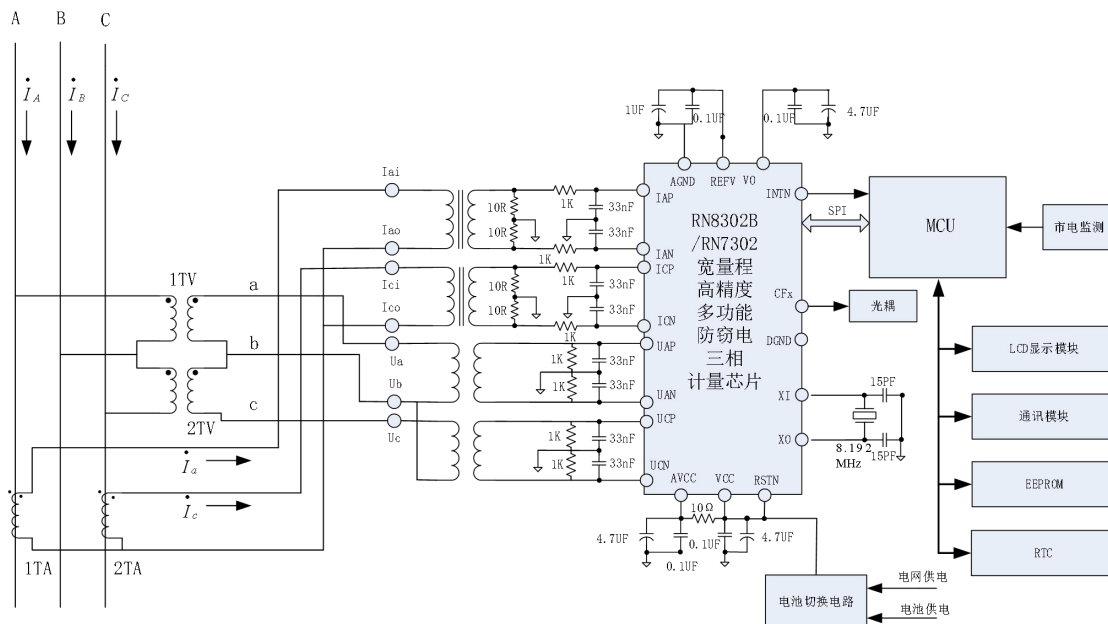


图 4-2 RN8302B/RN7302 应用于三相三线表上时典型应用电路示意图

图 4-3 RN8306 应用于三相四线表时典型应用电路示意图

4.4 RN8306 应用于三相三线表时典型应用电路示意图

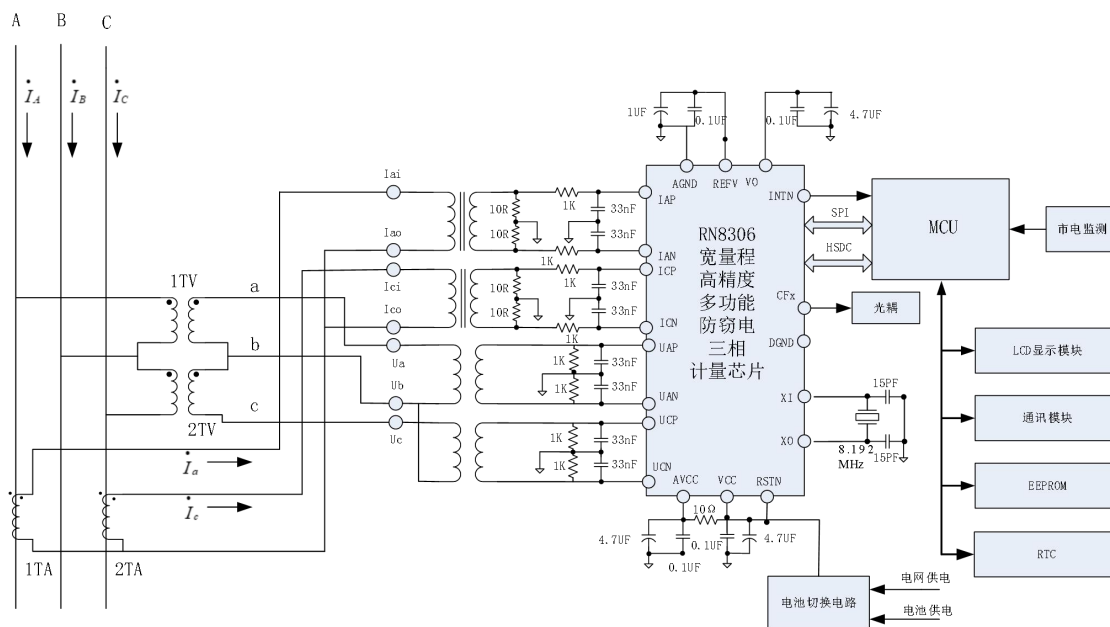


图 4-4 RN8306 应用于三相三线表时典型应用电路示意图

4.5 RN7306 应用于三相四线表时典型应用电路示意图

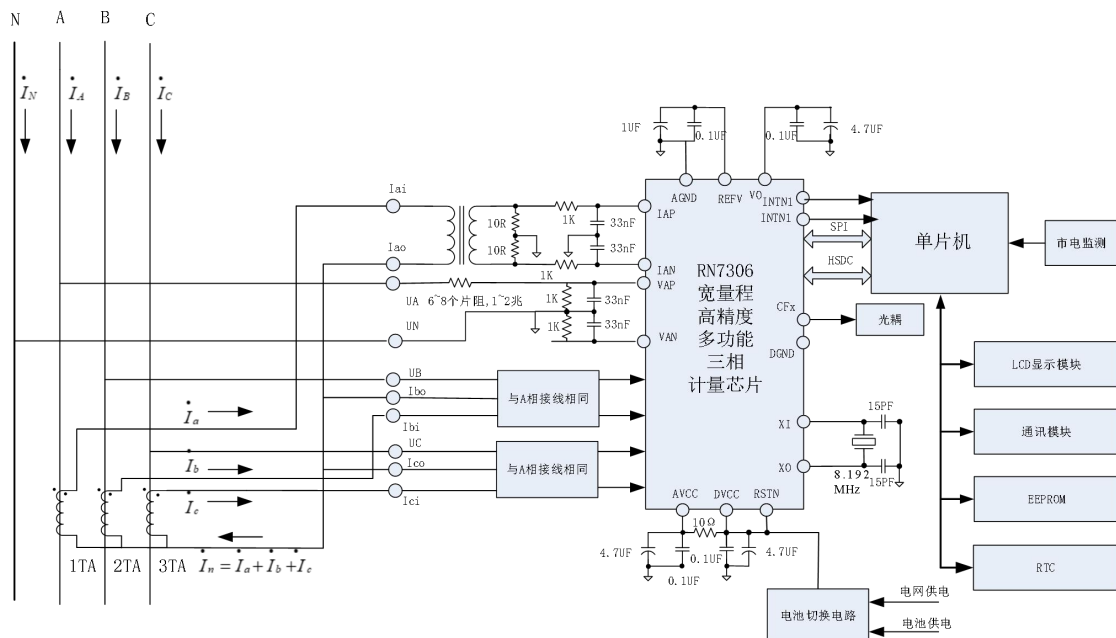


图 4-5 RN7306 应用于三相四线表时典型应用电路示意图

4.6 RN7306 应用于三相三线表时的典型应用电路示意图

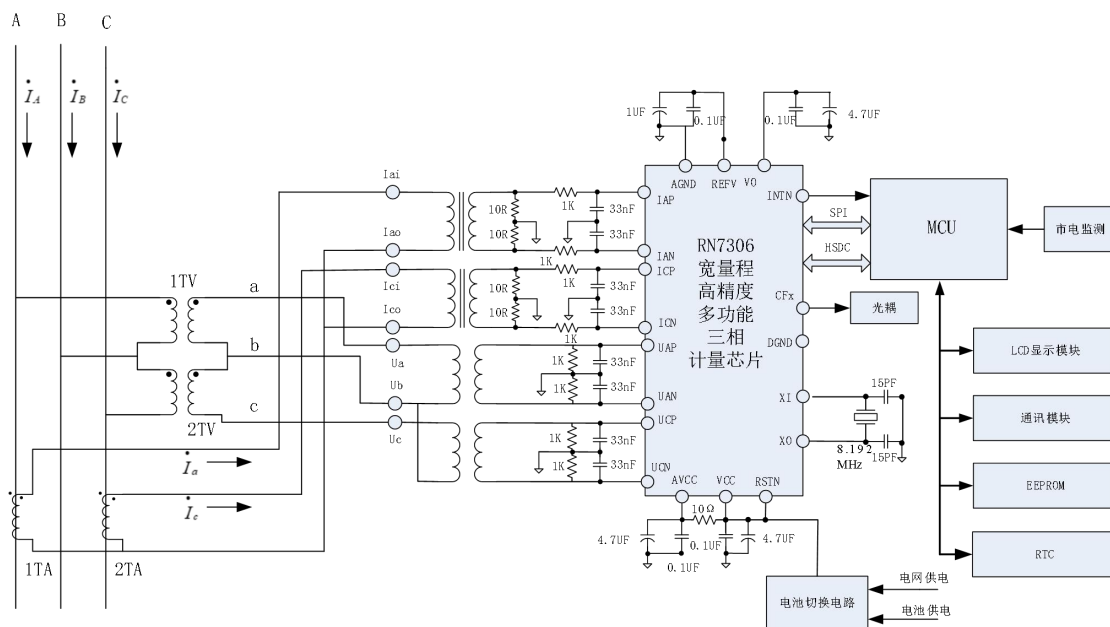


图 4-6 RN7306 应用于三相三线表时典型应用电路示意图

4.7 RN8302C 应用于三相锰铜表典型方案 1 示意图

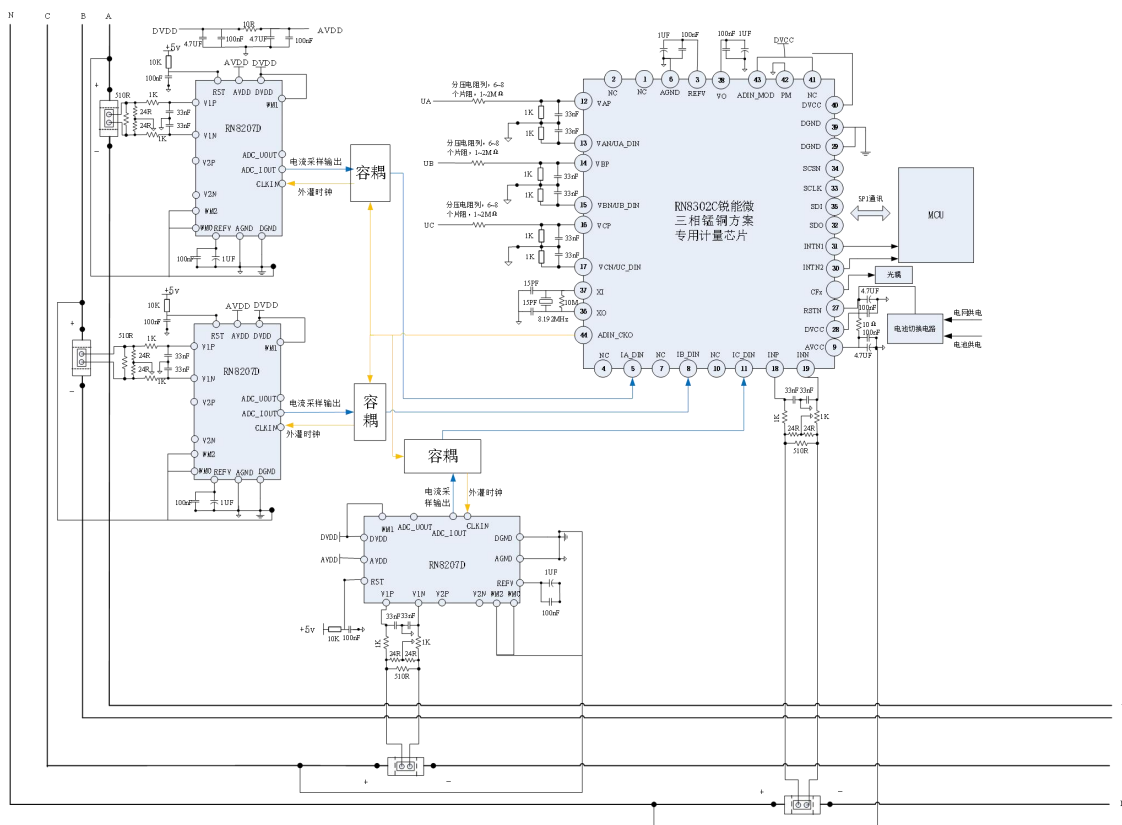


图 4-7 RN8302C 应用于三相锰铜表典型方案 1 示意图

该方案采用 3 路外置电流 ADC 采样输入，1 路内置零线电流和 3 路内置电压通道 ADC 和方式。

其中 3 路外置电流 ADC 采样输入，由 3 片锐能微 ADC 芯片 RN8207D 实现；ADC 芯片 RN8207D 所需外灌时钟，从 RN8302C 的 ADIN_CKO 引脚输出，保证各芯片时钟同源；ADC 芯片 RN8207D 采样输出，分别从 RN8302C 的 IA_DIN、IB_DIN、IC_DIN 引脚输入。

1 路内置零线电流通道 ADC 用于零线电流采样，采用全差分方式输入，零线电流通道最大差分信号输入幅度为峰值 830mVp。

3 路内置电压通道 ADC 用于电压采样，采用全差分方式输入，电压通道最大差分信号输入幅度为峰值 830mVp。

该方案要求硬件配置 RN8302C 的计量模式为 ADCIN 模式；RN8302C 硬件配置计量模式为 ADCIN 模式的方式是 ADIN_MOD 引脚配置为 1，PM 引脚配置为 0；

该方案软件配置：要求配置 RN8302C 的 A/B/C3 路相电流采样通道为外置 ADC 采样输入、1 路零线电流和 3 路电压采样通道为内置 ADC 采样输入；RN8302C 配置外置 ADC 的寄存器是 ADCIN 模式配置寄存（ADCIN_CFG），该寄存器位于 Bank1 区，地址为 0xA1；ADCIN 模式配置寄存器操作受 WREN（0x180）和 ADCIN_WREN（0x1A0）写保护，操作之前需先打开写保护。具体配置方法是，上位机通过 SPI 向 RN8302C 依次发送配置命令，

1.向 Bank1 寄存器地址 0x80H 处写 0xE5；

2.向 Bank1 寄存器地址 0xA1H 处写 0xEA;

3.向 Bank1 寄存器地址 0xA0H 处写两字节数值 0x3040。

软件配置完成后，要求上位机通过 SPI 读 Bank1 寄存器地址 0xA0H 的两字节数值为 0x3040，确认软件配置成功。

该方案，RN8302C 使用内置 ADC 做三相电压和零线电流采样，以零线为地，故 RN8302C 与三相电流采样的 RN8207D 需要用容耦隔离，容耦的隔离电压建议为 2000V~3000V。此处设计需要注意在 RN8207D 掉电比 RN8302C 快的场景下，RN8207D 内 ADC 输出的 1bit 流在容耦后端输出给 RN8302C 处会是一个固定值，这个固定值不管是 1 还是 0，对于 RN8302C 都代表最大值，这样就可能造成掉电时，不加电流而冒脉冲的现象。实际应用时，要求客户对这种情况进行规避，可以通过控制硬件上下电顺序或者软件上根据 SAG 提前判断掉电并关闭 RN8302C，或者软硬件上同时处理。

4.8 RN8302C 应用于三相锰铜表典型方案 2 示意图

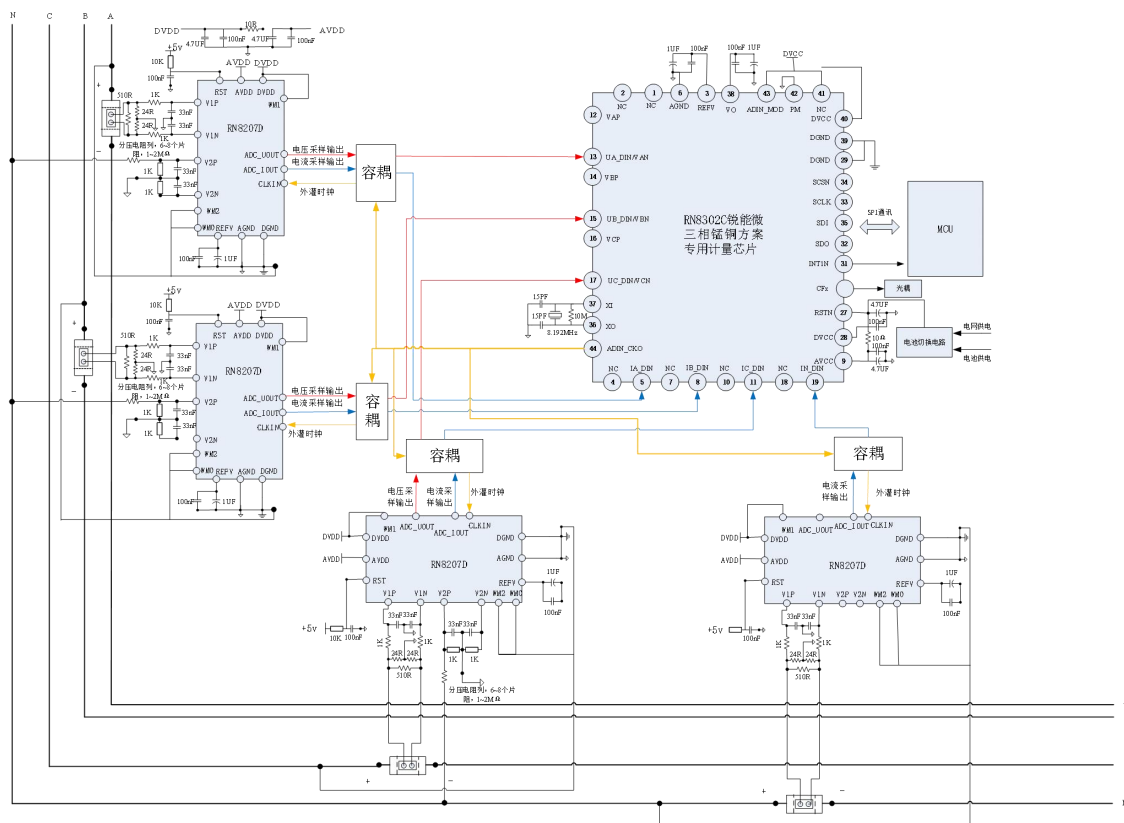


图 4-8 RN8302C 应用于三相锰铜表典型应用方案 2 示意图

该方案中 RN8302C 电流与电压通道共 7 路采样通道均采用外置 ADC 输入及其采样数据处理电路。故需要使用四片锐能微三相锰铜表 ADC 芯片 RN8207D，其中三片既作电压采样也作电流采样，另外一片用于零线电流采样。ADC 芯片 RN8207D 所需外灌时钟，从 RN8302C 的 ADIN_CKO 引脚输出，保证两芯片时钟同源；ADC 芯片 RN8207D 采样输出，从 RN8302C 的 IA_DIN、UA_DIN、IB_DIN、UB_DIN、IC_DIN、UC_DIN、IN_DIN 引脚输入。

该方案硬件引脚配置与方案 1 相同：要求硬件配置 RN8302C 的计量模式为 ADCIN 模式；RN8302C 硬件配置计量模式为 ADCIN 模式的方式是 ADIN_MOD 引脚配置为 1，PM 引脚配置为 0；

该方案软件配置：要求配置 RN8302C 的电压、电流共 7 路采用通道都配置成外置 ADC 输入模式；RN8302C 配置外置 ADC 的寄存是 ADCIN 模式配置寄存（ADCIN_CFG），该寄存器位于 Bank1 区，地址为 0xA1；ADCIN 模式配置寄存器操作受 WREN（0x180）和 ADCIN_WREN（0x1A0）写保护，操作之前需先打开写保护。具体配置方法是，上位机通过 SPI 向 RN8302C 依次发送配置命令，

- 1.向 Bank1 寄存器地址 0x80H 处写 0xE5；
- 2.向 Bank1 寄存器地址 0xA1H 处写 0xEA；
- 3.向 Bank1 寄存器地址 0xA0H 处写两字节数值 0x2040。

软件配置完成后，要求上位机通过 SPI 读 Bank1 寄存器地址 0xA0H 的两字节数值为 0x2040，确认软件

配置成功。

该方案 RN8207D 既需要作电压采样输出也需要作电流采样输出，各芯片之间均需隔离，此时 RN8302C 以弱电为地，故客户可根据实际需要适当提高容耦的隔离电压到 5000V。此处设计需要注意在 RN8207D 掉电比 RN8302C 快的场景下，RN8207D 内 ADC 输出的 1bit 流在容耦后端输出给 RN8302C 处会是一个固定值，这个固定值不管是 1 还是 0，对于 RN8302C 都代表最大值，这样就可能造成掉电时，不加电流而冒脉冲的现象。实际应用时，要求客户对这种情况进行规避，可以通过控制硬件上下电顺序或者软件上根据 SAG 提前判断掉电并关闭 RN8302C，或者软硬件上同时处理。

4.9 RN8306 应用于三相锰铜表典型方案示意图

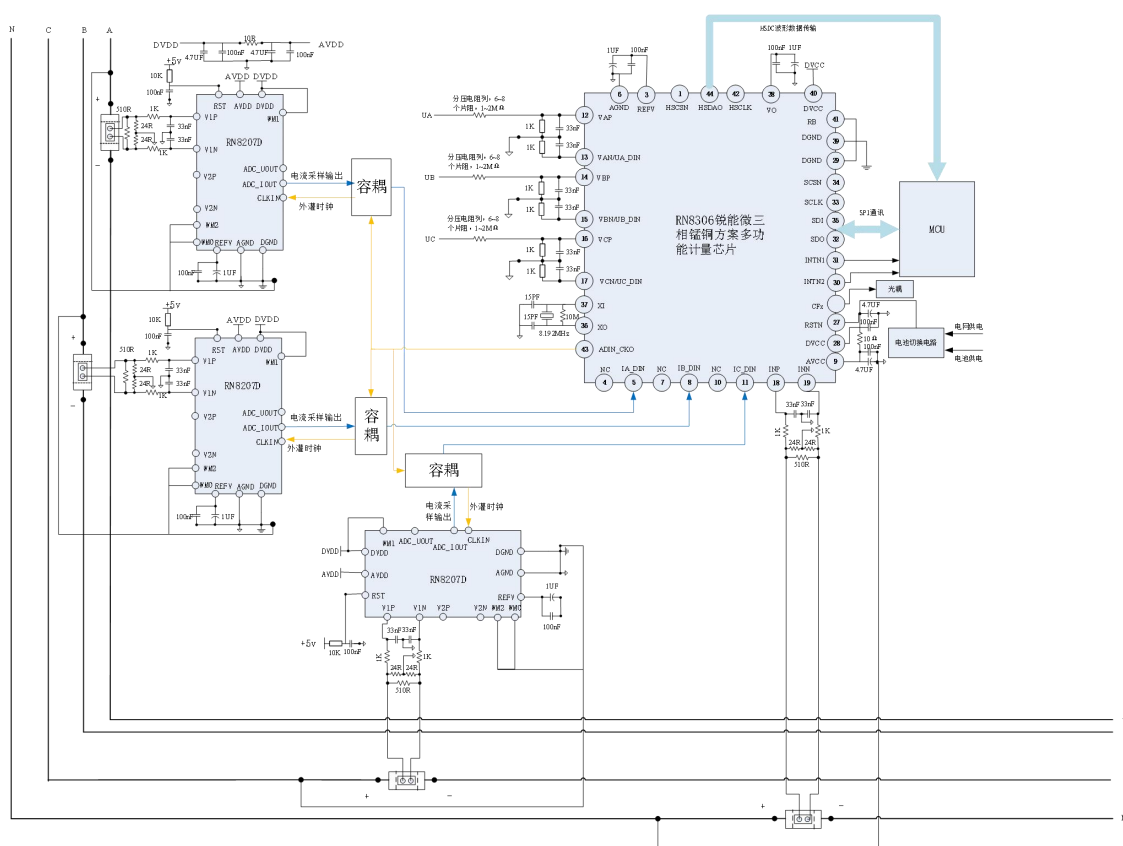


图 4-9 RN8306 应用于三相锰铜表典型方案示意图

该方案采用 3 路外置电流 ADC 采样输入，1 路内置零线电流和 3 路内置电压通道 ADC 和方式。

其中 3 路外置电流 ADC 采样输入，由 3 片锐能微 ADC 芯片 RN8207D 实现；ADC 芯片 RN8207D 所需外灌时钟，从 RN8306 的 ADIN_CKO 引脚输出，保证各芯片时钟同源；ADC 芯片 RN8207D 采样输出，分别从 RN8306 的 IA_DIN、IB_DIN、IC_DIN 引脚输入。

1 路内置零线电流通道 ADC 用于零线电流采样，采用全差分方式输入，零线电流通道最大差分信号输入幅度为峰值 830mVp。

3 路内置电压通道 ADC 用于电压采样，采用全差分方式输入，电压通道最大差分信号输入幅度为峰值 830mVp。

该方案要求配置 RN8306 的计量模式为 ADCIN 模式，但 RN8306 无法像 RN8302C 一样硬件配置进入 ADCIN 模式，需要软件配置如下：

要求配置 RN8306 从原 EMM 模式切换到 ADCIN 模式，且保证 SYSCFG.BIT9 是 1，外灌时钟门控开启。

要求配置 RN8306 的 A\B\C 3 路相电流采样通道为外置 ADC 采样输入、1 路零线电流和 3 路电压采样通道为内置 ADC 采样输入；RN8306 配置外置 ADC 的寄存器是 ADCIN 模式配置寄存（ADCIN_CFG），该寄存器位于 Bank1 区，地址为 0xA1；ADCIN 模式配置寄存器操作受 WREN(0x180)和 ADCIN_WREN(0x1A0)写保护，操作之前需先打开写保护。具体配置方法是，上位机通过 SPI 向 RN8306 依次发送配置命令，

1. 向 Bank1 寄存器地址 0x7FH 处写 0xE500；
2. 向 Bank1 寄存器地址 0x78H 处写 0xEA038A00；
3. 向 Bank1 寄存器地址 0x80H 处写 0xE5；
4. 向 Bank1 寄存器地址 0xA1H 处写 0xEA；
5. 向 Bank1 寄存器地址 0xA0H 处写两字节数值 0x3A40。

软件配置完成后，要求上位机通过 SPI 读 Bank1 寄存器地址 0xA0H 的两字节数值为 0x3140，确认软件配置成功。

该方案，RN8306 使用内置 ADC 做三相电压和零线电流采样，以零线为地，故 RN8306 与三相电流采样的 RN8207D 需要用容耦隔离，容耦的隔离电压建议为 2000V~3000V。此处设计需要注意在 RN8207D 掉电比 RN8306 快的场景下，RN8207D 内 ADC 输出的 1bit 流在容耦后端输出给 RN8306 处会是一个固定值，这个固定值不管是 1 还是 0，对于 RN8306 都代表最大值，这样就可能造成掉电时，不加电流而冒脉冲的现象。实际应用时，要求客户对这种情况进行规避，可以通过控制硬件上下电顺序或者软件上根据 SAG 提前判断掉电并关闭 RN8306，或者软硬件上同时处理。

5 电气特性

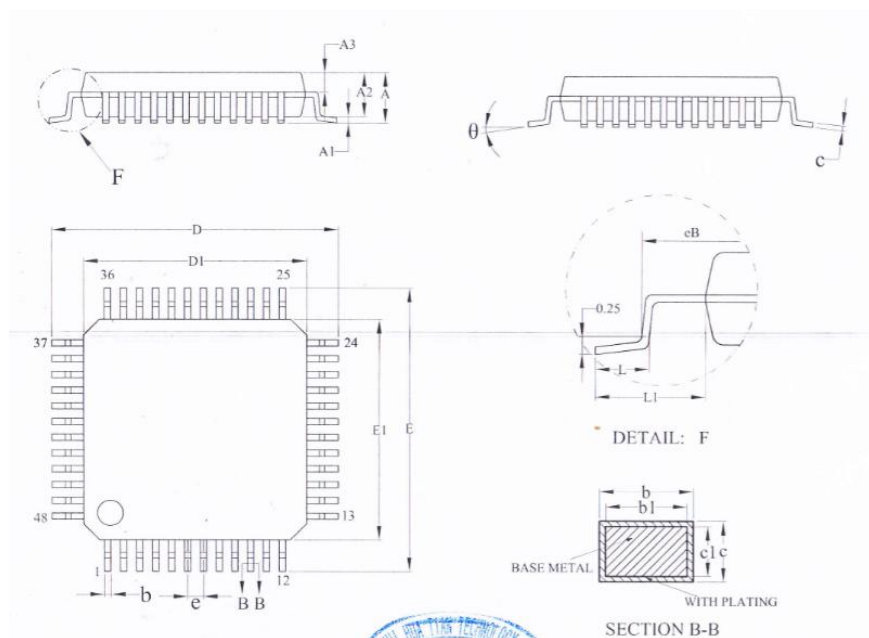
| 测量项目 | 符号 | 最小 | 典型 | 最大 | 单位 | 测试条件和注释 |
|---|-------------------|--------|--------|--------|--------|--------------------------------------|
| 精度 (DV _{CC} =AV _{CC} =3.3V±10%，室温) | | | | | | |
| 有功电能测量误差 | Err | -0.1% | | +0.1% | | 10000:1的动态范围 |
| 无功电能测量误差 | Err | -0.1% | | +0.1% | | 10000:1的动态范围 |
| 视在电能测量误差 | Err | -0.1% | | +0.1% | | 10000:1的动态范围 |
| 电能测量带宽 | BW | | 4 | | kHz | fosc=8.192MHz |
| 有效值测量误差 | RErr | -0.2% | | +0.2% | | 1000:1的动态范围 |
| NVM1有效值测量误差 | NRErr | -0.5% | | +0.5% | | 400:1的动态范围 |
| 有效值测量带宽 | BW | | 4 | | kHz | fosc=8.192MHz |
| 相角测量误差 | YErr | -0.02 | | +0.02 | ° | 电流通道50mV输入， 相角 60° 120° 240° 300° |
| 频率测量分辨率 | | | 0.0001 | | Hz | 40Hz~70Hz |
| 频率测量误差 | FErr | -0.02% | | +0.02% | | 40Hz~70Hz |
| 校正范围 | | | | | | |
| 通道增益校正系数 | GS | 0 | | 2 | | |
| 通道相位校正 | PHS | -4.5 | | 4.5 | ° | fosc=8.192MHz |
| 模拟输入 | | | | | | |
| 最大差分输入信号电平 | V _{xpn} | | | 830 | mVp | 峰值，PGA=1 |
| -3dB 带宽 | B _{-3dB} | | 4 | | kHz | fosc=8.192MHz |
| SNR | | | 88 | | dB | |
| THD | | | -80 | | dB | |
| CrossTalk | | | -110 | | dB | U _{A/B/C} =830mVpp |
| 失调电压 | | | | 500 | μV | |
| 输入阻抗 | | | 270 | | kΩ | PGA=1 时 |
| 基准电压 (DV _{CC} =AV _{CC} =3.3V±10%，温度范围：-40℃~+85℃) | | | | | | |
| 输出电压 | V _{ref} | | 1.25 | | V | 1.25±1% |
| 温度系数 | T _c | | 5 | 15 | ppm/°C | |
| 时钟输入 | | | | | | |
| 输入时钟频率范围 | fxi | | 8.192 | | MHz | |
| XI输入电容 | Cxi | | 15 | | pf | |
| XO输入电容 | Cxo | | 15 | | pf | |

| | | | | | | |
|--|------------|--------|-----|--------|-----|---|
| 晶振ESR | ESR | | 100 | | 欧姆 | 10倍起振裕度 |
| 数字接口 | | | | | | |
| SPI接口速率 | | | | 3.5M | bps | |
| HSDC接口速率 | | | | 4.096M | bps | |
| SCLK、SCSN、SDI 逻辑输入低电平 | Vil | | | 0.3Vcc | V | |
| SCLK、SCSN、SDI 逻辑输入高电平 | Vih | 0.7Vcc | | | V | |
| CF1-CF5、INTN逻辑 输出高电平 | Voh | 0.9Vcc | | | V | Isource=4.5mA(3.3V) |
| CF1-CF5、INTN逻辑 输出低电平 | Vol | | | 0.1Vcc | V | Isink=7.4mA(3.3V) |
| 电源 | | | | | | |
| 模拟电源 | AVCC | 3.0 | 3.3 | 3.6 | V | |
| 数字电源 | DVCC | 3.0 | 3.3 | 3.6 | V | |
| 复位 | | | | | | |
| POR | Vil | | | 2.45 | V | |
| | Vih | 2.55 | | | V | |
| | 复位时间 | | 20 | | ms | |
| BOR | Vil | | | 2.7 | V | |
| | Vih | 2.8 | | | V | |
| | 复位时间 | | 780 | | μs | |
| VDET | Vil | | | 1.25 | V | |
| | Vih | 1.35 | | | V | |
| SLM→NVM1 | 唤醒复位 时间 | | 1.5 | | ms | |
| SLM→EMM | | | 1.5 | | ms | |
| NVM2→NVM1 | | | 1.5 | | ms | |
| NVM2→EMM | | | 1.5 | | ms | |
| 功耗(DV _{CC} =AV _{CC} =3.3V±5%，室温) | | | | | | |
| EMM 电流 | Idd1 | 4.0 | 4.4 | 4.7 | mA | fosc=8.192MHz Idd1=AId ₁ +DIdd ₁ ， 下同 |
| ADCIN 电流 | Idd1 | 3.8 | 4.1 | 4.4 | mA | fosc=8.192MHz Idd1=AId ₁ +DIdd ₁ ， 下同 |
| NVM1 电流 | Idd2 | | 2.3 | | mA | OSCI=8.192MHz |
| NVM2 电流 | Idd3 | | 150 | | μA | |
| SLM 电流 | Idd4 | | 1.4 | | μA | |
| 全失压测量典型工 作电流 | Idd5 | | 7 | | μA | 60秒自动唤醒一次测 量三路电流有效值 |
| 极限参数 | | | | | | |
| 数字电源电压 | DVCC | -0.3 | -- | +6 | V | |
| 模拟电源电压 | AVCC | -0.3 | -- | +6 | V | |

| | | | | | | |
|--------------------------|-------------------|------|-------|--------------|----|---------------------------------------|
| DV _{cc} to DGND | | -0.3 | -- | +3.7 | V | |
| VO to DGND | | -0.3 | | +3 | V | |
| DVCC to AVCC | | -0.3 | | +0.3 | V | |
| 模拟差分输入 | | -2 | | +2 | V | |
| REFV引脚输入 | | -0.3 | | AVCC +0.3 | V | |
| 数字输入电压相对于GND | V _{IND} | -0.3 | -- | DVCC +0.3 | V | |
| 数字输出电压相对于GND | V _{outD} | -0.3 | -- | DVCC +0.3 | V | |
| 工作温度范围 | T _A | -40 | -- | 85 | °C | |
| 最大结温 | T _J | | -- | 150 | °C | |
| 存储温度范围 | T _{stg} | -65 | -- | 150 | °C | |
| 可靠性 | | | | | | |
| 静电放电 (ESD) | HBM | | ±8000 | | V | 按照标准 JEDEC EIA/JESD22-A114, 在所有引脚上进行 |
| | MM | | ±2000 | | V | 按照标准 JEDEC EIA/JESD22-A115C, 在所有引脚上进行 |
| 湿度敏感性 | MSL | | 3级 | | / | 按照标准 IPC/JEDEC J-STD-020D.1 评定 |

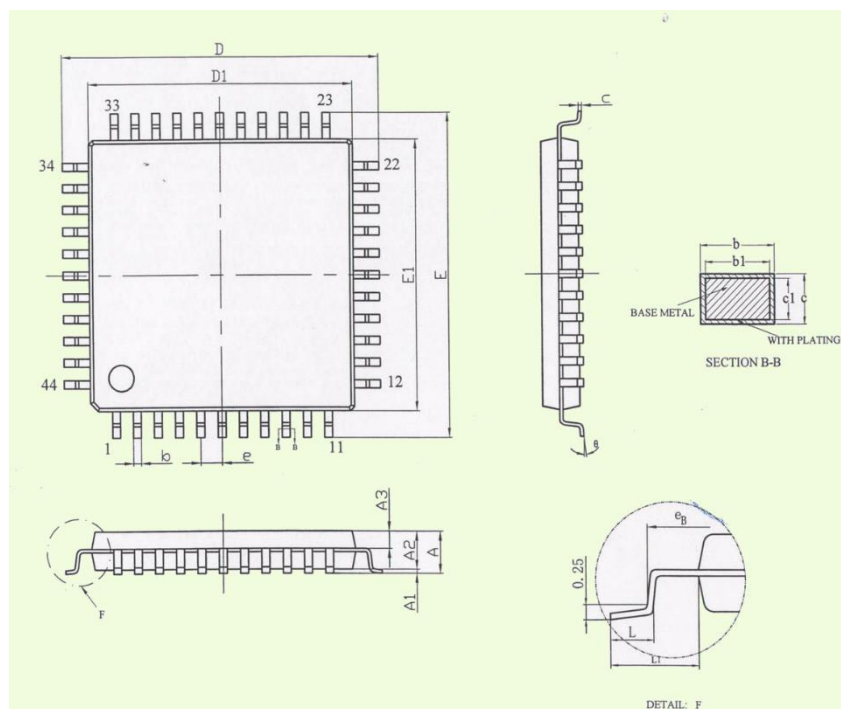
6 芯片封装

6.1 LQFP48 封装尺寸图



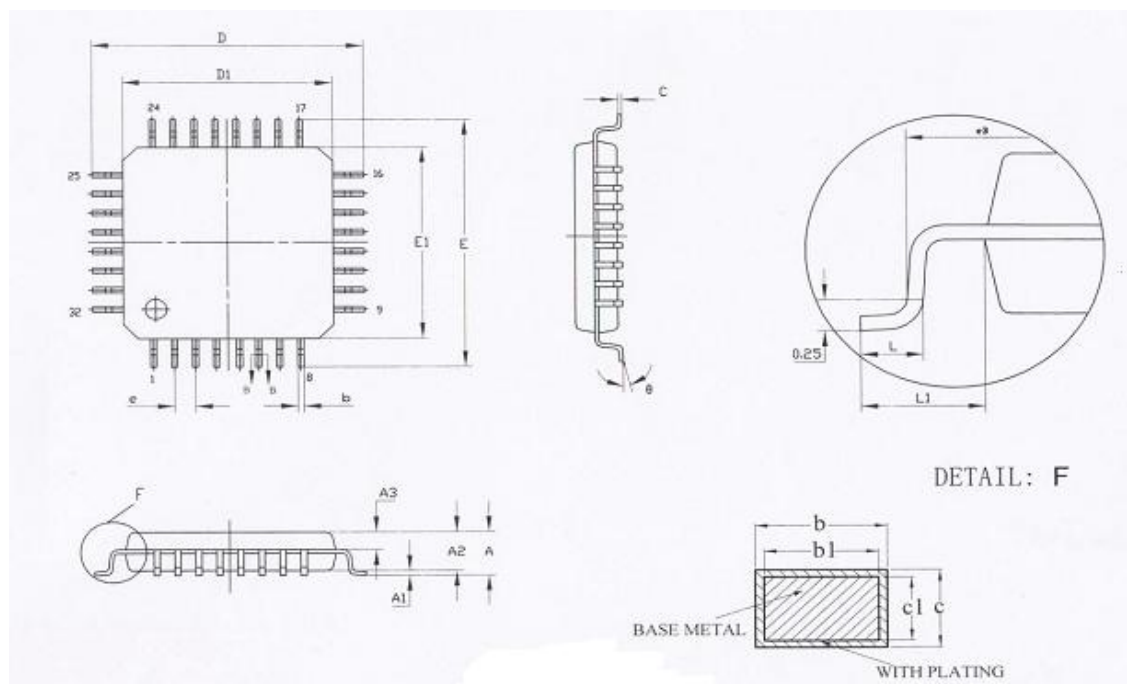
| SYMBOL | MILLIMETER | | |
|--------|------------|------|------|
| | MIN | NOM | MAX |
| A | — | — | 1.60 |
| A1 | 0.05 | — | 0.15 |
| A2 | 1.35 | 1.40 | 1.45 |
| A3 | 0.59 | 0.64 | 0.69 |
| b | 0.18 | — | 0.26 |
| b1 | 0.17 | 0.20 | 0.23 |
| c | 0.13 | — | 0.17 |
| c1 | 0.12 | 0.13 | 0.14 |
| D | 8.80 | 9.00 | 9.20 |
| D1 | 6.90 | 7.00 | 7.10 |
| E | 8.80 | 9.00 | 9.20 |
| E1 | 6.90 | 7.00 | 7.10 |
| eB | 8.10 | — | 8.25 |
| e | 0.50BSC | | |
| L | 0.45 | — | 0.75 |
| L1 | 1.00REF | | |
| θ | 0 | — | 7° |

6.2 LQFP44 封装尺寸图



| SYMBOL | MILLIMETER | | |
|------------------|------------|-------|---------|
| | MIN | NOM | MAX |
| A | — | — | 1.60 |
| A1 | 0.05 | — | 0.20 |
| A2 | 1.35 | 1.40 | 1.45 |
| A3 | 0.59 | 0.64 | 0.69 |
| b | 0.29 | — | 0.37 |
| b1 | 0.28 | 0.30 | 0.33 |
| c | 0.13 | — | 0.18 |
| c1 | 0.12 | 0.127 | 0.14 |
| D | 11.80 | 12.00 | 12.20 |
| D1 | 9.90 | 10.00 | 10.10 |
| E | 11.80 | 12.00 | 12.20 |
| E1 | 9.90 | 10.00 | 10.10 |
| e | 0.80BSC | | |
| e _B | 11.25 | — | 11.45 |
| L | 0.45 | — | 0.75 |
| L1 | 1.00BSC | | |
| θ | 0 | — | 7° |
| L/F载体尺寸 (mil) | 122*122 | | 160*110 |
| | 180*180 | | 205*205 |

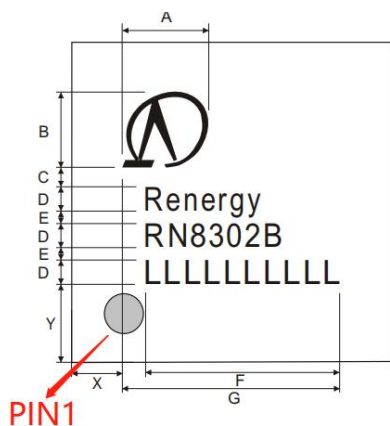
6.3 LQFP32 封装尺寸



| SYMBOL | MILLIMETER | | |
|------------------|------------|------|------|
| | MIN | NOM | MAX |
| A | — | — | 1.60 |
| A1 | 0.05 | — | 0.20 |
| A2 | 1.35 | 1.40 | 1.45 |
| A3 | 0.59 | 0.64 | 0.69 |
| b | 0.32 | — | 0.43 |
| b1 | 0.31 | 0.35 | 0.39 |
| c | 0.13 | — | 0.18 |
| c1 | 0.12 | 0.13 | 0.14 |
| D | 8.80 | 9.00 | 9.20 |
| D1 | 6.90 | 7.00 | 7.10 |
| E | 8.80 | 9.00 | 9.20 |
| E1 | 6.90 | 7.00 | 7.10 |
| eB | 8.10 | — | 8.25 |
| e | 0.80BSC | | |
| L | 0.40 | — | 0.65 |
| L1 | 1.00BSC | | |
| θ | 0° | — | 7° |
| L/P载体尺寸 (mil) | 150*150 | | |
| | 205*205 | | |

7 外观封装

7.1 RN8302B 外观封装



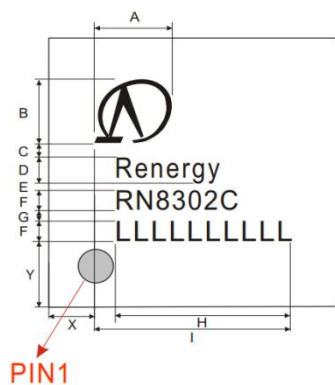
黑色圆点： 1 脚标识。

 Renergy: 锐能微识别标识。

RN8302B: 产品型号。

LLLLLLLLLL: 生产批次，该批次号标黄的第 7 位表示版本号，第 7 位为 C 表示 V3 版。

7.2 RN8302C 外观封装



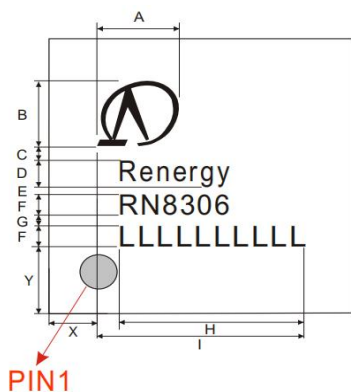
黑色圆点： 1 脚标识。

 Renergy: 锐能微识别标识。

RN8302C: 产品型号。

LLLLLLLLLL: 生产批次，该批次号标黄的第 7 位表示版本号，第 7 位为 C 表示 V3 版。

7.3 RN8306 外观封装



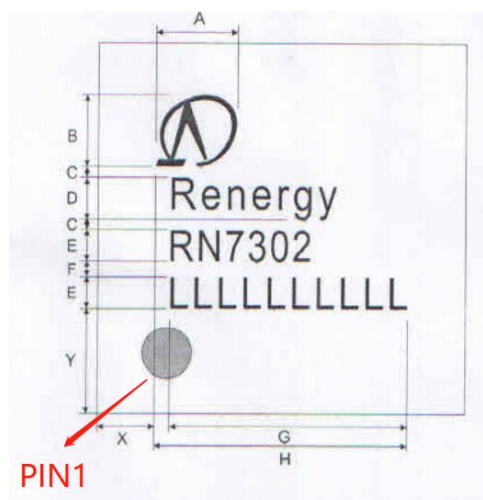
黑色圆点： 1 脚标识。

 Renergy: 锐能微识别标识。


RN8306: 产品型号。

LLLLLLLLLL: 生产批次，该批次号标黄的第 7 位表示版本号，第 7 位为 C 表示 V3 版。

7.4 RN7302 外观封装



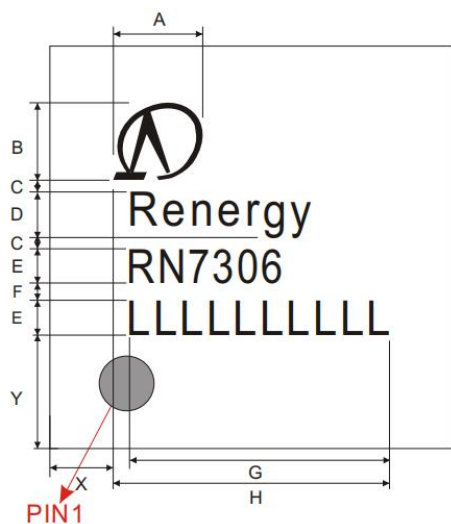
黑色圆点： 1 脚标识。

 Renergy: 锐能微识别标识。

RN7302: 产品型号。

LLLLLLLLLL: 生产批次，该批次号标黄的第 7 位表示版本号，第 7 位为 C 表示 V3 版。

7.5 RN7306 外观封装



黑色圆点： 1 脚标识。

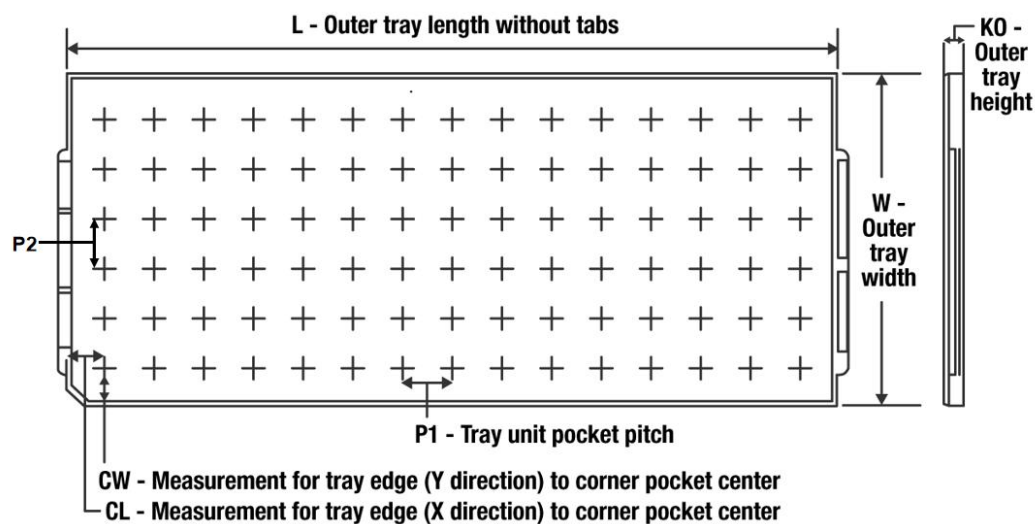
 Renergy: 锐能微识别标识。

RN7306: 产品型号。

LLLLLLLLLL: 生产批次，该批次号标黄的第 7 位表示版本号，第 7 位为 C 表示 V3 版。

8 包装信息

8.1 托盘规格



8.2 包装信息

| 封装形式 | 每盘数量 | 行列分布 | L (mm) | W (mm) | K0 (mm) | P1 (mm) | P2 (mm) | CL (mm) | CW (mm) | 每盒数量 | 每箱数量 |
|-------------------|------|---------|--------|--------|---------|---------|---------|---------|---------|------|-------|
| LQFP32 (0707*1.4) | 250 | 10 x 25 | 315 | 135.9 | 7.62 | 12.00 | 12.60 | 11.10 | 11.25 | 2500 | 15000 |
| LQFP44 (1010*1.4) | 160 | 8 x 20 | 315 | 135.9 | 7.62 | 15.20 | 15.70 | 13.10 | 13.00 | 1600 | 9600 |
| LQFP48 (0707*1.4) | 250 | 10 x 25 | 315 | 135.9 | 7.62 | 12.00 | 12.60 | 11.10 | 11.25 | 2500 | 15000 |

9 晶圆 Die 尺寸

锐能微三相计量芯片 V3 版的晶圆 Die 尺寸，均为：2350umX2260um(含 80um 划片道)。