

数字图像处理 ISP SOC 芯片 XC8023

特性

- USB Transceiver
 - USB 2.0 高速和全速模式自动检测切换
 - UVC 1.0(USB Video Class V1.0)
 - UAC 1.0(USB Audio Class V1.0)
- 高性能图像处理功能
 - 坏点校正
 - 去光圈效应
 - Gamma 曲线调整
 - Demosaic 处理
 - 自动白平衡
 - 自动曝光增益控制
 - 自适应 2D+3D 去噪
 - 图像锐化处理
 - 颜色校正和色度增强
 - 宽动态范围 HDR
- 图像尺寸和格式
 - 尺寸：最大 5M
 - 格式：RAW, YUV422, MJPEG
- 接口
 - 一组 MIPIRX 2lane, 最高 1Gbps
 - 一组 I2C 接口, 可配置为 Master 或 Slave
 - 一组 I2S RX 接口, 可配置为 Master 或 Slave
 - 一组 DMIC 接口
 - 一组 SPI 接口, 访问 SPI Nor-flash
- 电压标准
 - Sensor 电源 VDDIO1 1.8V
 - MIPI analog 电源 AVDDMIPI 1.8V
 - USB analog 电源 AVDDUSB 3.3V
 - ISP IO 电源 VDDIO2 3.3V
 - ISP core 电源 CVDD 1.2V
- 工作温度范围 -20° C~ 70° C
- 封装：0.4mm pitch 标准 6.5x4.5 QFN46

应用

高拍仪
视频会议
外置 USB CAMERA

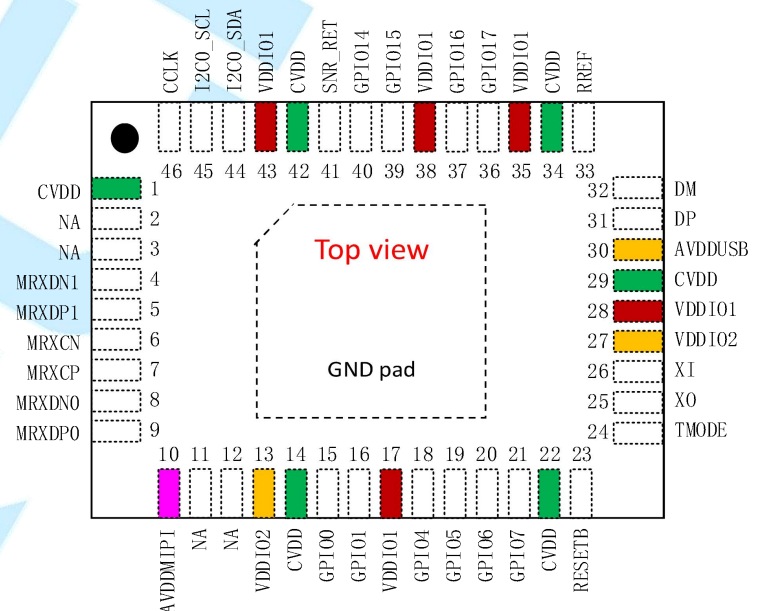
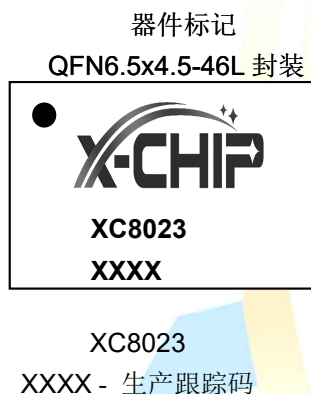


图 1 引脚分布(俯视图)及标记图

注意:由于产品版本升级或其他原因,本文档内容会不定期进行更新。除非另有约定,本文档仅作为使用指导,本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

目录

1 概述	5
1.1 引脚功能定义	5
1.2 内部结构框图	6
1.3 订购信息	17
1.4 参考设计	7
2 指标	8
2.1 工作条件	8
2.2 性能指标	8
3 上电和复位	10
3.1 上电时序	10
3.2 复位	10
3.2.1 硬件复位	10
3.2.2 软件复位	10
3.2.3 看门狗复位	10
4 功能描述	11
4.1 PLL	11
4.2 MIPI RX	11
4.3 图像处理模块	12
4.3.1 图像尺寸控制	12
4.3.2 光电学校正	12
4.3.3 Demosaic 处理	12
4.3.4 统计和自动控制	12
4.3.5 Gamma 曲线调整	12
4.3.6 图像增强	12
4.3.7 图像去噪	13
4.4 M-JPEG	13
4.5 USB Transceiver	13
4.6 通用接口模块	14
4.6.1 I2C	14

4.6.2 UART	14
4.6.3 I2S RX	14
4.6.4 DMIC	14
4.6.5 SPI	14
4.7 通用处理器模块	15
5 封装	16
6 版本	18

图表目录

图 1 引脚分布(俯视图)及标记图	1
图 2 内部结构框图	7
图 3 上电时序	10
图 4 SPI 时序图	15
图 5 封装顶视图	16
图 6 封装底视图	16
图 7 封装侧视图	17
图 8 封装尺寸	17
表 1 引脚定义	5
表 2 推荐工作条件	8
表 3 性能指标	8
表 4 可支持的音频格式	13
表 5 视频输出最大帧率	13
表 6 SPI 时序参数	14

1 概述

XC8023 是一款高性能图像处理器芯片。采用全新 ISP3.0 算法架构，针对产品应用定制化 3A 算法，针对性优化边缘增强以及细节增强功能，支持 HDR 宽动态合成，同时内置空域去噪 2DNR 和时域去噪 3DNR 算法引擎，内嵌自适应 M-JPEG 图像压缩编码器；XC8023 通过 2 lane 的 MIPI RX 接口，最高支持 1080P 的 CMOS 图像传感器输入，芯片支持 USB2.0 接口输出，支持 RAW/YUV422/MJPEG 数据格式。芯片外设接口丰富，支持 I2C、I2S、UART、SPI_FLASH、GPIO 接口，支持 DMIC 和 AMIC 输入。

1.1 引脚功能定义

下表给出管脚功能定义：

表 1 引脚定义

No.	Signal Name	PAD Type	Description	Power
1	CVDD	P	Digital Core Power Supply 1.2V	MIPI Power Domain
2	NA	NA	NA	
3	NA	NA	NA	
4	MRXDN1	I DS	MIPI RX data lane 1 negative input	
5	MRXDP1	I DS	MIPI RX data lane 1 positive input	
6	MRXC�	I DS	MIPI RX clock lane negative input	
7	MRXCP	I DS	MIPI RX clock lane positive input	
8	MRXDN0	I DS	MIPI RX data lane 0 negative input	
9	MRXDPO	I DS	MIPI RX data lane 0 positive input	
10	AVDDMIPI	P	MIPI RX analog Power Supply 1.8V	
11	NA	NA	NA	
12	NA	NA	NA	
13	VDDIO2	P	System IO Power Supply 3.3V	ISP Power Domain
14	CVDD	P	Digital Core Power Supply 1.2V	
15	GPIO0	I/O	GPIO0/UART_TX/PWM0	
16	GPIO1	I/O	GPIO1/UART_RX/PWM1	
17	VDDIO1	P	Sensor Power Supply 1.8V	
18	GPIO4	I/O	GPIO4/SPI_CSΝ	
19	GPIO5	I/O	GPIO5/SPI_SCK/I2C0_SCK	
20	GPIO6	I/O	GPIO6/SPI_MOSI/I2C0_SDA	
21	GPIO7	I/O	GPIO7/SPI_MISO	
22	CVDD	P	Digital Core Power Supply 1.2V	
23	RESETB	I/O	Chip Reset	
24	TMODE	I	test mode	
25	XO	I/O	Crystal clock output	
26	XI	I/O	Crystal clock input	
27	VDDIO2	P	System IO Power Supply 3.3V	

28	VDDIO1	P	Sensor Power Supply 1.8V	USB Power Domain
29	CVDD	P	Digital Core Power Supply 1.2V	
30	AVDDUSB	P	USB AVDD 3.3V	
31	DP	I/O A	USB data DP	
32	DM	I/O A	USB data DM	
33	RREF	I/O A	USB data reference	Sensor Power Domain
34	CVDD	P	Digital Core Power Supply 1.2V	
35	VDDIO1	P	Sensor Power Supply 1.8V	
36	GPIO17	I/O	GPIO17/I2S0_DAT/DMIC_DAT	
37	GPIO16	I/O	GPIO16/I2S0_LCK	
38	VDDIO1	P	Sensor Power Supply 1.8V	
39	GPIO15	I/O	GPIO15/I2S0_MCK/PWM3	
40	GPIO14	I/O	GPIO14/I2S0_SCK/DMIC_SCK/PWM2	
41	SNR_RST	I/O	Sensor Reset	
42	CVDD	P	Digital Core Power Supply 1.2V	
43	VDDIO1	P	Sensor Power Supply 1.8V	
44	I2C0_SDA	I/O OD	I2C0 data(master)	
45	I2C0_SCK	I/O OD	I2C0 clock(master)	
46	CCLK	I/O	Sensor Referenced Clock	
47	VSS	G	GROUND	

(1)P = Power, G = Ground, A=Analog, I = Input, O = Output, I/O = Input and Output Signal, OD = Open drain

(2)pin 47 is thermal pad, must connect to ground of PCB

1.2 内部结构框图

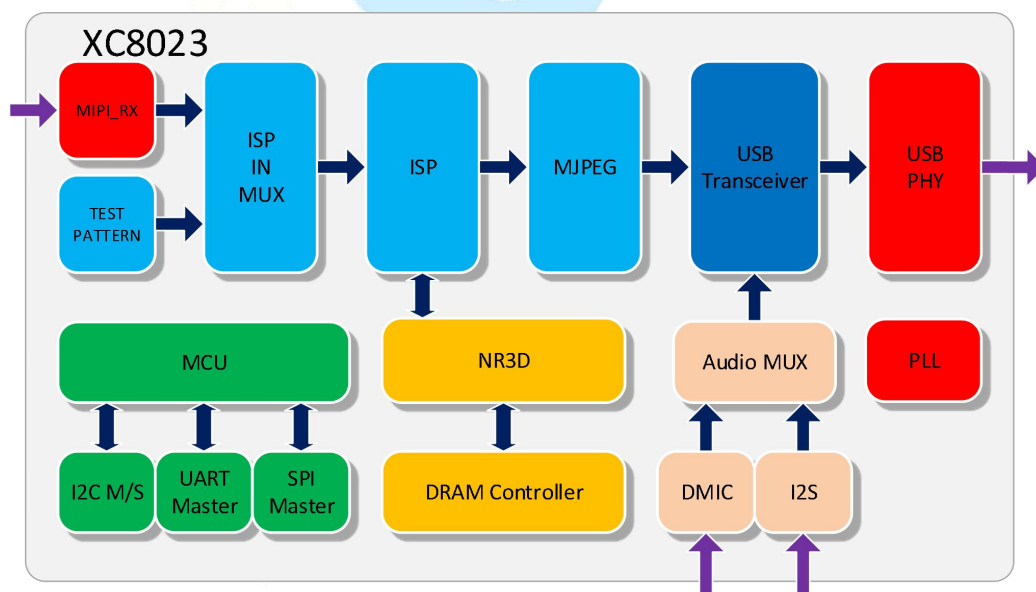


图 2 内部结构框图

1.3 参考设计

1. 电路同源划分
 - a) VDDIO1 和 AVDDMIPI 可以同源;
 - b) VDDIO2 和 AVDDUSB 可以同源。
2. Suspend 电源划分:
 - a) VDDIO1, AVDDMIPI 在 USB suspend 可以关闭电源;
 - b) VDDIO2, AVDDUSB, CVDD 在 USB suspend 时保持供电, 芯片内部会控制 CVDD 内部断电。

如需硬件参考设计资料, 请联系 FAE: fae@x-chip.cn。

2 指标

2.1 工作条件

表 2 推荐工作条件

Symbol	Descriptions	Condition	Min	Typ	Max	Unit
VDDIO1	Sensor bank IO 电源	1.8V 标准电压	1.7	1.8	1.9	V
AVDDMIPI	MIPI analog 电源	1.8V 标准电压	1.7	1.8	1.9	V
AVDDUSB	USB analog 电源	3.3V 标准电压	2.97	3.3	3.6	V
VDDIO2	ISP bank IO 电源	3.3V 标准电压	2.97	3.3	3.6	V
CVDD	ISP Core 电源	1.2V 标准电压	1.14	1.2	1.26	V

2.2 性能指标

表 3 性能指标

Symbol	Descriptions	Condition	Min	Typ	Max	Unit
Vil	Input Low Voltage	3.3V 标准电压	-	-	0.8	V
		1.8V 标准电压	-	-	0.6	V
Vih	Input High Voltage	3.3V 标准电压	2.0	-	-	V
		1.8V 标准电压	1.1	-	-	V
Vol	Output Low Voltage	3.3V 标准电压	-	-	0.4	V
		1.8V 标准电压	-	-	0.4	V
Voh	Output High Voltage	3.3V 标准电压	VDDIO-0.4	-	-	V
		1.8V 标准电压	VDDIO-0.4	-	-	V
1080p@30fps(ISP_CLK=72M)						
I _{VDDIO1}	VDDIO1 电流	1.8V 标准电压	-	20	24	mA
I _{AVDDMIPI}	AVDDMIPI 电流	1.8V 标准电压	-	4	6	mA
I _{AVDDUSB}	AVDDUSB 电流	3.3V 标准电压	-	25	45	mA
I _{VDDIO2}	VDDIO2 电流	3.3V 标准电压	-	2	3	mA
I _{CVDD}	ISP Core 电流	1.2V 标准电压	-	140	160	mA
5M@30fps(ISP_CLK=192M)						
I _{VDDIO1}	VDDIO1 电流	1.8V 标准电压	-	20	24	mA
I _{AVDDMIPI}	AVDDMIPI 电流	1.8V 标准电压	-	4	6	mA
I _{AVDDUSB}	AVDDUSB 电流	3.3V 标准电压	-	25	45	mA
I _{VDDIO2}	VDDIO2 电流	3.3V 标准电压	-	2	3	mA
I _{CVDD}	ISP Core 电流	1.2V 标准电压	-	260	340	mA
Suspend						
I _{VDDIO1}	VDDIO1 电源关闭	1.8V 标准电压	-	-	-	mA
I _{AVDDMIPI}	AVDDMIPI 电源关闭	1.8V 标准电压	-	-	-	mA

I _{AVDDUSB}	AVDDUSB 电流	3.3V 标准电压	-	-	0.2	mA
I _{VDDIO2}	VDDIO2 电流	3.3V 标准电压	-	-	0.65	mA
I _{CVDD}	ISP Core 电流	1.2V 标准电压	-	-	0.55	mA



3 上电和复位

3.1 上电时序

ISP 上电由以下三步组成：

1. 通过电源分别为 CVDD 上电，AVDDUSB, AVDDMIPI, VDDIO1, VDDIO2 上电；
2. 供电稳定后，晶振自动起振，复位器件判断供电稳定之后产生 RESETB 释放信号，芯片进入工作模式；
3. 芯片 RESETB 释放之后 10ms 开始发送 SPI 命令读取 Flash 中内容，因此 Flash 需要在芯片上电 10ms 之内 ready。

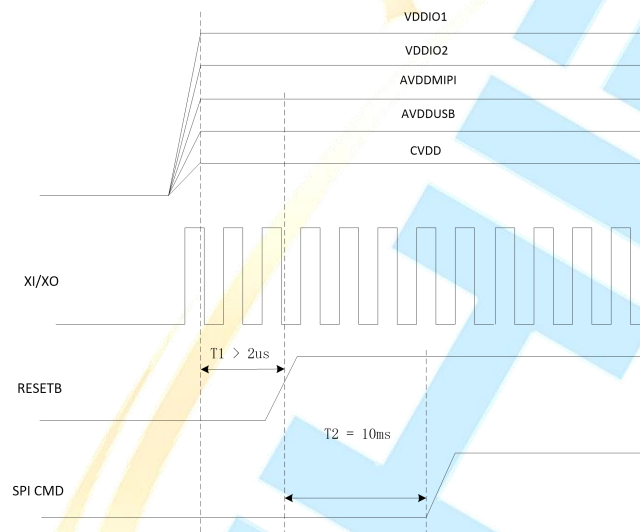


图 3 上电时序

3.2 复位

3.2.1 硬件复位

芯片的硬件复位由外部复位引脚 RESETB 输入。芯片内部会对复位信号进行同步，防抖动和去毛刺处理。需要通过外部复位元器件完成 POR(Power-On-Reset)和 LVR(Low-Voltage-Reset)功能。

3.2.2 软件复位

CPU 可直接读写 RST 寄存器复位内部模块，也可通过调试接口访问 RST 寄存器。寄存器不同 bit 对应不同的逻辑模块，复位信号用于复位模块内部所有配置寄存器和数字逻辑。详细信息请参考寄存器表。

3.2.3 看门狗复位

芯片内置看门狗，监督 CPU 工作状态，可通过软件配置开启和关闭。看门狗开启并触发时 CPU 会进行全芯片复位。

4 功能描述

4.1 PLL

产生高频时钟信号，提给内部逻辑使用。

4.2 MIPI RX

芯片使用一组 2 lane 的 MIPI 接口用于接收 sensor 的图像数据。每个 MIPI 数据 lane 通路支持最大数据速率达到 1Gbps，MIPI 接口能够支持 RAW8/RAW10 以及 YUV422 格式的数据。

功能特性如下：

- 支持视频数据控制短包，例如帧开始、帧结束、行开始、行结束等
- 同时支持 ECC 和 CRC 校验
- 支持长包和短包包头自动检测
- 支持包头 1-bit 错误自动纠正
- 支持最高 2 个虚拟通道，虚拟通道之间相互独立
- 支持每帧自动对 FIFO 和状态机复位
- 支持两个数据通道相互交换功能

4.3 图像处理模块

4.3.1 图像尺寸控制

图像处理模块可以对输入输出图像进行尺寸控制，包括裁剪、缩小功能。裁剪模块可以对图像的起始点进行校正，可以由寄存器配置新产生图像的起始点以及图像的长和宽。图像缩小模块可以对图像进行缩小操作，输出图像的大小由寄存器配置。图像缩小模块支持任意比例图像的缩小，最大可支持缩小到原图的 1/32 大小，最大支持输入图像的水平方向像素点为 2592。

4.3.2 光学电学校正

坏点校正（Defect Pixel Correction, DPC）会根据邻近的上下左右的像素点值，判断当前像素点是否为坏点，并根据邻近像素点的值替代该坏点。

去光圈效应（Lens Shading Correction）模块根据每个像素点在像素阵列中所处的位置，计算出补偿增益值，以消除光圈效应，使处理后的图像有均匀的亮度值。

4.3.3 Demosaic处理

将输入的 RAW Bayer 图像数据转换成 RGB 域的数据。在 RAW 域中，每个像素点只包含 RGB 分量中的一个，模块使用相邻像素点的颜色分量信息，计算得到每个像素点的完全 RGB 分量，同时该模块还有对图像边缘加强的效果。

4.3.4 统计和自动控制

该模块可以对 RAW 或者 YUV 域的亮度进行统计、计算平均值、将平均值交给自动曝光与增益控制模块。亮度平均模块可以选择统计窗口的位置，并可灵活配置窗口内各区域块的权值。

自动曝光（Auto Exposure）与增益控制（Auto Gain Control）模块通过统计分析摄像头输出图像的亮度，自动调整曝光时间和增益，确保图像亮度保持在合理区间之内。

自动白平衡（Automatic White Balance, AWB）模块能够自动判断图像的色温环境，计算出图像的白平衡增益，消除光源色温的影响，使白色的物体呈现真实的白色。芯片自动白平衡算法采用可独立配置的八个色温窗口，可高度拟合日光、白炽灯和荧光灯等常见的光源环境。用户也可切换到手动模式，手动输入白平衡增益值。

4.3.5 Gamma曲线调整

芯片包含两个 Gamma 校正模块，一种作用于 RAW 域，另一种作用于 RGB 域，方便客户灵活选择。Gamma 校正模块用于补偿人眼视觉系统的非线性特性，采用 64 段分段线性拟合人眼视觉系统的非线性曲线。

4.3.6 图像增强

芯片中图像增强包括锐度增强、特殊数字效果和颜色校正部分。锐度增强通过多色域提取图像边缘信息，对边缘进行锐度增强。特殊数字效果（Special Digital Effect, SDE）的功能包括色度/饱和度调整，亮度调整，对比度调整。颜色校正通过色彩矩阵(Color Matrix) 修正摄像头与人眼之间的色彩空间差异，还原出人眼感受的真实图像色彩。同时模块还能根据环境色温智能调节矩阵参数以匹配真实的色彩空间。

4.3.7 图像去噪

摄像头本身存在噪声，尤其在低照度(光源不足)下非常严重。芯片内部包含空域去噪模块(2DNR)和时域去噪模块(3DNR)，去噪效果根据客户需求可调。针对不同 sensor 空域噪声特性，分别在 Bayer 域及 YUV 域针对亮度噪声和色度噪声做相应的去噪处理，具有在抑制噪声幅度的同时很好地保留边缘和纹理的优点。

4.4 M-JPEG

芯片内嵌 M-JPEG 图像编码器，支持基本 JPEG YUV422 格式，采用固定量化矩阵，使用可变化量化因子，以及固定 Huffman 编码矩阵。支持 2M 最大图像分辨率。

4.5 USB Transceiver

USB Transceiver 支持 USB 2.0 协议，支持 High-Speed 和 Full-Speed 模式自动检测切换。支持 Suspend 模式，以节省功耗。

支持 UAC 1.0(USB Audio Class 1.0)第一类音频数据格式(FORMAT_TYPE_I) PCM 格式，支持采样频率 32K、44.1K、48K、96K 和分辨率 16bit、24bit 的音频格式。

表 4 可支持的音频格式

位宽(bit) 采用率(Hz)	16	24	32
32K	Yes	Yes	Yes
44.1K	Yes	Yes	Yes
48K	Yes	Yes	Yes
96K	Yes	Yes	Yes

支持 UVC 1.0(USB Video Class 1.0)Uncompressed YUV422 格式、 MJPEG 格式。支持 RAW 格式。支持静止图像格式输出，抓取采用 Method 2。

表 5 视频输出最大帧率

Max Frame Rate	VGA (640x480)	720P (1280x720)	1080P (1920x1080)	5M (2592x1944)
RAW	30fps	10fps	5fps	5fps
YUV422	30fps	10fps	5fps	5fps
MJPEG	200fps	60fps	30fps	30fps

4.6 通用接口模块

4.6.1 I2C

芯片包含一组 I2C Master 接口用于与 sensor 进行通讯。两条 I2C 的信号线 SCK 与 SDA 都必须分别通过 2.2K~10K Ω 的上拉电阻与 VDDIO1 相连通，I2C 总线在闲时电平保持和 VDDIO1 电压一致。支持 Standard/Fast 模式，最高速率 400kbps。ISP 的 I2C master 接口能够访问 8 位寄存器地址 8 位寄存器数据，16 位寄存器地址 16 位寄存器数据以及 16 位寄存器地址 8 位寄存器数据的 I2C slave 设备。

4.6.2 UART

芯片包含一组 UART Master 接口用作 debug。该 UART 支持如下功能：兼容 UART 16500；支持一位偶校验和一位停止位；默认波特率 115200bps，支持波特率可配。

4.6.3 I2S RX

芯片包含一组 I2S RX 接口用于接收 Audio ADC 或 Codec 的 PCM 音频数据。支持 Master/Slave 两种模式，Master 模式下 I2S_SCK 作为输出，产生同步时钟信号；Slave 模式下 I2S_SCK 作为输入，接收由外部提供的同步时钟信号。

4.6.4 DMIC

芯片包含一组 DMIC 音频处理模块，可以将 DMIC 输出的 PDM 格式数据转换成 PCM 格式数据。

4.6.5 SPI

芯片 SPI 接口支持与标准 Nor-Flash 芯片进行通讯，支持标准 SPI 协议模式 0，并且大小端可配。SPI 时序参数如下：

表 6 SPI 时序参数

Symbol	Descriptions	Min	Typ	Max	Unit
Tclkh	Serial Clock High Time				ns
Tclkl	Serial Clock Low Time				ns
Tcsst	CS# Active Setup Time	0.5T		1T	SCK cycle
Tcshd	CS# Active Hold Time	0.5T		1T	SCK cycle
Tcsh	CS# High Time	0.5T			SCK cycle
Tckdd	Data Output Delay from Serial Clock			0.25T	SCK cycle
Tdos	Data Output Setup Time	0.25T			SCK cycle
Tdoh	Data Output Hold Time	0.5T			SCK cycle
Tdis	Data Input Setup Time	0.25T			SCK cycle
Tdos	Data Input Hold Time	0.5T			SCK cycle

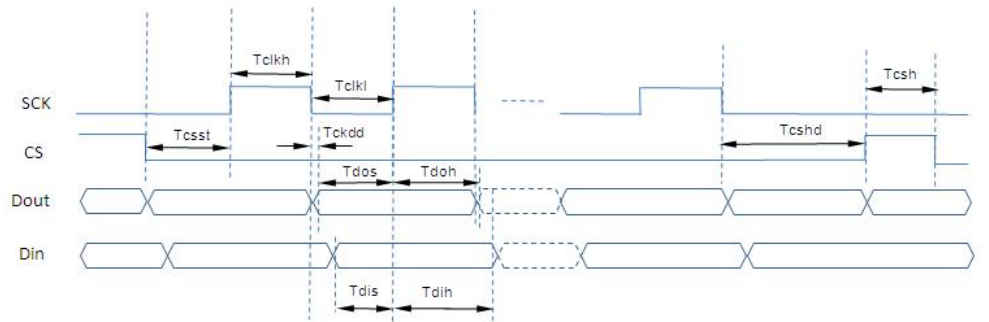


图 4 SPI 时序图

4.7 通用处理器模块

芯片内部集成一个微处理器，能够实时完成高性能图像处理算法程序。内部集成 ROM 外部无需再接程序存储芯片，另有 RAM 用于程序运行，此 RAM 可用于给程序增加 patch 以适应不同类型的摄像头。程序与图像处理模块协同完成图像处理的各种算法。此外，微处理器还负责将计算的自动曝光与增益控制等参数通过 I2C 接口实时配置给前端摄像头。

5 封装

XC8023 采用 QFN46 封装形式，封装尺寸为 6.5mm x 4.5mm，PAD pitch 0.4mm，详细封装样式及尺寸见下图。

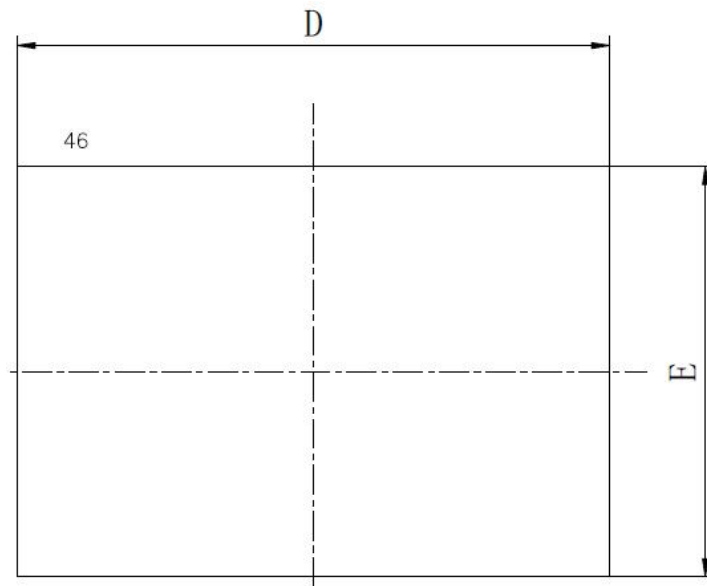


图 5 封装顶视图

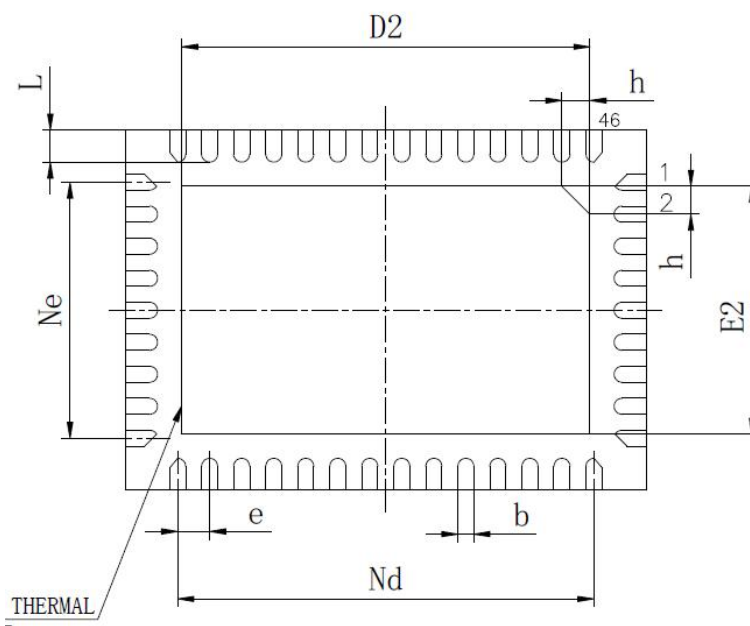


图 6 封装底视图

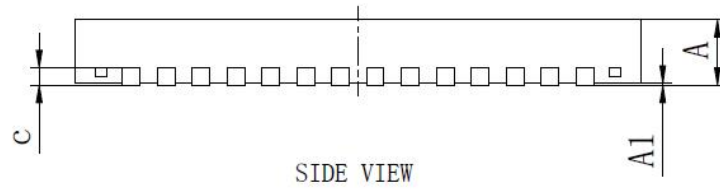


图 7 封装侧视图

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	—	0.02	0.05
b	0.15	0.20	0.25
c	0.18	0.20	0.25
D	6.40	6.50	6.60
D2	5.00	5.10	5.20
e	0.40BSC		
Ne	3.20BSC		
Nd	5.20BSC		
E	4.40	4.50	4.60
E2	3.00	3.10	3.20
L	0.35	0.40	0.45
h	0.30	0.35	0.40
L/F载体尺寸 (Mil)	213*134		

图 8 封装尺寸

6 订购信息

产品型号	工作温度范围	封装形式	RoHS	发货形式
XC8023	-20℃~70℃	QFN46, 6.5mmx4.5mm	是	Tray 盘包装

7 版本

版本号	日期	描述
V1.0	2023/12/07	Draft 版本
V1.1	2024/11/08	更新性能指标参数
V1.2	2025/03/14	更新电源指标
V1.3	2025/03/17	更新性能指标参数