

AOM64871

6V/6A 双路低阻抗负载开关

1. 功能特点

- 集成双通道负载开关输入电压范围：
0.8V至5.5V偏置输入支持：2.5V至5.5V
- 每通道超低Ron电阻19mΩ
- 每通道6A连续开关电流
- 低静态电流
32μA（两个通道）
26μA（单通道）
- 双独立控制输入可调摆率控制
- 快速输出放电晶体管
- 过温保护
- 带散热垫紧凑型封装：DFN2×3-14L
- 温度范围：-40℃ to 85℃

2. 应用

- 笔记本
- 平板电脑
- 便携电子产品
- 工业系统电信系统

3. 器件信息

表 1

| | | |
|------|---------------|-------|
| 型号 | AOM64871 | |
| 温度范围 | -40℃ to 85℃ | |
| 封装 | DFN2×3-14L | |
| 尺寸 | 2.00×3.00mm | |
| 热阻 | θ_{JA} | 68℃/W |
| | θ_{JC} | 45℃/W |

4. 芯片概述

AOM64871 是双 N 沟道 MOSFET 负载开关，适用于低压高侧负载切换应用。

该芯片具有 19mΩ 的典型 RDS(ON) 和每路输出电流 6A 限制。每个通道由一个独立开/关输入（EN1、EN2）独立控制，该输入适用于低压 I/O 端口直接接口。

在 AOM64871 内部集成了一个 200Ω 电阻放电通路，以便在开关关闭时快速对输出放电。此外，可以通过在 CTx 引脚上使用陶瓷电容器来调整受控上升时间，以防止启动时的冲击电流。AOM64871 采用 14 引脚 DFN 封装。

5. 典型应用框图

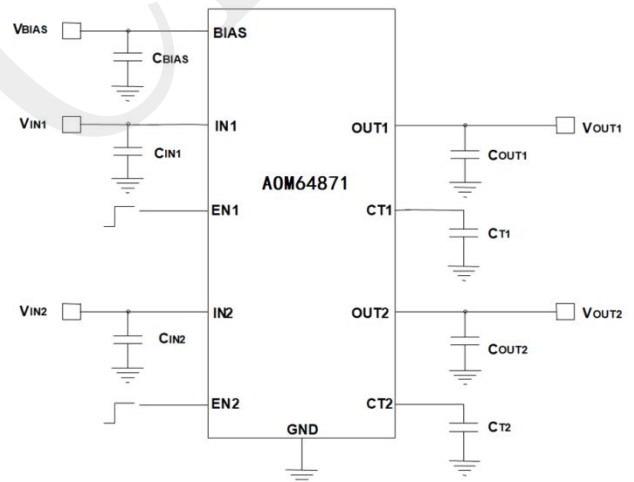


图 1.AOM64871 典型应用框图

6. 基本框图

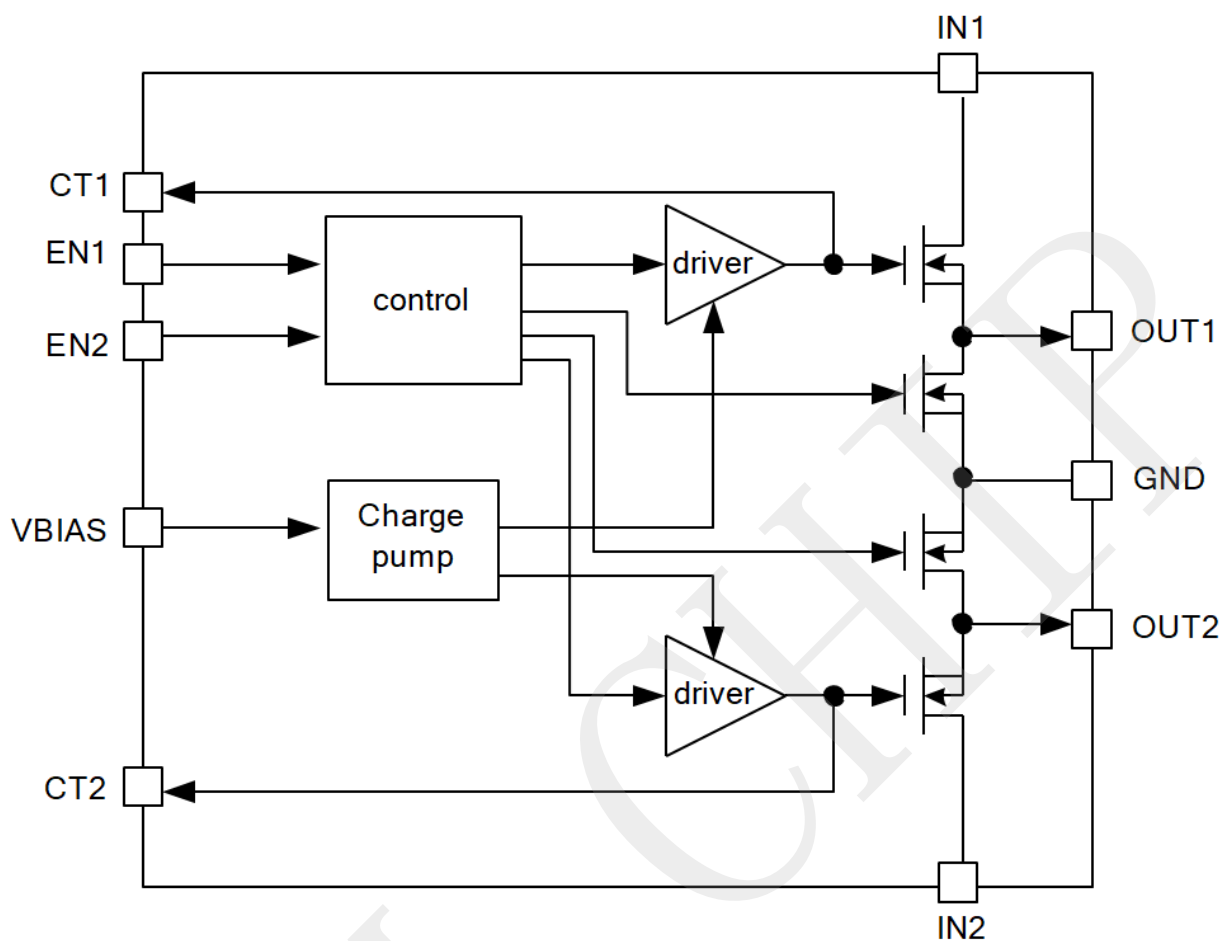


图 2.AOM64871 基本框图

7. 引脚和功能描述

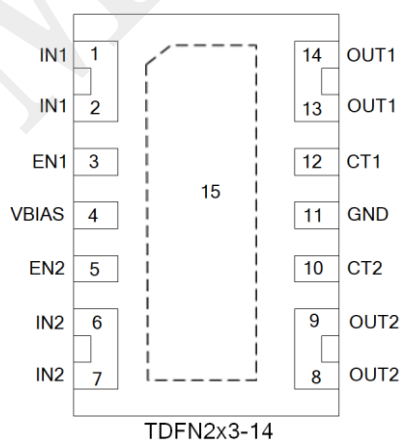


图 3.AOM64871 脚位图

7.1 引脚定义

表 2

| 脚位 | 名称 | 端口 | 类型 | 描述 |
|----|-------------|----|----|------------|
| 1 | IN1 | I | 电源 | 1 通道开关输入 |
| 2 | IN1 | I | 电源 | 1 通道开关输入 |
| 3 | EN1 | I | 电源 | 1 通道开关输入控制 |
| 4 | VBIAS | I | 电源 | 输入偏置 |
| 5 | EN2 | I | 电源 | 2 通道开关输入控制 |
| 6 | IN2 | I | 电源 | 2 通道开关输入 |
| 7 | IN2 | I | 电源 | 2 通道开关输入 |
| 8 | OUT2 | O | 电源 | 2 通道开关输出 |
| 9 | OUT2 | O | 电源 | 2 通道开关输出 |
| 10 | CT2 | I | 电源 | 2 通道斜坡电容输入 |
| 11 | GND | P | 电源 | 参考地 |
| 12 | CT1 | I | 电源 | 1 通道斜坡电容输入 |
| 13 | OUT1 | O | 电源 | 1 通道开关输出 |
| 14 | OUT1 | O | 数字 | 1 通道开关输出 |
| 15 | Thermal Pad | O | 电源 | 热焊盘, 接地 |

8. 绝对最大耐压值

| | |
|-------------------------------------|-----------------|
| VIN1, VIN2 到 GND | -0.3V to +6V |
| EN1, EN2 到 GND | -0.3V to +6V |
| VOUT1, VOUT2 到 GND | -0.3V to +6V |
| CT1, CT2 到 GND | -0.3V to +12V |
| VBIAS 到 GND | -0.3V to +6V |
| 连续输出最大电流 (IMAX) | 6A |
| 脉冲输出最大电流 (IMAX: 脉冲 < 300us, 1% 占空比) | 8A |
| 连续输出最大耗散功率 (Pdiss) | 1.9W |
| 最大工作结温 | 150°C |
| 存储温度范围 | -55°C to +150°C |

NOTE: 超出“绝对最大额定值”下工作可能对芯片造成永久性损坏。超出了数据手册中所指明的工作范围, 长时间暴露在绝对最大额定值条件下可能影响芯片可靠性。

8.1 推荐工作范围

| | |
|--------------------|-----------------|
| VIN1, VIN2 到 GND | -0.3V to +5.5V |
| EN1, EN2 到 GND | -0.3V to +5.5V |
| VOUT1, VOUT2 到 GND | -0.3V to +5.5V |
| CT1, CT2 到 GND | -0.3V to +10.8V |
| VBIAS 到 GND | -0.3V to +5.5V |
| 工作温度范围 | -40°C to 85°C |

9. 基本电学参数

除非特别说明: $V_{IN1} = 0.8V$ to $5.5V$, $V_{IN2} = 0.8V$ to $5.5V$, $V_{BIAS} = 5V$, $T_A = -40^{\circ}C$ to $85^{\circ}C$

表 3

| 参数 | 测试条件 | 测量 | 限值 | | | 单位 |
|-------------|--|------------------------|-----|-----|-------|----|
| | | | 最小 | 典型 | 最大 | |
| 基本参数 | | | | | | |
| 输入范围 | | VIN | 0.8 | - | VBIAS | V |
| | | VBIAS | 2.5 | - | 5.5 | |
| BIAS电流 | IOUT1 = IOUT2 = 0, VIN1 = VIN2 = 5V EN1 = EN2 = VBIAS = 5V | I _{bias} | - | 32 | 55 | μA |
| | IOUT1 = IOUT2 = 0, VIN1 = VIN2 = 5V EN1 = VBIAS = 5V, EN2 = 0V | | - | 26 | 45 | |
| | IOUT1 = IOUT2 = 0, VIN1 = VIN2 = 2.5V EN1 = EN2 = VBIAS = 2.5V | | - | 32 | 55 | |
| | IOUT1 = IOUT2 = 0, VIN1 = VIN2 =2.5V EN1 = VBIAS = 2.5V, EN2 = 0V | | - | 26 | 45 | |
| BIAS关机电流 | ENx = GND, VOUTx = 0V | I _{bias shdn} | - | - | 1 | μA |
| 关断状态电源电流 | ENx = GND, VOUTx = 0V, VINx= 0.8 to 5V | I _{IN-OFF} | - | - | 1 | μA |
| 功率管 | | | | | | |
| 导通阻抗 | Enx = VBIAS, IOUTx = -200mA VBIAS = 5V, | R _{DS(on)} | - | 19 | 25 | mΩ |
| 放电 FET导通电阻 | VINx = 5.0V,ENx = 0V, IOUTx = 1mA | R _{DIS} | - | 200 | 300 | Ω |
| 热保护 | | | | | | |
| 热保护阈值 | 非测试 | | - | 150 | - | ℃ |
| 热保护迟滞 | 非测试 | | - | 20 | - | ℃ |
| EN逻辑电平 | | | | | | |
| EN逻辑开启电平门限 | EN开启 | V _{EN-H} | 1.2 | | 5.5 | V |
| EN 逻辑关断电平门限 | EN关断 | V _{EN-L} | - | - | 0.5 | V |
| EN漏电流 | EN=5.5V | EN | - | - | 1 | μA |

10. 参数测试信息

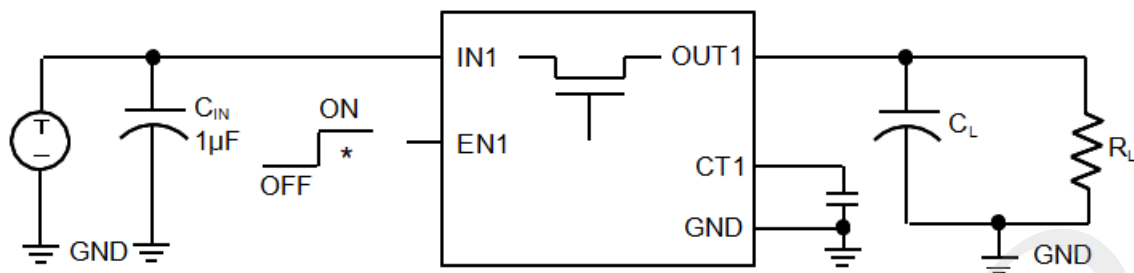
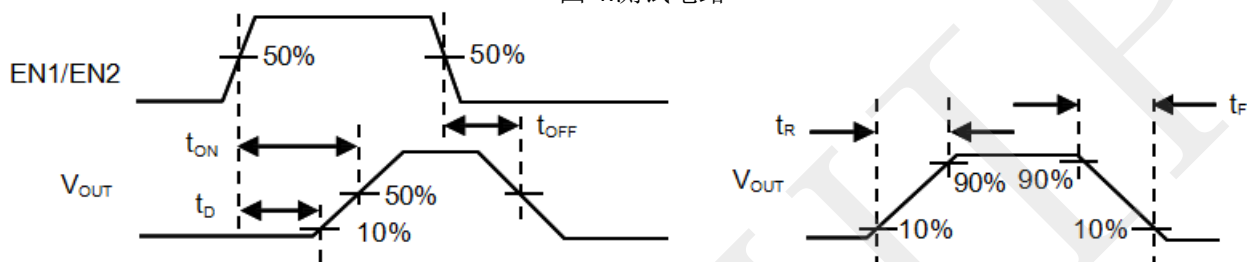


图 4.测试电路

图 5.测试 t_{ON}/t_{OFF} 波形

通过 CT 引脚耦合电容到地，可配置每个通道的输出上升斜率。为确保所需性能，推荐 CT 引脚上应使用最小额定电压为 25V 的电容。

上升时间可以通过将输入电压乘以上升斜率来计算。下表包含在典型应用上测量的上升时间值。以下所示的上升时间仅适用于 VIN 和 VBIAS 已经处于稳定状态且 EN 引脚为高的上电顺序。

表 4

| CTx(pF) | 上升时间(μs) 10% - 90%, $C_L=0.1\mu F$, $C_{IN}=1\mu F$, $R_L=10\Omega$ 典型值在 25°C, $V_{BIAS}=5V$ | | | | | | |
|---------|---|-------|------|------|------|-------|------|
| | 5V | 3.3V | 1.8V | 1.5V | 1.2V | 1.05V | 0.8V |
| 0 | 145 | 120 | 78 | 70 | 62 | 56 | 46 |
| 220 | 426 | 290 | 191 | 170 | 142 | 138 | 115 |
| 470 | 820 | 556 | 328 | 298 | 246 | 220 | 177 |
| 1000 | 1550 | 1048 | 590 | 496 | 422 | 398 | 328 |
| 2200 | 2950 | 1859 | 1037 | 890 | 726 | 630 | 526 |
| 4700 | 6995 | 4640 | 2440 | 2200 | 1760 | 1490 | 1220 |
| 10000 | 16040 | 10450 | 5860 | 4760 | 3980 | 3510 | 2730 |

11. 特性曲线

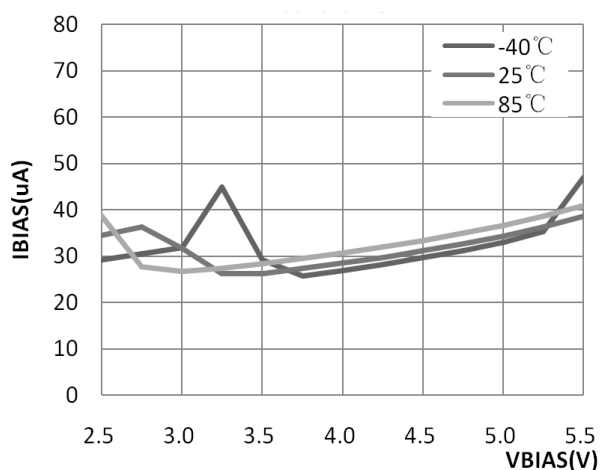


图 6.静态电流（双通道）

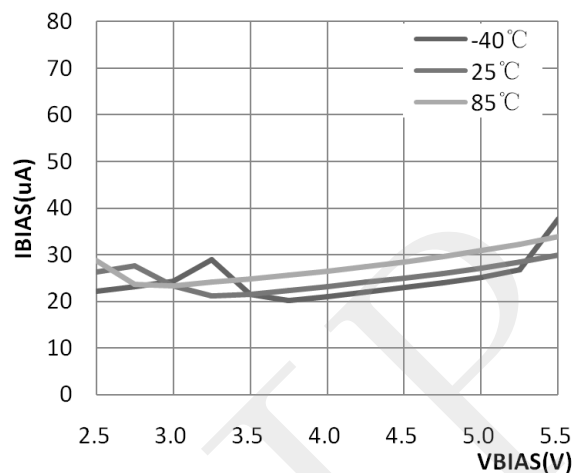


图 7.静态电流（单通道）

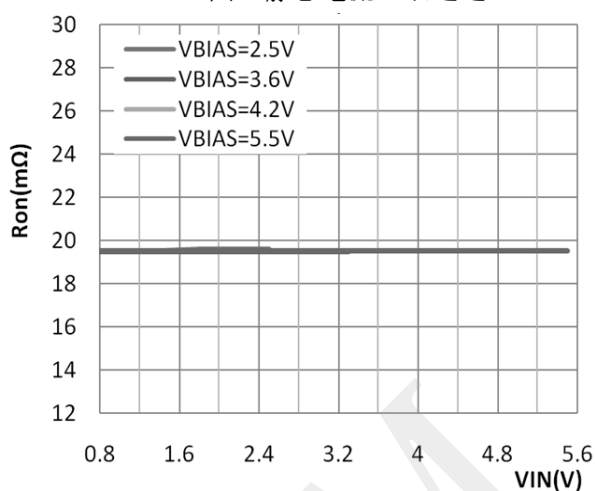


图8.Rds (on) VS VIN (TA=25°C, VIN≤VBIAS)

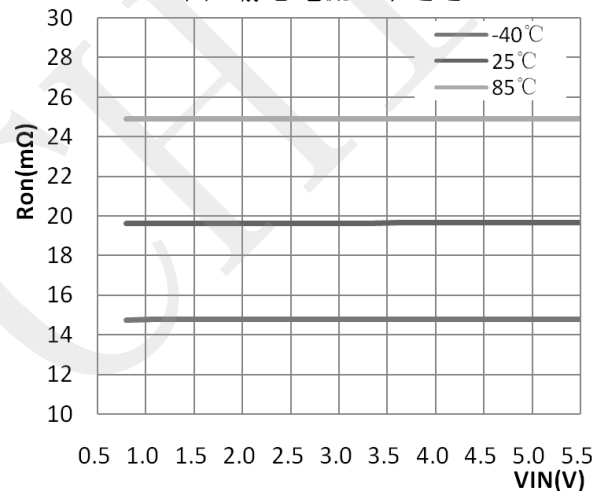


图9.Rds (on) VS VIN (VBIAS=5.5V)

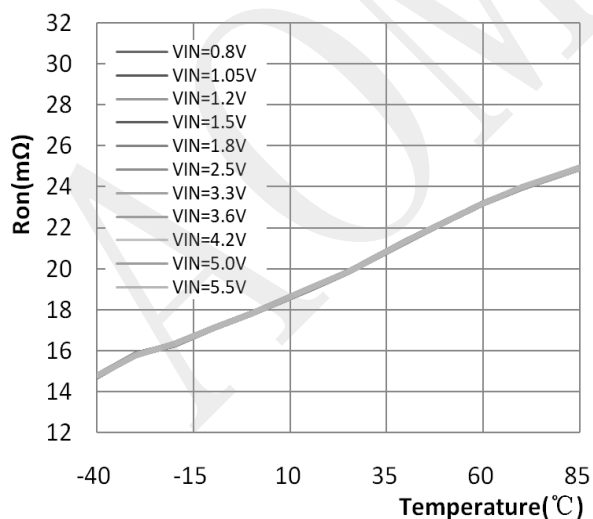


图 10.Rds (on) 随温度变化

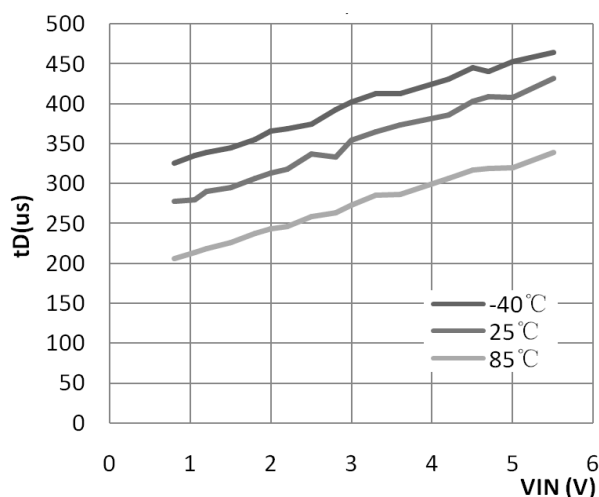


图 11.tD VS VIN (VBIAS=5.5V, CT=1nF)

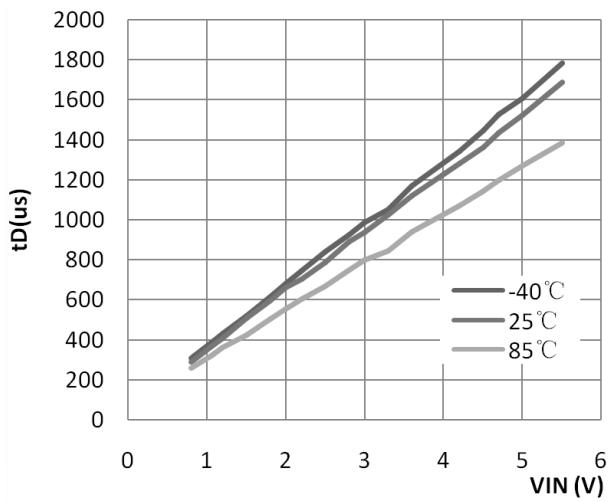


图 12. t_R VS V_{IN} ($V_{BIAS}=5.5V$, $C_T=1nF$)

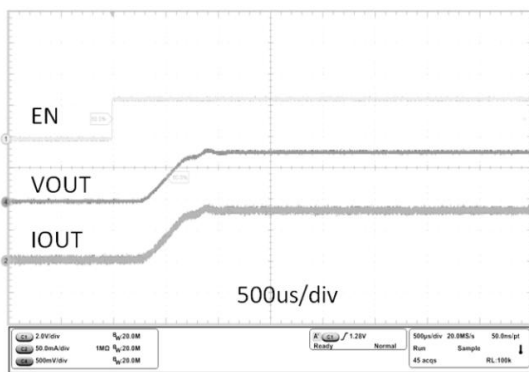


图 13. EN on; $V_{IN}=0.8V$, $V_{BIAS}=5V$, $C_T=1nF$, $R_L=10\Omega$

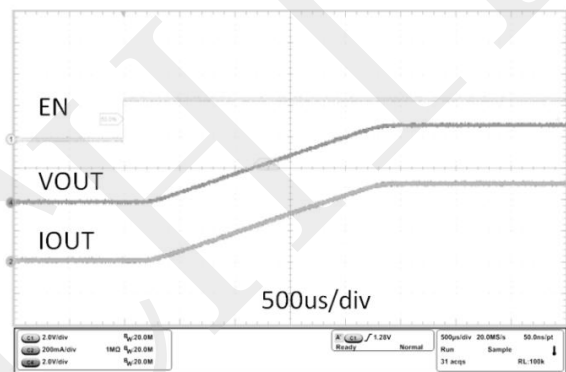


图 14. EN on; $V_{IN}=5V$, $V_{BIAS}=5V$, $C_T=1nF$, $R_L=10\Omega$

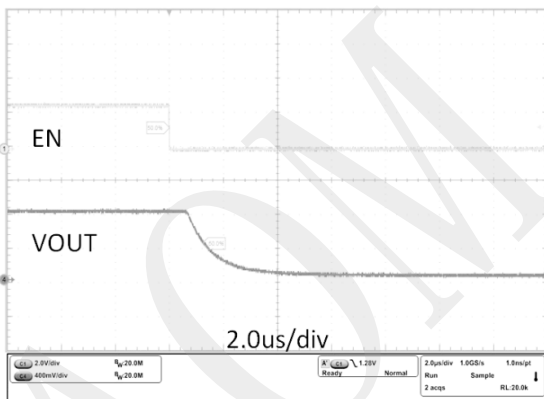


图 15. EN off; $V_{IN}=0.8V$, $V_{BIAS}=5V$, $C_T=1nF$, $R_L=10\Omega$

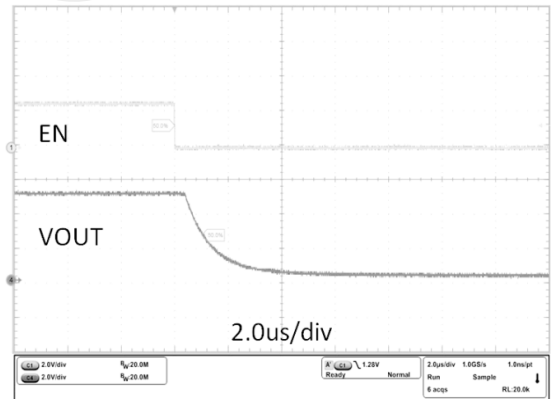


图 16. EN off ; $V_{IN}=5V$, $V_{BIAS}=5V$, $C_T=1nF$, $R_L=10\Omega$

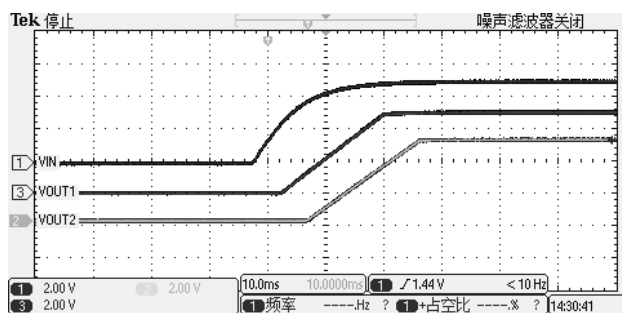


图 17.EN on; VIN=5V,EN2=Vout1,VBIAS=5V, CT=10nF

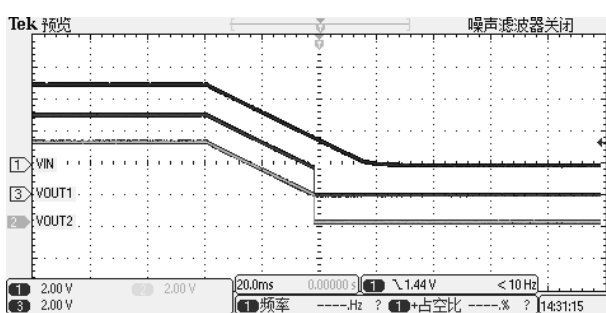


图 18.EN off; VIN=5V,VBIAS=5V, EN2=Vout1,CT=10nF

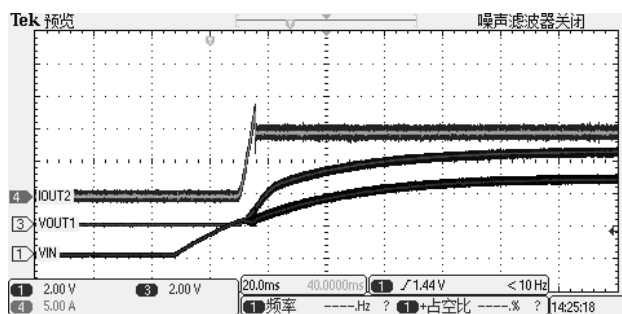


图 19.VIN on 并行带载启动; VIN=5V,VBIAS=5V, CT=10nF

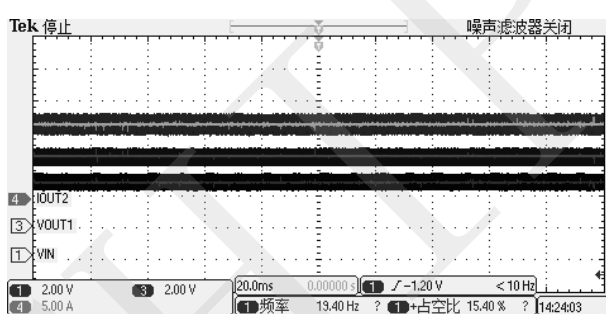


图 20.并行带载; VIN=5V,VBIAS=5V, EN2=Vout1,CT=10nF

12. 功能描述

12.1 输入电容

为了减小干扰,需要将X7R或者更高等级的瓷片电容放在IN和GND之间,并且尽量减小电容和IN,GND构成的回路面积,电容的总容量最好大于1 μ F。

较高的输入电容值可用于进一步降低大电流输入期间的压降。在切换重负载时,建议输入电容比输出电容高10倍以上容值,以避免输入输出电压降过大。

12.2 输出电容

由于AOM64871负载开关芯片中N沟道MOSFET集成了体二极管,强烈建议CIN大于CL。否则,当VIN端系统电源断开时,CL大于CIN会导致VOUT超过VIN,这可能会导致电流从VOUT通过二极管流入VIN。因此,建议CIN与CL之比为10:1,以最大限度地减少启动期间浪涌电流引起的VIN下降,但是芯片的正常功能不需要10:1的输入输出电容比,如果输入输出电容小于10:1(如1:1)的比值可能会因浪涌电流而导致切换时VIN电压跌落较大,可以通过增加CT引脚上的电容以延长上升时间来解决。

13. 应用信息

13.1 并行配置

为了增加电流能力并降低 R_{ON} ，两个通道可以并联放置，如图 21 所示。通过这种配置，CT1 和 CT2 引脚可以连接在一起使用一个电容器 CT。

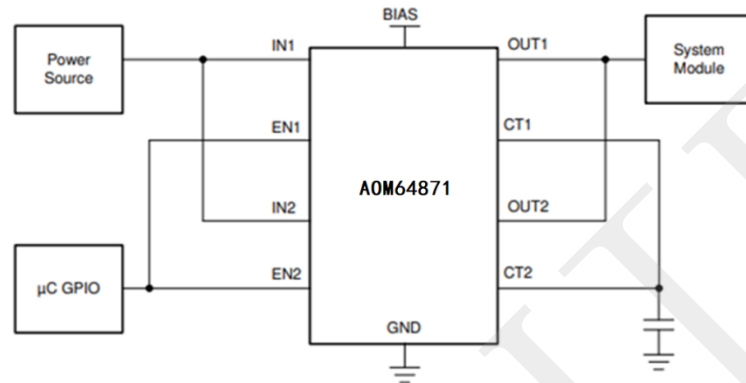


图 21. 并行配置

13.2 待机功耗降低

电池供电的终端设备通常具有严格的功率预算，因此需要降低电流消耗。AOM64871 通过在待机状态下禁用子系统的电源电压，显著降低系统电流消耗。或者，AOM64871 可以减少待机模式下模块的漏电流，如图 22 所示。请注意，任一通道以及双通道操作都可以降低待机功耗。

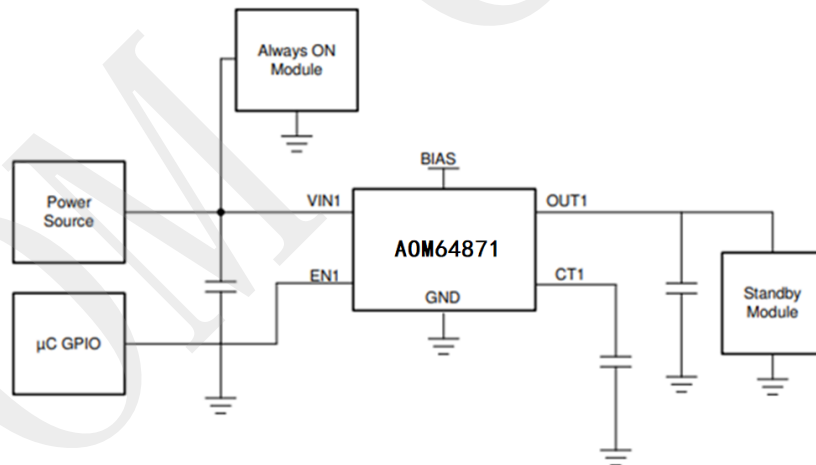


图 22. 待机功耗降低

13.3 无 GPIO 输入的电序排序

多个子系统的顺序启动通常很麻烦并且增加了多个终端设备的复杂性。AOM64871 提供了一种电源排序解决方案，可降低整体系统复杂性，如图 23 所示。

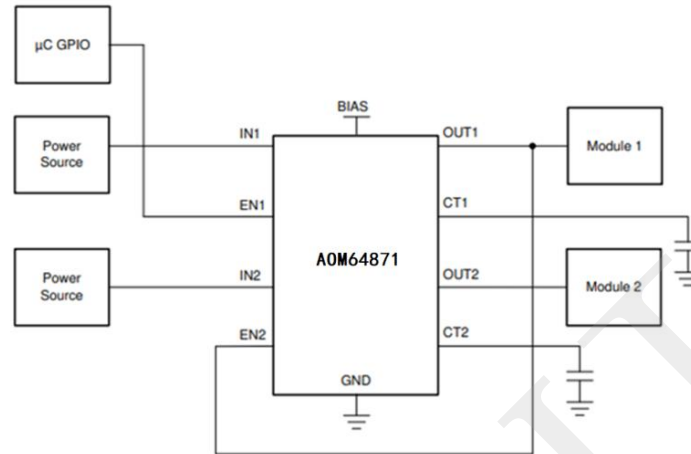


图 23.无 GPIO 输入的电序排序

13.4 反向电流阻断

在特定应用中，通常需要反向电流阻断，因为当器件被禁用时，它可以防止电流从负载开关的输出流向输入。通过图 24 所示的配置，AOM64871 可转换为具有反向电流阻断功能的单通道开关。VIN1 或 VIN2 可用作输入，VIN2 或 VIN1 可用作输出。

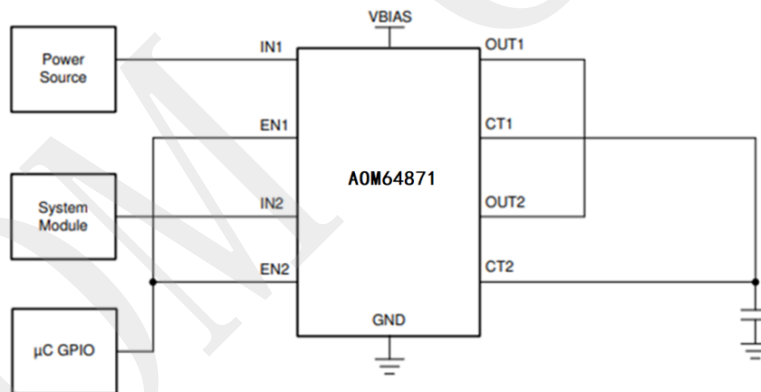


图 24.反向电流阻断

13.5 典型应用推荐电路

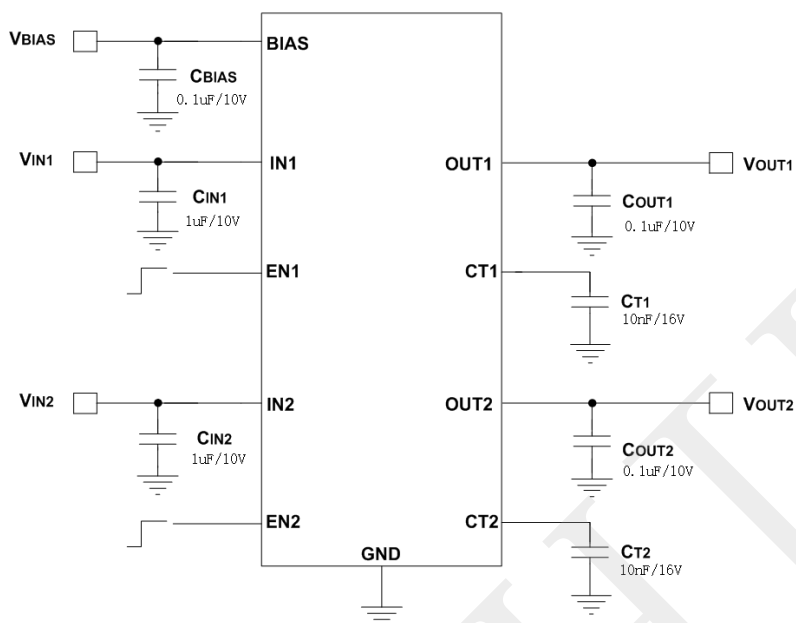


图 25. AOM64871 典型应用推荐电路

14. 应用指南

推荐 PCB 布局

为了获得最佳性能，所有走线应尽可能短。为了最有效，输入和输出电容器应放置在端口附近，以尽量减少寄生电感对正常工作的影响。在 VIN，VOUT 和 GND 使用宽走线去最大限度地帮助减少寄生电学效应，同时最大限度地减少热阻抗。

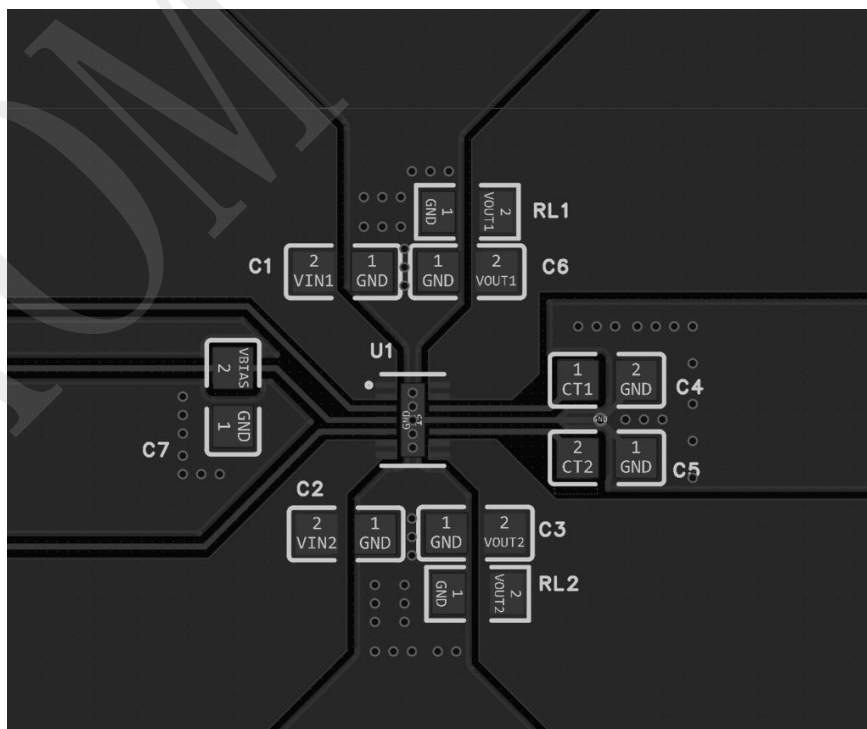


图 26. PCB 布局

15. 封装形式

封装形式 DFN2×3-14L

单位 (mm)

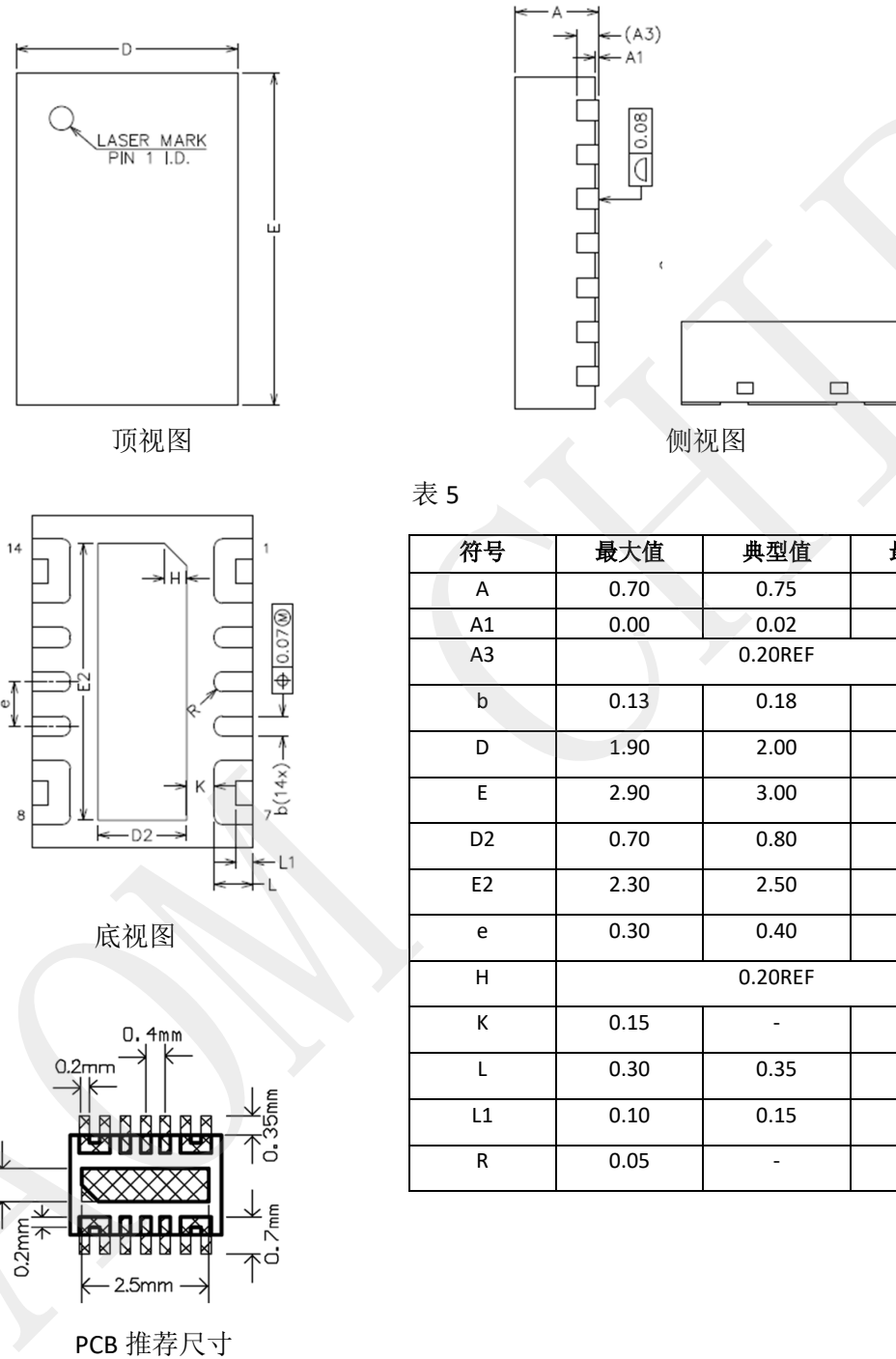


表 5

| 符号 | 最大值 | 典型值 | 最小值 |
|----|---------|------|------|
| A | 0.70 | 0.75 | 0.80 |
| A1 | 0.00 | 0.02 | 0.05 |
| A3 | 0.20REF | | |
| b | 0.13 | 0.18 | 0.23 |
| D | 1.90 | 2.00 | 2.10 |
| E | 2.90 | 3.00 | 3.10 |
| D2 | 0.70 | 0.80 | 0.90 |
| E2 | 2.30 | 2.50 | 2.60 |
| e | 0.30 | 0.40 | 0.50 |
| H | 0.20REF | | |
| K | 0.15 | - | - |
| L | 0.30 | 0.35 | 0.40 |
| L1 | 0.10 | 0.15 | 0.20 |
| R | 0.05 | - | - |

图 27.AOM64871 封装图

重要提示

未经成都声光微科技有限公司允许，任何单位和个人不得以任何方式和任何形式对其规格/数据表转载。

成都声光微科技有限公司及其子公司有权更改其公司产品说明书和/或产品，或停止任何产品或服务，恕不另行通知，并告知客户以获取有关信息的最新版本的验证，在下订单前，该产品说明书作为当前最新最完整解释依据。所有产品均以订单确认时提供的销售条件为准，包括有关保修、专利侵权和责任限制的条款。

成都声光微科技有限公司保证其产品性能规格适用在按照本公司标准保修时间范围内，本公司的测试和质量控制提供这项保证支持。非产品说明书定义的每个器件所有参数测试不全部执行测试，除了官方要求授权。

客户须知，成都声光微科技有限公司的产品不得被设计、制造用于掺入生命支持或其他危险的活动或环境中，对其产品的失败可能导致死亡，人身伤害的任何系统或产品，或财产或环境损害（“高风险应用”）中。成都声光微科技有限公司特此声明，本公司没有责任对客户或任何第三方，将本公司产品用于涉及任何高风险活动的产品使用中。

成都声光微科技有限公司

COPYRIGHT © 2016-2025, AOM technology limited