

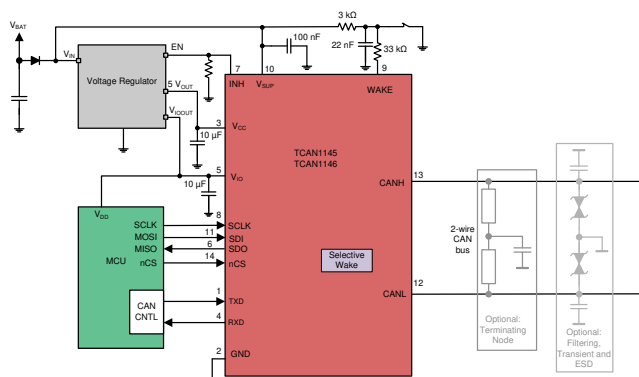
具有局部联网功能的 TCAN114x-Q1 增强型 CAN FD 收发器

1 特性

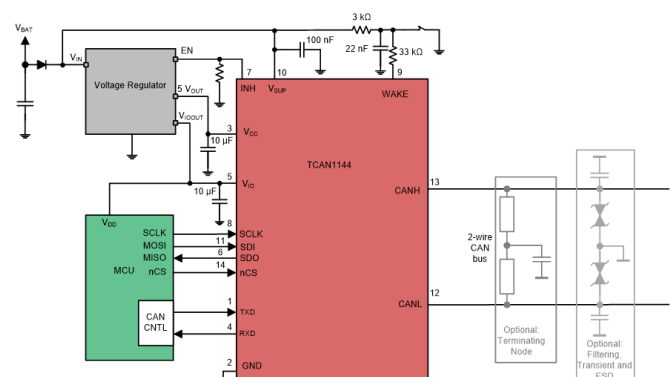
- AEC-Q100 (等级 1) : 符合汽车应用要求
- 符合 ISO 11898-2:2016 的要求
- TCAN1145-Q1 和 TCAN1146-Q1 在发送/接收无差错经典 CAN 或 CAN FD 数据的同时支持选择性唤醒/局部联网功能。
- CAN FD 通信速率高达 5 Mbps
- 功能安全质量管理型 (TCAN1144-Q1 和 TCAN1146-Q1)
 - 有助于进行功能安全系统设计的文档
- 提供功能安全 (TCAN1145-Q1)
 - 有助于进行功能安全系统设计的文档
- TCAN114x-Q1 支持 1.8V 至 5V 的处理器 IO 标称电压
- 宽工作电压范围：
 - $\pm 58V$ 总线故障保护
 - $\pm 12V$ 共模
- TCAN1144-Q1 和 TCAN1146-Q1 支持：
 - 看门狗：超时、窗口和 Q&A
 - 总线故障诊断和报告
 - 可编程 INH/LIMP 引脚
- 14 引脚 SOIC、VSON 和 SOT23 封装
 - 采用 VSON 封装，提高了自动光学检测 (AOI) 能力

2 应用

- 车身电子装置和照明
- 汽车信息娱乐系统和仪表组
- 混合动力、电动和动力总成系统
- 工业运输



简化版原理图



简化版原理图

3 说明

TCAN114x-Q1 是一系列支持高达 5 Mbps 数据速率的增强型高速 CAN FD 收发器。这些器件使用串行外设接口 (SPI) 进行配置，支持使用全部功能。通过向 V_{IO} 引脚施加适当的电压，TCAN114x-Q1 可支持 1.8V 至 5V 的处理器 IO 标称电压，从而允许使用低功耗处理器。

TCAN1145-Q1 和 TCAN1146-Q1 收发器支持选择性唤醒功能（能够根据 WUF 标识进行唤醒）。此功能可让系统实现局部联网，并在活动状态下以更少的节点数运行，而其余节点处于低功耗睡眠模式。收发器和选择性唤醒功能符合 ISO 11898-2:2016 标准的规范。

TCAN1144-Q1 和 TCAN1146-Q1 是支持看门狗和高级总线诊断功能的全功能器件。为便于调试，可以使用高级总线故障诊断和通信功能来确定特定总线故障。

器件信息

器件型号	封装	封装尺寸 (标称值)
TCAN114x-Q1	SOIC (D) (14)	8.65mm x 3.9mm
	VSON (DMT) (14)	4.5mm x 3.0mm
	SOT23 (DYY) (14)	4.2mm x 2.0mm



内容

1 特性	1	10.2 功能方框图	21
2 应用	1	10.3 特性说明	25
3 说明	1	10.4 器件功能模式	27
4 修订历史记录	2	10.5 编程	67
5 说明 (续)	2	10.6 寄存器映射	67
6 器件比较表	3	11 应用信息免责声明	91
7 引脚配置和功能	4	11.1 应用信息	91
8 规格	5	11.2 典型应用	95
8.1 绝对最大额定值.....	5	12 电源相关建议	99
8.2 ESD 等级.....	5	13 布局	100
8.3 ESD 等级.....	5	13.1 布局布线指南.....	100
8.4 建议工作条件.....	6	13.2 布局示例.....	100
8.5 热性能信息.....	6	14 器件和文档支持	101
8.6 电源特性.....	6	14.1 文档支持.....	101
8.7 电气特性.....	7	14.2 接收文档更新通知.....	101
8.8 时序要求.....	9	14.3 支持资源.....	101
8.9 开关特性.....	10	14.4 商标.....	101
8.10 典型特性.....	12	14.5 Electrostatic Discharge Caution.....	102
9 参数测量信息	13	14.6 术语表.....	102
10 详细说明	21	15 机械、封装和可订购信息	102
10.1 概述.....	21		

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (November 2020) to Revision B (March 2022)	Page
• 更改了 特性 ：“高级总线故障诊断和报告”更改为：“总线故障诊断和报告”.....	1
• 通篇将英文的“wake up”（唤醒）更改为“wake-up”（唤醒）.....	1
• 将 SOT23 封装名称从 DDY 修正为 DYY。.....	1
• 将“绝对最大额定值”表中的 WAKE 绝对最小电压从 -0.3V 更改成 -18V。.....	5
• 将“CAN FD 位时序”中的 $t_{\text{Bit(Bus)5M}}$ 最大值从 210ns 更改为 205ns.....	10
• 更改了 WUF DLC 验证 (TCAN1145-Q1 和 TCAN1146-Q1) 部分.....	40

Changes from Revision * (October 2019) to Revision A (November 2020)	Page
• 对 预告信息 数据表进行了多处更改.....	1

5 说明 (续)

TCAN114x-Q1 是一个与寄存器兼容的增强型高速 CAN FD 收发器系列，使系统设计人员只需进行极少的软件更改而无需修改硬件，即可灵活实现所需的功能。TCAN1144-Q1 和 TCAN1146-Q1 抑制 (INH) 引脚可用于使能节点电源，或者配置为在看门狗发生错误时使用的跛行回家引脚。

6 器件比较表

器件型号	选择性唤醒	看门狗	总线故障诊断	支持跛行回家	SOIC	VSON	SOT
TCAN1144D-Q1		X	X	X	X		
TCAN1144DMT-Q1		X	X	X		X	
TCAN1144DYY-Q1		X	X	X			X
TCAN1145D-Q1	X				X		
TCAN1145DMT-Q1	X					X	
TCAN1145DYY-Q1	X						X
TCAN1146D-Q1	X	X	X	X	X		
TCAN1146DMT-Q1	X	X	X	X		X	
TCAN1146DYY-Q1	X	X	X	X			X

7 引脚配置和功能

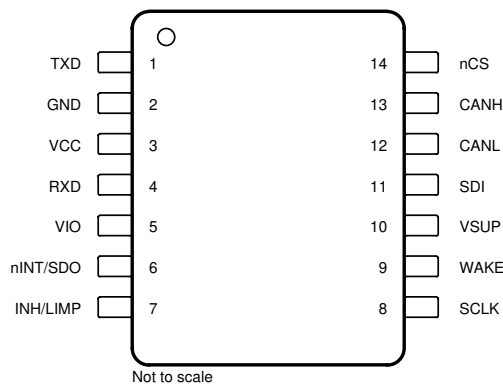


图 7-1. D 封装，14 引脚 (SOIC)，顶视图

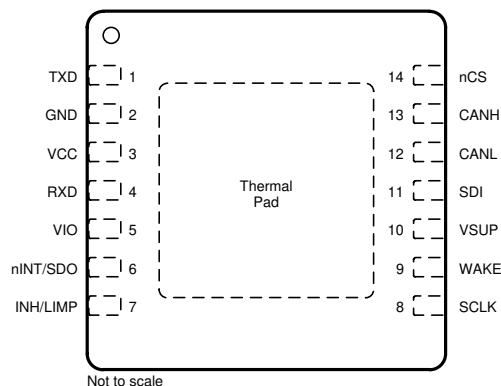


图 7-2. DMT 封装，14 引脚 (VSON)，顶视图

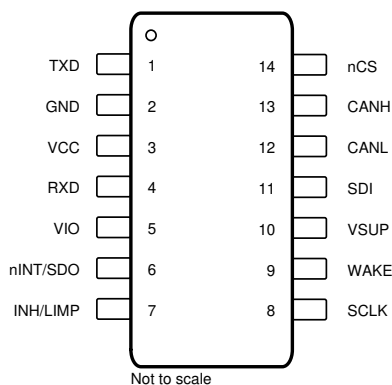


图 7-3. DYY 封装，14 引脚 (SOT-23)，顶视图

表 7-1. 引脚功能

引脚		类型 ⁽²⁾	说明
编号	名称		
1	TXD	DI	CAN 发送数据输入 (显性总线状态下为低电平；隐性总线状态下为高电平)
2	GND	GND	接地连接 ⁽¹⁾
3	V _{CC}	P	5V CAN 总线电源电压
4	RXD	DO	CAN 接收数据输出 (显性总线状态下为低电平；隐性总线状态下为高电平)，三态
5	VIO	P	数字 I/O 电压电源
6	nINT/SDO	DO	nCS 为低电平时是串行数据输出，nCS 为高电平时是 nINT
7	INH/LIMP	HVO	默认为抑制引脚，以控制系统稳压器和电源。TCAN1144-Q1 和 TCAN1146-Q1 可将此引脚配置为跛行回家功能
8	SCLK	DI	SPI 时钟输入
9	WAKE	HVI	本地唤醒输入端子
10	VSUP	HVP	来自电池的高压电源
11	SDI	DI	串行数据输入
12	CANL	BI/O	低电平 CAN 总线 I/O 线路
13	CANH	BI/O	高电平 CAN 总线 I/O 线路
14	nCS	DI	片选 (低电平有效)

(1) PAD 和 GND 引脚必须焊接到 GND

(2) DI = 数字输入，DO = 数字输出，HVI = 高压输入，HVO = 高压输出，HVP = 高压电源，P = 电源，BI/O = 总线输入/输出

8 规格

8.1 绝对最大额定值

在自然通风条件下的 $-40^{\circ}\text{C} \leq \text{TA} \leq 125^{\circ}\text{C}$ 工作温度范围内 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
V _{SUP}	电源电压	-0.3	42	V
V _{CC}	电源电压	-0.3	6	V
V _{IO}	电源电压 I/O 电平转换器	-0.3	6	V
V _{BUS}	CAN 总线 I/O 电压 (CANH、CANL)	-58	58	V
V _{WAKE}	WAKE 输入电压	-18	42	V
V _{INH}	INH 引脚电压	-0.3	42 和 $\text{VO} \leq \text{VSUP}+0.3$	V
V _{LOGIC}	逻辑引脚电压 (RXD、TXD、SPI)	-0.3	6	V
V _{SO}	数字输出端子电压	-0.5	6	V
I _{O(Logic)}	逻辑引脚输出电流		4	mA
I _{O(INH/LIMP)}	抑制/跛行引脚输出电流		6	mA
I _{O(WAKE)}	WAKE 引脚输出电流		3	mA
T _J	结温	-40	165	°C
T _{stg}	存储温度	-65	150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果在建议运行条件之外但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能会影响器件的可靠性、功能性和性能，并缩短器件的寿命。

8.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM) 分类等级 H2, V _{SUP} 、CANL/H 和 WAKE, 符合 AEC Q100-002 ⁽¹⁾	±8000	V
		人体放电模型 (HBM) 分类等级 3A, 所有其他引脚, 符合 AEC Q100-002 ⁽¹⁾	±4000	
		充电器件模型 (CDM) 分类等级 C5, 符合	±750	
		转角引脚 (1、7、8 和 14) 其他引脚	±750	

- (1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

8.3 ESD 等级

			值	单位
V _(ESD)	静电放电, 符合 IEC 62228-3 ⁽¹⁾	接触放电	±8000	V
		间接 ESD 放电	±15000	V
V _(ESD)	静电放电, 符合 SAE J2962-2 ⁽²⁾	接触放电	±8000	V
		气隙放电	±15000	
ISO 7637-2 和 IEC 62215-3 瞬态, 符合 IEC 62228-3, CANH/L、V _{SUP} 和 WAKE ⁽³⁾		脉冲 1	-100	V
		脉冲 2	75	
		脉冲 3a	-150	
		脉冲 3b	100	
ISO 7637-3 慢速瞬态脉冲 CAN 总线端子至 GND, 符合 SAE J2962-2 ⁽⁴⁾		直接耦合电容器, 通过 100nF 耦合电容器的“慢速瞬态脉冲”- 供电	±30	V

- (1) 测试由第三方完成。不同的系统级配置可能产生不同的结果。可根据申请提供测试报告。
(2) SAE J2962-2 测试由第三方在批准的 EMC 测试设施内完成, 可根据申请提供测试报告。
(3) ISO 7637-2 是系统级瞬态测试。给出的结果由第三方测试机构提供。不同的系统级配置可能产生不同的结果。可根据申请提供测试报告。
(4) ISO 7637-3 慢速瞬态脉冲 CAN 总线端子至 GND, 符合 SAE J2962-2⁽⁴⁾

- (4) ISO 7637-3 是系统级瞬态测试。给出的结果由第三方测试机构提供。不同的系统级配置可能产生不同的结果。可根据申请提供测试报告。

8.4 建议工作条件

		最小值	标称值	最大值	单位
V_{SUP}	电源电压	4.5		28	V
V_{IO}	I/O 电源电压	1.71		5.5	V
V_{CC}	CAN 收发器电源电压	4.5		5.5	V
$I_{OH(DO)}$	数字输出高电平电流	-2			mA
$I_{OL(DO)}$	数字输出低电平电流			2	mA
$I_{O(INH/LIMP)}$	禁止/LIMP 引脚电流			1	mA
T_J	结温	-40		150	°C
TSDR	热关断	175			°C
TSDF	热关断释放	160			°C
TSDW	热关断警告	150			°C
TSDHYS	热关断迟滞		10		°C

8.5 热性能信息

热指标 ⁽¹⁾		TCAN114x			单位
		D (SOIC)	DMT (VSON)	DYY (SOT-23)	
		14 引脚	14 引脚	14 引脚	
$R_{\theta JA}$	结至环境热阻	77.6	34.8	81.4	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	32.6	37.3	34.1	°C/W
$R_{\theta JB}$	结至电路板热阻	34.5	12.5	20.1	°C/W
Ψ_{JT}	结至顶部特征参数	5.2	0.6	0.7	°C/W
Ψ_{JB}	结至电路板特征参数	34.1	12.5	20	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	2.3	不适用	°C/W

- (1) 有关传统和新热指标的更多信息，请参阅[半导体和 IC 封装热指标应用报告](#)。

8.6 电源特性

参数在 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ 范围内有效 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
由电池供电					
I_{SUP}	睡眠模式：选择性唤醒关闭， $4.5\text{V} \leq V_{SUP} \leq 28\text{V}$		20	35	μA
	待机模式：选择性唤醒关闭， $4.5\text{V} \leq V_{SUP} \leq 28\text{V}$		60	95	μA
	CAN 总线正在侦听且偏置连接到 2.5V 时的额外电流。		15	40	μA
	来自 WAKE 引脚的额外电流		1	2	μA
	正常模式		1	1.5	mA
	启用选择性唤醒并总线处于运行状态时的额外电流		400	550	μA
$V_{SUP(PU)R}$	电源开启检测	V_{SUP} 上升	2.0	3.9	V
$V_{SUP(PU)F}$	电源关闭检测	V_{SUP} 下降	1.85	3.5	V
UV_{SUPR}	电源欠压恢复	V_{SUP} 上升	3.75	4.4	V
UV_{SUPF}	电源欠压检测	V_{SUP} 下降	3.4	4.25	V
由 V_{CC} 供电					

8.6 电源特性 (continued)

参数在 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ 范围内有效 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
I_{CC}	电源电流				
	正常模式：隐性， $V_{TXD} = V_{IO}$		3	5	mA
	正常模式：显性， $V_{TXD} = 0V$ ， $R_L = 60\ \Omega$ 且 $C_L =$ 开路，典型总线负载			60	mA
	正常模式：显性， $V_{TXD} = 0V$ ， $R_L = 50\ \Omega$ 且 $C_L =$ 开路，高总线负载			70	mA
	正常模式：显性且总线故障， $V_{TXD} = 0V$ ， $CANH = -25V$ ， R_L 和 $C_L =$ 开路			120	mA
	待机模式：选择性唤醒关闭， $V_{TXD} = V_{CC}$ ， $R_L = 50\ \Omega$ ， $C_L =$ 开路		3.5	8	μA
	睡眠模式		2.5	5	μA
UV_{CCR}	电源欠压恢复		4.2	4.5	V
UV_{CCF}	电源欠压检测	3.5	4		V
I_{IO}	来自 V_{IO} 的 I/O 电源电流			10	μA
I_{IO}	来自 V_{IO} 的 I/O 电源电流			10	μA
	待机模式： $V_{TXD} = V_{IO}$			10	μA
	正常模式：隐性			10	μA
	正常模式：显性			40	μA
UV_{IOR}	电源欠压恢复		1.4	1.65	V
UV_{IOF}	电源欠压检测	1	1.25		V

8.7 电气特性

参数在 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ 范围内有效 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
CAN 驱动器电气特性						
V _{O(D)}	总线输出电压 (显性) CANH	请参阅图 9-4 V _{TXD} = 0V, R _L =50 Ω 至 65 Ω , C _L = 开路, R _{CM} = 开路	2.75		4.5	V
	总线输出电压 (显性) CANL		0.5		2.25	V
V _{O(R)}	总线输出电压 (隐性)	请参阅图 9-1 和图 9-4 V _{TXD} = V _{IO} , R _L = 开路 (无负载) , R _{CM} = 开路	2	2.5	3	V
V _(DIFF)	差分电压		- 42		42	V
V _{OD(D)}	差分输出电压 (显性)	请参阅图 9-1 和图 9-4 , V _{TXD} = 0V, 50 Ω ≤ R _L ≤ 65 Ω , C _L = 开路, R _{CM} = 开路	1.5		3	V
		请参阅图 9-1 和图 9-4 , V _{TXD} = 0V, 45 Ω ≤ R _L ≤ 70 Ω , C _L = 开路, R _{CM} = 开路	1.4		3	V
		请参阅图 9-1 和图 9-4 , V _{TXD} = 0V, R _L = 2.24k Ω , C _L = 开路, R _{CM} = 开路	1.5		5	V
V _{OD(R)}	差分输出电压 (隐性)	请参阅图 9-1 和图 9-4 , V _{TXD} = V _{IO} , R _L = 60 Ω , C _L = 开路, R _{CM} = 开路	- 120		12	mV
		请参阅图 9-1 和图 9-4 , V _{TXD} = V _{IO} , R _L = 开 路 (无负载) , C _L = 开路, R _{CM} = 开路	-50		50	mV
V _{O(INACT)}	总线偏置未激活时 CANH 上的总线输出电压 (STBY)	请参阅图 9-1 和图 9-4 , V _{TXD} = V _{IO} , R _L = 开 路, C _L = 开路, R _{CM} = 开路	-0.1		0.1	V
	总线偏置未激活时 CANL 上的总线输出电压 (STBY)		-0.1		0.1	V
	总线偏置未激活时 CANH - CANL (隐性) 上 的总线输出电压 (STBY)		-0.2		0.2	V
V _{SYM}	输出对称性 (显性或隐性))(V _{O(CANH)} + V _{O(CANL)})/V _{CC}	请参阅图 9-1 和图 9-4 , R _L = 60 Ω , C _L = 开 路, R _{CM} = 开路, C ₁ = 4.7nF, TXD = 250kHz、1MHz、2.5MHz	0.9		1.1	V/V
V _{SYM_DC}	输出对称性 (显性或隐性) (V _{CC} - V _{O(CANH)} - V _{O(CANL)}), 其频率对应于 HS-PMA 实现所需的 最高比特率 (<1MHz 或 <2Mbit/s)	请参阅图 9-1 和图 9-4 , R _L = 60 Ω , C _L = 开 路, R _{CM} = 开路, C ₁ = 4.7nF	-300		300	mV

8.7 电气特性 (continued)

参数在 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ 范围内有效 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
I_{OS_DOM}	短路稳态输出电流 (显性) 请参阅图 9-1 和图 9-8 $-3.0\text{V} \leq V_{CANH} \leq +18.0\text{V}$, $CANL = \text{开路}$, $V_{TXD} = 0\text{V}$	-115			mA
	$-3.0\text{V} \leq V_{CANL} \leq +18.0\text{V}$, $CANH = \text{开路}$, $V_{TXD} = 0\text{V}$			115	mA
I_{OS_REC}	短路稳态输出电流 (隐性)。请参阅图 9-1 和图 9-8 $-27\text{V} \leq V_{BUS} \leq +42\text{V}$, $V_{BUS} = CANH = CANL$	-5		5	mA
CAN 接收器电气特性					
V_{ITDOM}	接收器显性状态差分输入电压范围, 总线偏置激活 $-12.0\text{V} \leq V_{CANL} \leq +12.0\text{V}$ $-12.0\text{V} \leq V_{CANH} \leq +12.0\text{V}$; 请参阅图 9-5 和表 10-6	0.9		8	V
V_{ITREC}	接收器隐性状态差分输入电压范围, 总线偏置激活	-3		0.5	V
V_{HYS}	输入阈值的迟滞电压, 正常模式和选择性唤醒模式		135		mV
V_{DIFF_DOM}	接收器显性状态差分输入电压范围, 总线偏置未激活 $-12.0\text{V} \leq V_{CANL} \leq +12.0\text{V}$ $-12.0\text{V} \leq V_{CANH} \leq +12.0\text{V}$; 请参阅图 9-5 和表 10-6	1.15		8	V
V_{DIFF_REC}	接收器隐性状态差分输入电压范围, 总线偏置未激活	-3		0.4	V
V_{CM_NORM}	共模范围: 正常模式	-12		12	V
V_{CM_STBY}	共模范围: 待机模式	-12		12	V
$I_{IOFF(LKG)}$	断电 (未供电) 时的总线输入泄漏电流 $CANH = CANL = 5\text{V}$, $V_{CC} = V_{IO} = V_{sup}$ 通过 0Ω 和 $47\text{k}\Omega$ 电阻器连接到 GND			5	μA
C_I	对地输入电容 (CANH 或 CANL) ⁽¹⁾			20	pF
C_{ID}	差分输入电容 ⁽¹⁾			10	pF
R_{ID}	差分输入电阻 $V_{TXD} = V_{IO}$, 正常模式: $-2.0\text{V} \leq V_{CANH} \leq +7.0\text{V}$; $-2.0\text{V} \leq V_{CANL} \leq +7.0\text{V}$	12		100	$\text{k}\Omega$
R_{IN}	单端输入电阻 (CANH 或 CANL) $-2.0\text{V} \leq V_{CANH} \leq +7.0\text{V}$ $-2.0\text{V} \leq V_{CANL} \leq +7.0\text{V}$	6		50	$\text{k}\Omega$
$R_{IN(M)}$	输入电阻匹配: $[1 - (R_{IN(CANH)} / R_{IN(CANL)})] \times 100\%$ $V_{CANH} = V_{CANL} = 5.0\text{V}$	-1		1	%
INH 输出端子 (高电压输出)					
ΔV_H	从 V_{SUP} 到 INH 的高电平压降 $I_{INH} = -6\text{mA}$		0.5	1	V
R_{pd}	下拉电阻器 睡眠模式	7	10	13	$\text{M}\Omega$
WAKE 输入端子					
V_{IH}	高电平输入电压 选择性唤醒或待机模式, WAKE 引脚启用	4			V
V_{IL}	低电平输入电压 选择性唤醒或待机模式, WAKE 引脚启用			2	V
I_{IL}	低电平输入电流 WAKE = 1V		1	2	μA
SDI、SCK、nCS、TXD 输入端子					
V_{IH}	高电平输入电压	0.7			V_{IO}
V_{IL}	低电平输入电压			0.3	V_{IO}
I_{IH}	高电平输入泄漏电流 $1.71\text{V} \leq V_{IO} \leq 5.5\text{V}$	-1		1	μA
I_{IL}	低电平输入泄漏电流 输入 = 0V, $1.71\text{V} \leq V_{IO} \leq 5.5\text{V}$	-30		-2	μA
I_{ILnCS}	nCS 的低电平输入漏电流 输入 = 0V, $1.71\text{V} \leq V_{IO} \leq 5.5\text{V}$	-50		-2	μA
C_{IN}	输入电容 (20 MHz)	4		15	pF
$I_{LKG(OFF)}$	未供电时的泄漏电流 输入 = 5.5V, $V_{IO} = V_{SUP} = 0\text{V}$	-1	0	1	μA
R_{pu}	上拉电阻器	250	350	450	$\text{k}\Omega$
RXD、SDO 输出端子					
V_{OH}	高电平输出电压 $I_{OH} = -2\text{mA}$	0.8			V_{IO}
V_{OL}	低电平输出电压 $I_{OL} = 2\text{mA}$			0.2	V_{IO}
$I_{LKG(OFF)}$	未供电漏电流 - SDO 引脚 $V_{nCS} = V_{IO}$; $V_O = 0\text{V}$ 至 V_{IO}	-5		5	μA

8.7 电气特性 (continued)

参数在 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ 范围内有效 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
R _{RXD(PU)}	RXD 引脚上拉电阻	在 UV _{SUP} 和 POR 条件下以及睡眠模式下处于运行状态	40	60	80	k Ω
I _{LKG(RXD)}	V _{IO} 存在且 R _{RXD(PU)} 启用时的 RXD 电流	V _{RXD} = V _{IO} ; V _O = 0V 至 V _{IO}	-1		1	μA
		V _{RXD} = GND ; 在 UV _{SUP} 和 POR 条件下以及在睡眠模式下处于运行状态	-140		-20	μA

(1) 由设计指定

8.8 时序要求

参数在 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ 范围内有效 (除非另有说明)

		最小值	标称值	最大值	单位
电源					
t_{PWRUP}	从 V_{SUP} 超过 4.4V 到 INH 处于运行状态所需的时间; 请参阅图 9-12		2	4	ms
t_{UVFLTR}	欠压检测延迟时间	3		50	μs
t_{UVSLP}	从 UV_{CC} 和/或 UV_{IO} 事件清除到转换到睡眠模式或失效防护模式所需的时间	200		400	ms
模式更改					
$t_{MODE_STBY_NOM}$	通过 SPI 收到此命令后, 器件从待机模式转换到正常模式所需的时间			70	μs
$t_{MODE_NOM_SLP}$	通过 SPI 收到此命令后, 器件从正常模式转换到睡眠模式所需的时间; 请参阅图 9-14			200	μs
$t_{MODE_SLP_STBY}$	从 INH 开启后 UV_{CC} 和 UV_{IO} 清除到 RXD 引脚拉低所需的时间; (3) 请参阅图 9-13			100	μs
$t_{MODE_NOM_STBY}$	通过 SPI 收到此命令后, 器件从正常模式转换到待机模式所需的时间; 请参阅图 9-15			70	μs
$t_{INH_SLP_STBY}$	从发生 WUP、LWU 或 WUF 事件到 INH 有效所需的时间; 请参阅图 9-13			100	μs
$t_{INH_NOM_SLP}$	SPI 写入从正常模式进入睡眠状态和 INH 关闭所需的时间; 请参阅图 9-14			50	μs
器件时序					
t_{WAKE}	从 WAKE 唤醒边沿的唤醒时间; 待机、选择性唤醒或睡眠模式; 请参阅图 10-14 和图 10-15	40			μs
$t_{WAKE_INVALID}$	短于此值的 WAKE 引脚脉冲将被滤除; 请参阅图 10-14 和图 10-15			10	μs
$t_{WK_TIMEOUT}$	总线唤醒超时值; 请参阅图 10-12	0.5		2	ms
t_{WK_FILTER}	满足唤醒请求滤波总线要求的总线时间; 请参阅图 10-12	0.5		1.8	μs
$t_{WK_WIDTH_MIN}^{(4)}$	最小 WAKE 引脚脉冲宽度 (1) (2) 寄存器 11h[3:2] = 00b; 请参阅图 10-16	10			ms
	最小 WAKE 引脚脉冲宽度 (1) (2) 寄存器 11h[3:2] = 01b; 请参阅图 10-16	20			ms
	最小 WAKE 引脚脉冲宽度 (1) (2) 寄存器 11h[3:2] = 10b; 请参阅图 10-16	40			ms
	最小 WAKE 引脚脉冲宽度 (1) (2) 寄存器 11h[3:2] = 11b; 请参阅图 10-16	80			ms
$t_{WK_WIDTH_INVALID}$	被视为无效的最大 WAKE 引脚脉冲宽度 (1) (2) 寄存器 11h[3:2] = 00b; 请参阅图 10-16			5	ms
	被视为无效的最大 WAKE 引脚脉冲宽度 (1) (2) 寄存器 11h[3:2] = 01b; 请参阅图 10-16			10	ms
	被视为无效的最大 WAKE 引脚脉冲宽度 (1) (2) 寄存器 11h[3:2] = 10b; 请参阅图 10-16			20	ms
	被视为无效的最大 WAKE 引脚脉冲宽度 (1) (2) 寄存器 11h[3:2] = 11b; 请参阅图 10-16			40	ms
$t_{WK_WIDTH_MAX}$	最大 WAKE 引脚脉冲窗口 (1) 寄存器 11h[1:0] = 00b; 请参阅图 10-16	750		950	ms
	最大 WAKE 引脚脉冲窗口 (1) 寄存器 11h[1:0] = 01b; 请参阅图 10-16	1000		1250	ms
	最大 WAKE 引脚脉冲窗口 (1) 寄存器 11h[1:0] = 10b; 请参阅图 10-16	1500		1875	ms
	最大 WAKE 引脚脉冲窗口 (1) 寄存器 11h[1:0] = 11b; 请参阅图 10-16	2000		2500	ms

8.8 时序要求 (continued)

参数在 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ 范围内有效 (除非另有说明)

		最小值	标称值	最大值	单位
t_{SILENCE}	总线空闲超时。当总线从显性状态变为隐性状态时, 计时器会复位并重新启动, 反之亦然。	0.6		1.2	s
t_{INACTIVE}	用于失效防护和上电空闲的 SWE 计时器	3.75		5	分钟
t_{Bias}	从显性-隐性-显性序列开始到现在的时间。每个相位 $6\mu\text{s}$ 直至 $V_{\text{sym}} \geq 0.1$; 请参阅图 9-9			250	μs
$t_{\text{TXD_DTO}}$	显性超时, $R_L = 60\Omega$, $C_L = \text{开路}$; 请参阅图 9-7	1		5	ms
t_{TOGGLE}	在 WUP 之后进行编程时的 RXD 引脚切换时序; 请参阅图 10-12	5	10	15	μs

- (1) 该参数仅在寄存器 11h[7:6] = 11b 时有效
- (2) 这是器件会将 WAKE 引脚输入检测为良好脉冲的最小脉冲宽度。 $t_{\text{WK_WIDTH_MIN}}$ 最小值与 $t_{\text{WK_WIDTH_INVALID}}$ 最大值之间的值是不确定的, 可能会也可能不会被视作有效。此参数与 $t_{\text{WK_WIDTH_MIN}}$ 一起确定 WAKE 输入脉冲是否有效
- (3) 取决于 INH 打开节点电源后 V_{CC} 和 V_{IO} 高于 UV_{CC} 和 UV_{IO} 。
- (4) $t_{\text{WK_WIDTH_INVALID}}$ 使用寄存器 11h[3:2] 来设置该值

8.9 开关特性

参数在 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ 范围内有效 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
CAN 收发器开关特性						
t _{pHR}	传播延迟时间, TXD 高电平到驱动器隐性	典型条件: R _L = 60 Ω , C _L = 100pF , R _{CM} = 开路; 请参阅图 9-4	50	85	110	ns
t _{pLD}	传播延迟时间, TXD 低电平到驱动器显性		35	85	110	ns
t _{sk(p)}	脉冲偏斜 (t _{pHR} - t _{pLD})		30	40	ns	
t _{R/F}	差分输出信号上升时间		5	55	75	ns
t _{pRH}	传播延迟时间, 总线隐性输入到 RXD 高电平输出	典型条件: CANL = 1.5V , CANH = 3.5V ; 请参阅图 9-5	25	75	150	ns
t _{pDL}	传播延迟时间, 总线显性输入到 RXD 低电平输出		25	75	110	ns
t _{LOOP}	环路延迟 ⁽¹⁾	典型条件: R _L = 60 Ω , C _L = 100pF , C _{RXD} = 15pF , 3.0V ≤ V _{IO} ≤ 5.5V			215	ns
		典型条件: R _L = 60 Ω , C _L = 100pF , C _{RXD} = 15pF , 1.72V ≤ V _{IO} < 3.0V			225	ns
CAN FD 位时序						
t _{Bit(Bus)2M}	2Mbps 时发送的隐性位宽	典型条件: R _L = 60 Ω , C _L = 100pF , C _{RXD} = 15pF ; 请参阅图 9-6	440		525	ns
t _{Bit(Bus)5M}	5Mbps 时发送的隐性位宽		160		205	ns
t _{Bit(RXD)2M}	2Mbps 时接收到的隐性位宽	典型条件: R _L = 60 Ω , C _L = 100pF , C _{RXD} = 15pF ; 请参阅图 9-6	410		540	ns
t _{Bit(RXD)5M}	5Mbps 时接收到的隐性位宽		130		210	ns
Δ t _{Rec}	2Mbps 时的接收器时序对称性, 适用于比特率高于 1Mbps (最高 2Mbps) 的情况	典型条件: R _L = 60 Ω , C _L = 100pF , C _{RXD} = 15pF	- 60	5	35	ns
	5Mbps 时的接收器时序对称性, 适用于比特率高于 2Mbps (最高 5Mbps) 的情况		- 45		10	ns
SPI 开关特性						
f _{SCK}	SCK , SPI 时钟频率	正常、待机、监听和失效防护模式			4	MHz
		睡眠模式: 如果 V _{IO} 存在			10	kHz
t _{SCK}	SCK , SPI 时钟周期	正常、待机、监听和失效防护模式; 请参阅图 9-11	250			ns
		睡眠模式: 如果 V _{IO} 存在; 请参阅图 9-11	100			μs
t _{RSCK}	SCK 上升时间	请参阅图 9-10			40	ns
t _{FSCK}	SCK 下降时间	请参阅图 9-10			40	ns
t _{SCKH}	SCK , SPI 时钟高电平	正常、待机、监听和失效防护模式; 请参阅图 9-11	125			ns
		睡眠模式: 如果 V _{IO} 存在; 请参阅图 9-11	500			ns

8.9 开关特性 (continued)

参数在 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ 范围内有效 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
t_{SCKL}	SCK, SPI 时钟低电平	125			ns
	睡眠模式: 如果 V_{IO} 存在	500			ns
t_{CSS}	芯片选择建立时间	100			ns
t_{CSH}	芯片选择保持时间	100			ns
t_{CSD}	芯片选择禁用时间	50			ns
t_{SISU}	数据输入建立时间	50			ns
	睡眠模式: 如果 V_{IO} 存在; 请参阅图 9-10	200			ns
t_{SIH}	数据输入保持时间	50			ns
	睡眠模式: 如果 V_{IO} 存在; 请参阅图 9-10	200			ns
t_{SOV}	数据输出有效			80	ns
	睡眠模式: 如果 V_{IO} 存在; 请参阅图 9-11			200	ns
t_{RSO}	数据输出上升时间			40	ns
t_{FSO}	数据输出下降时间			40	ns

(1) 从 TXD 输入上的信号边沿到 RXD 输出上极性相同的下一个信号边沿的时间, 将考虑两个信号边沿的最大延迟。

8.10 典型特性

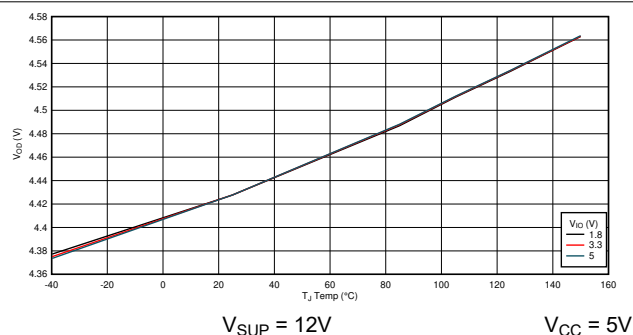


图 8-1. VOD 与温度间的关系

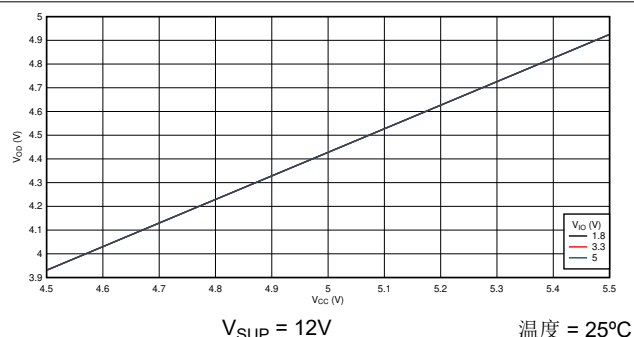
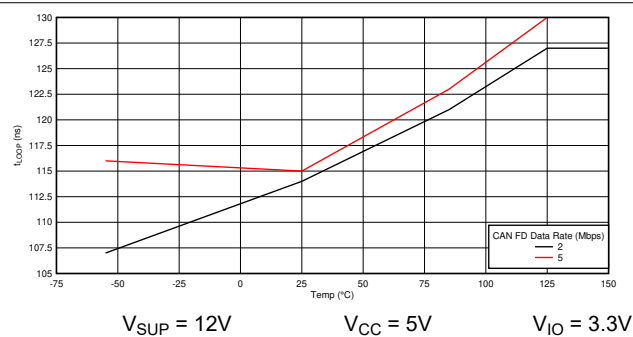
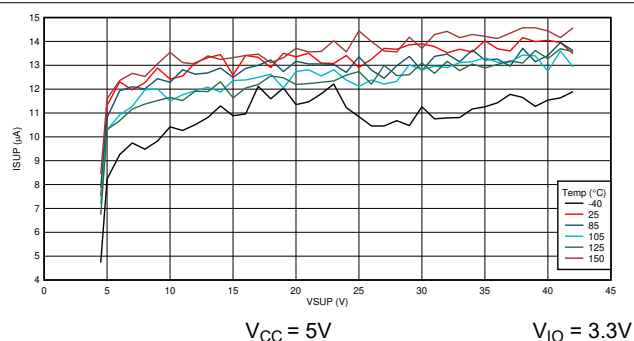
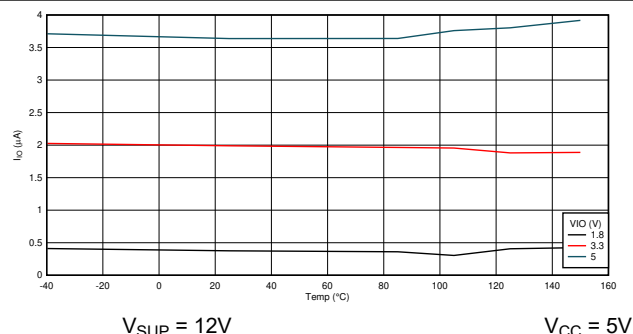
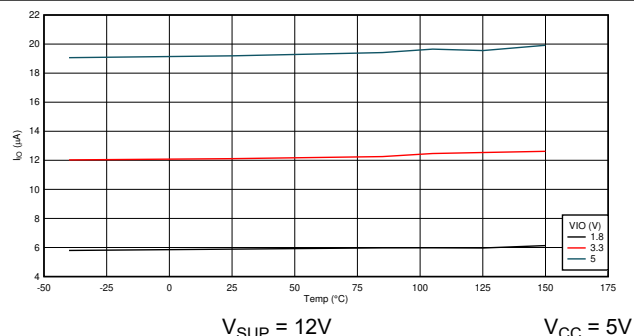


图 8-2. VOD 与 VCC 间的关系

图 8-3. t_{LOOP} 与温度间的关系图 8-4. 睡眠模式: I_{SUP} 与温度间的关系图 8-5. 正常模式: I_{O} 与温度间的关系 (隐性)图 8-6. 正常模式: I_{O} 与温度间的关系 (显性)

9 参数测量信息

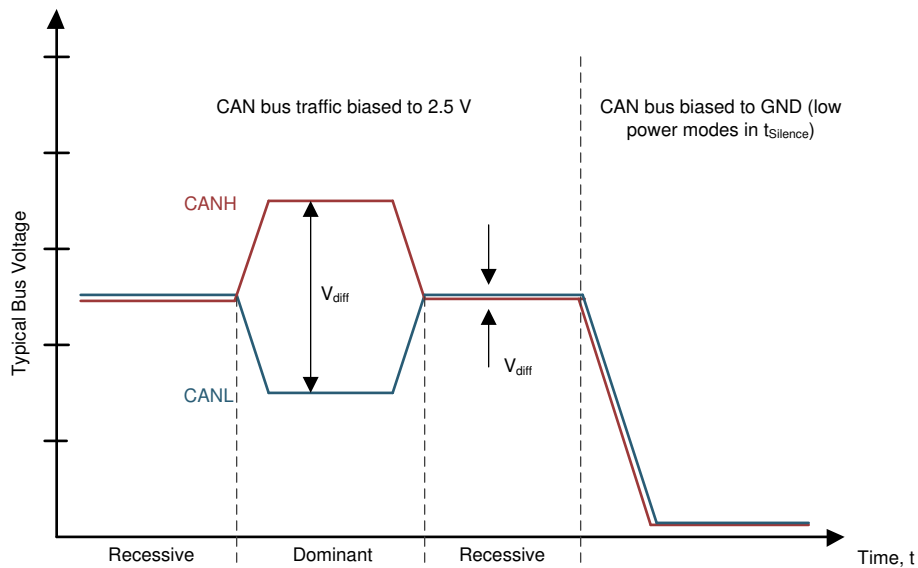


图 9-1. 总线状态 (物理位表示)

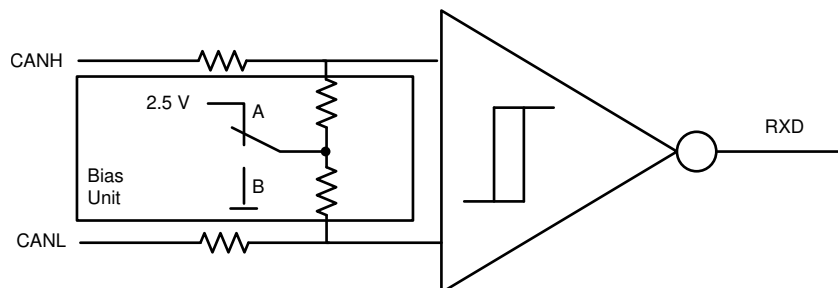


图 9-2. 简化的隐性共模偏置单元和接收器

备注

答：正常和监听模式或所有其他模式不在 $t_{Silence}$ 中

- TCAN1145-Q1 和 TCAN1146-Q1 支持选择性唤醒

B：除正常模式和监听模式外的所有模式均在 $t_{Silence}$ 中

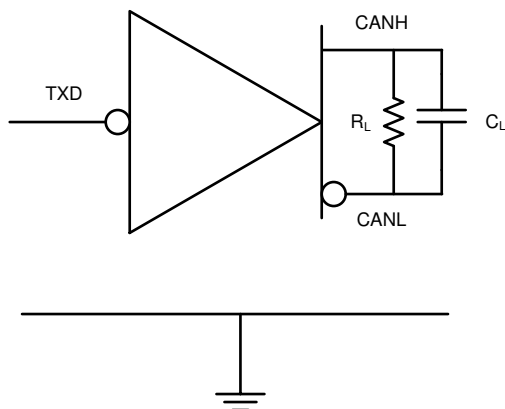


图 9-3. 电源测试电路

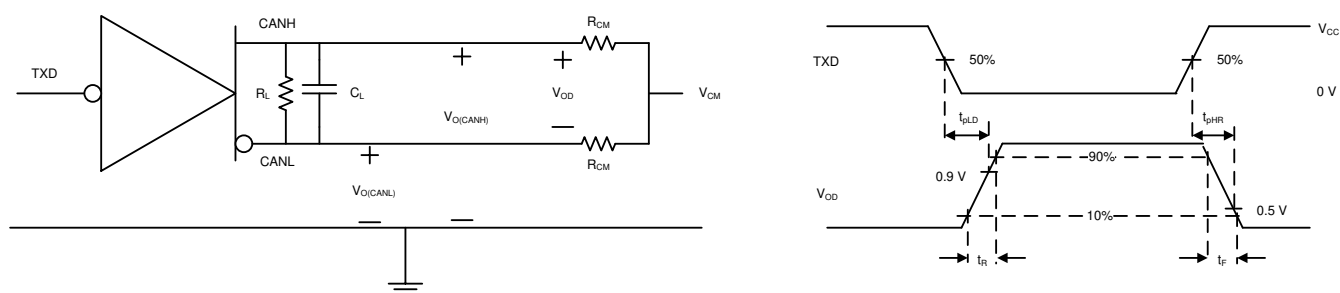


图 9-4. 驱动器测试电路与测量

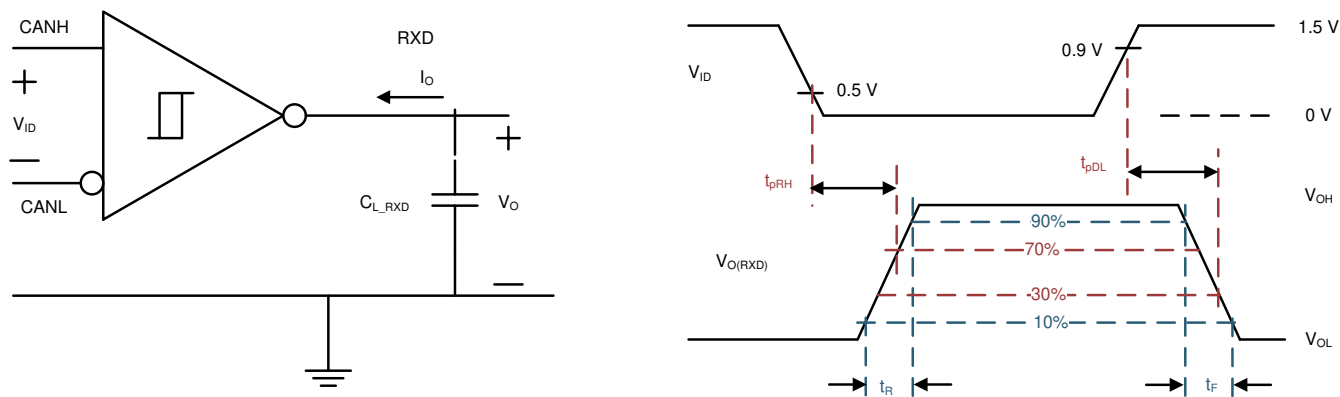


图 9-5. 接收器测试电路与测量

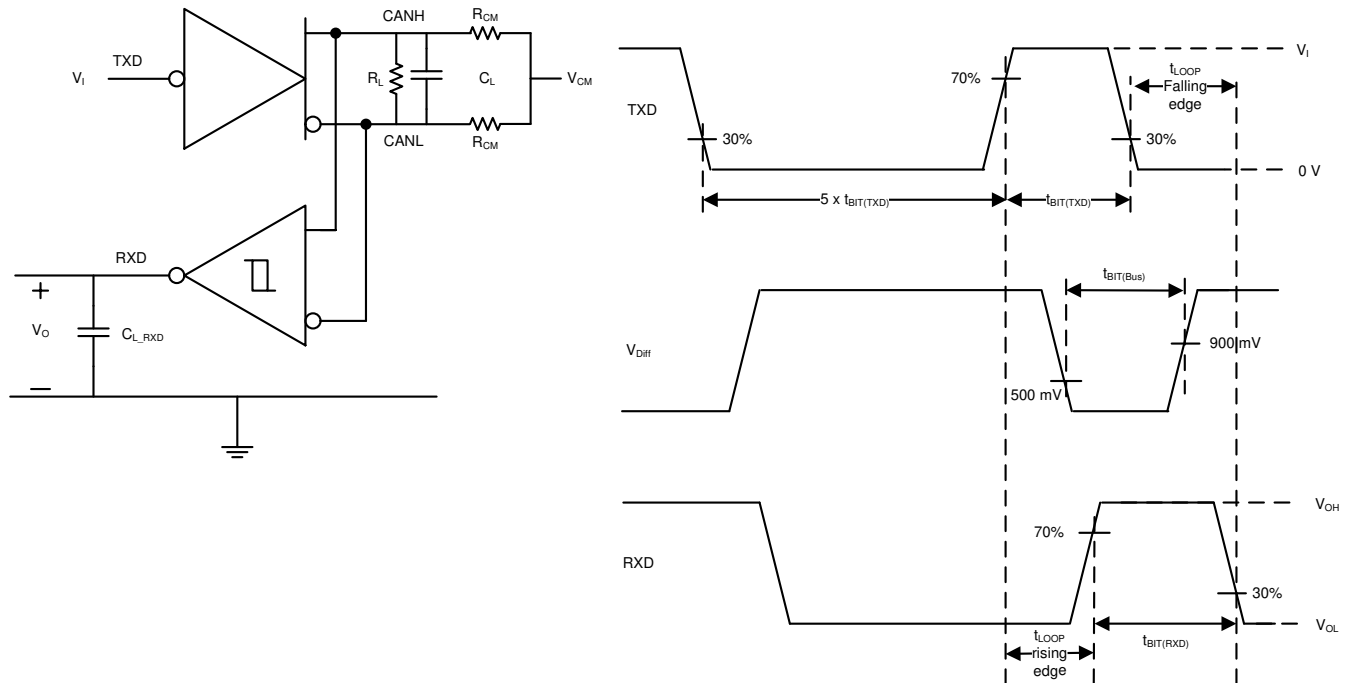


图 9-6. 发送器和接收器时序行为测试电路和测量

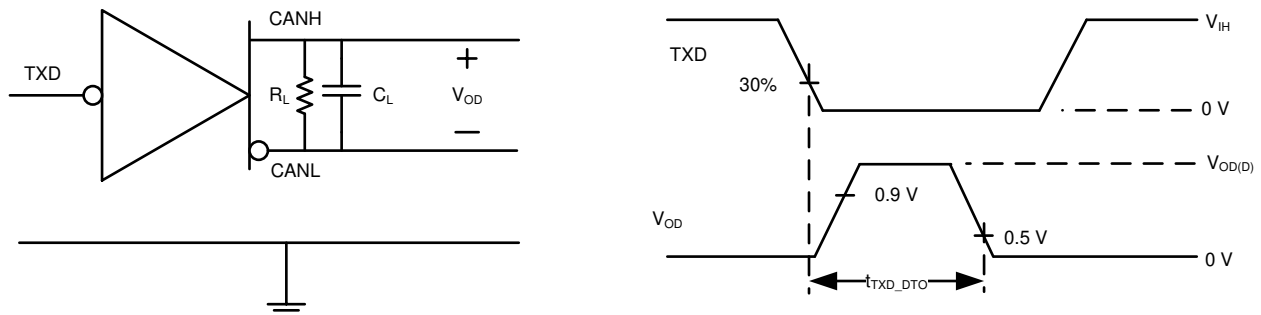


图 9-7. TXD 显性超时测试电路与测量

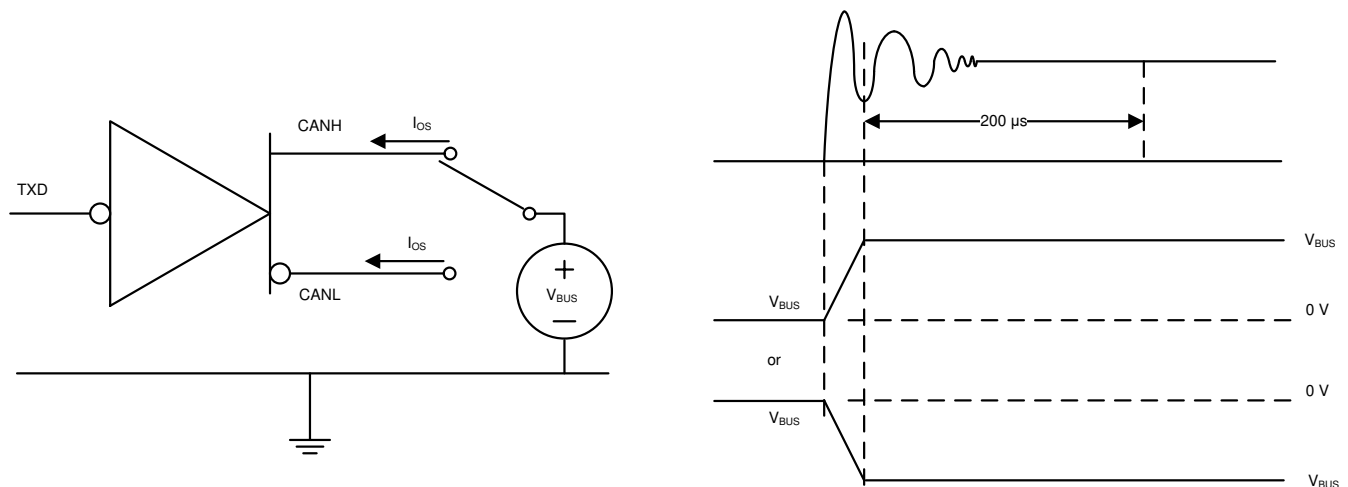


图 9-8. 驱动器短路电流测试与测量

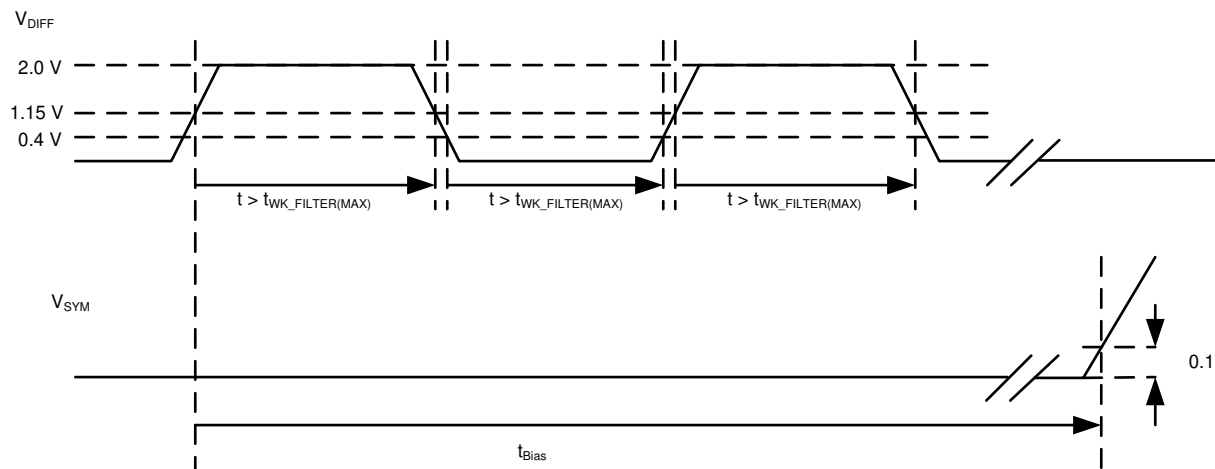


图 9-9. 偏置反应时间测量的测试信号定义

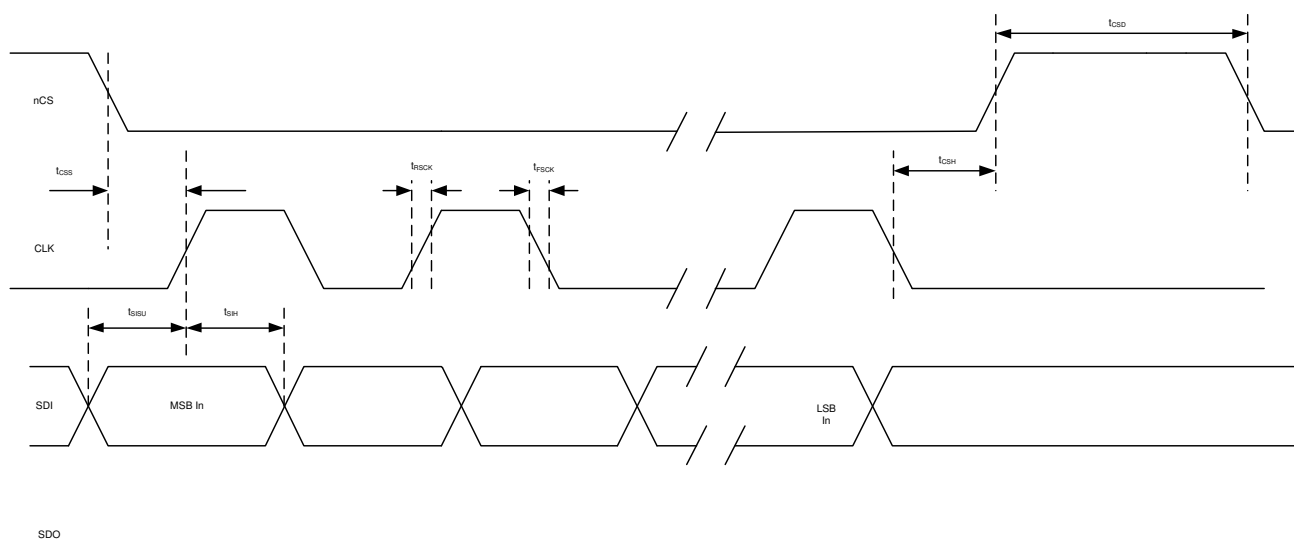


图 9-10. SPI AC 特征写入

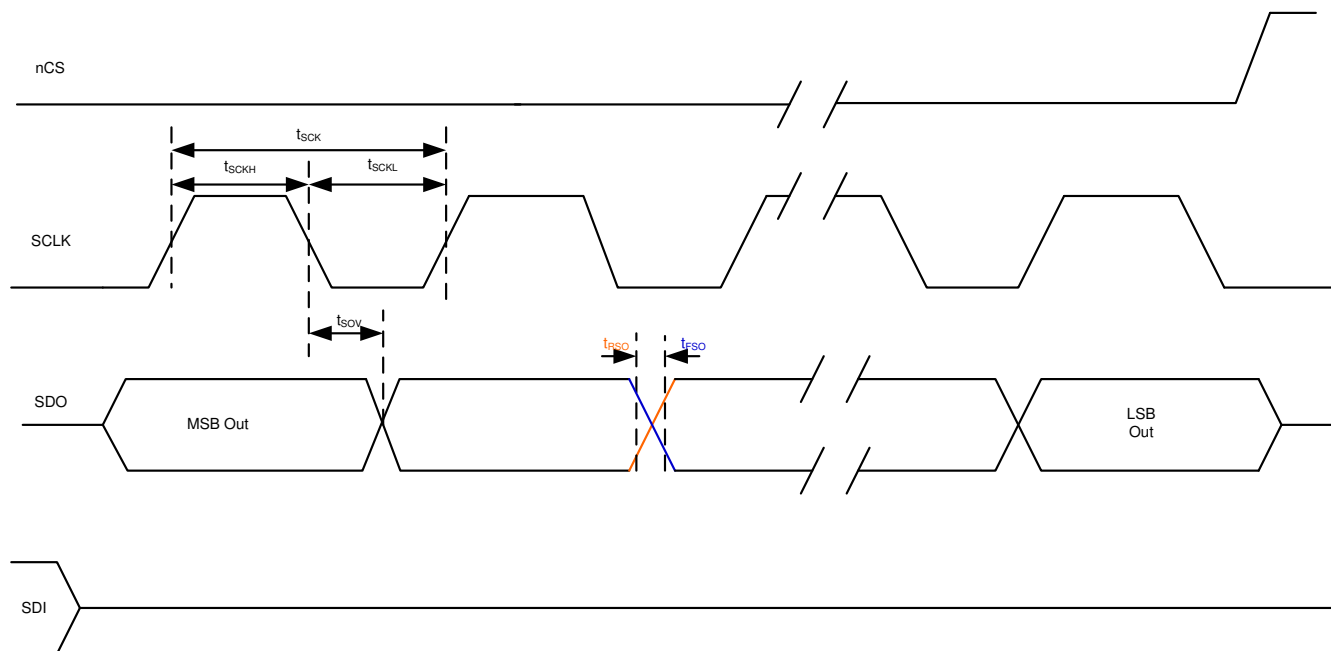


图 9-11. SPI AC 特征读取

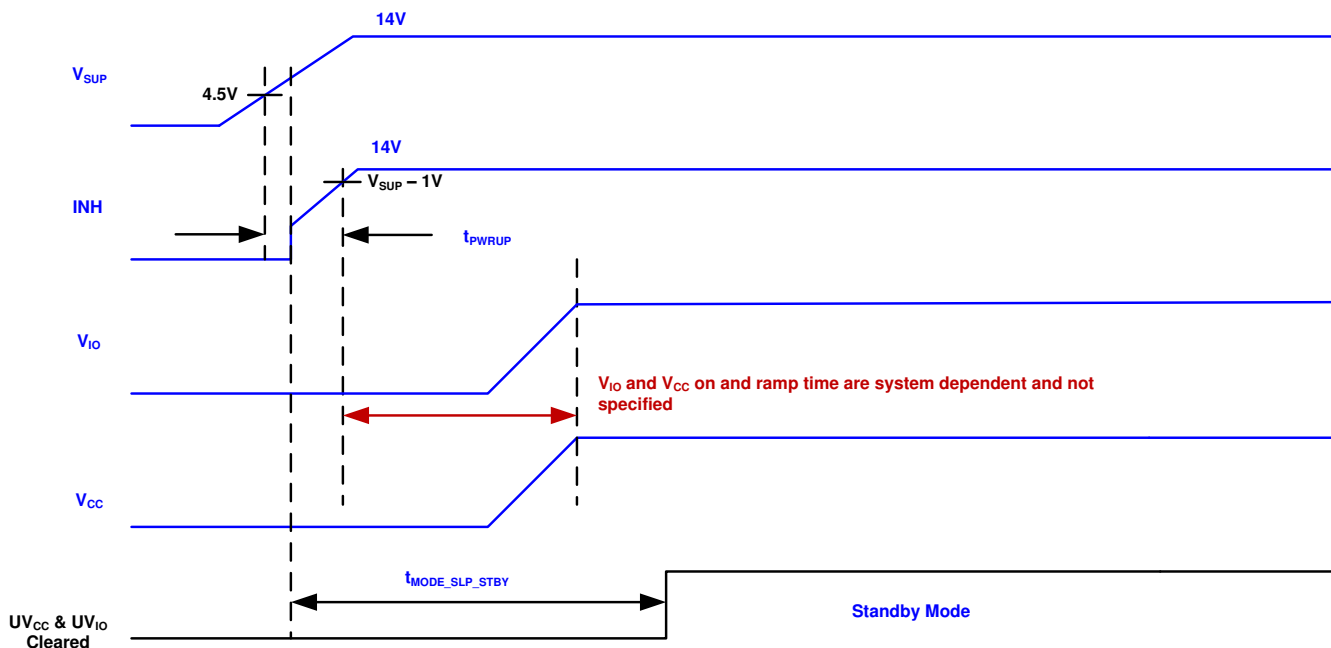


图 9-12. 上电时序

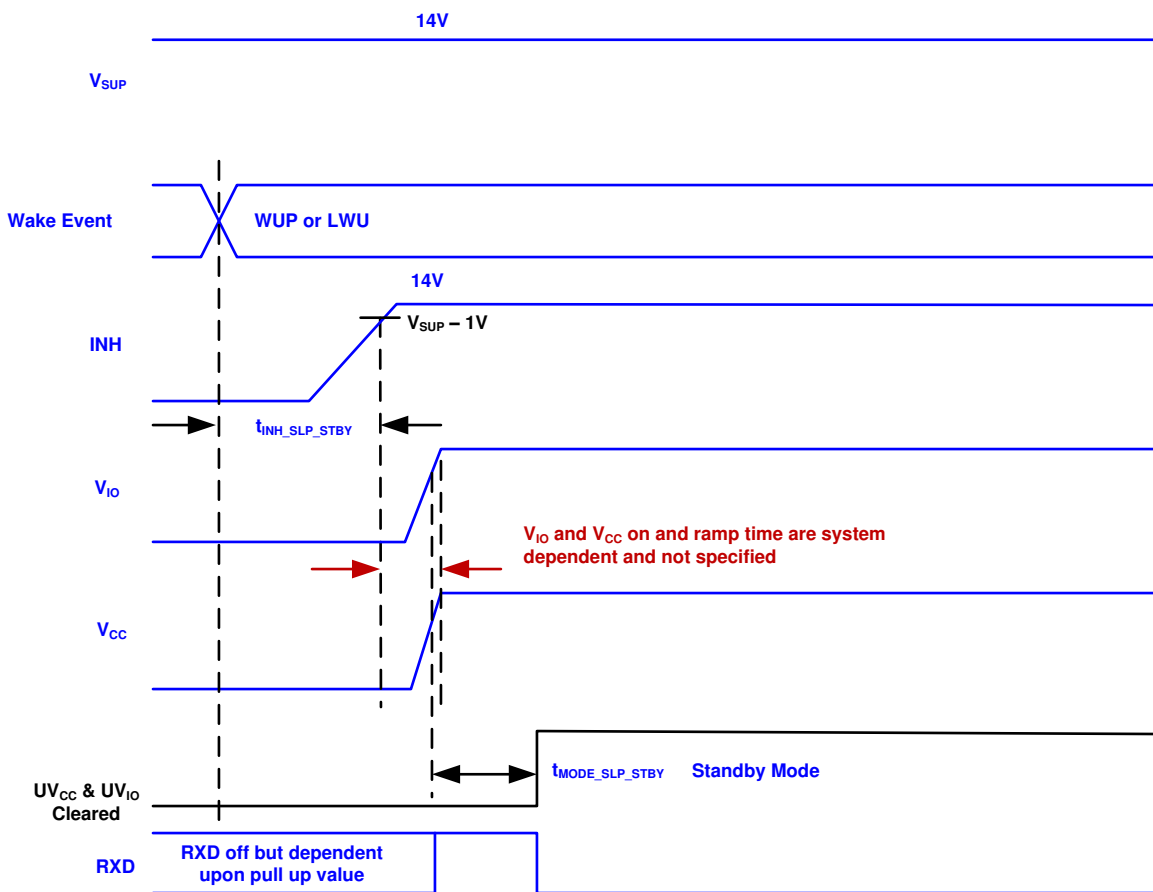


图 9-13. 睡眠到待机时序

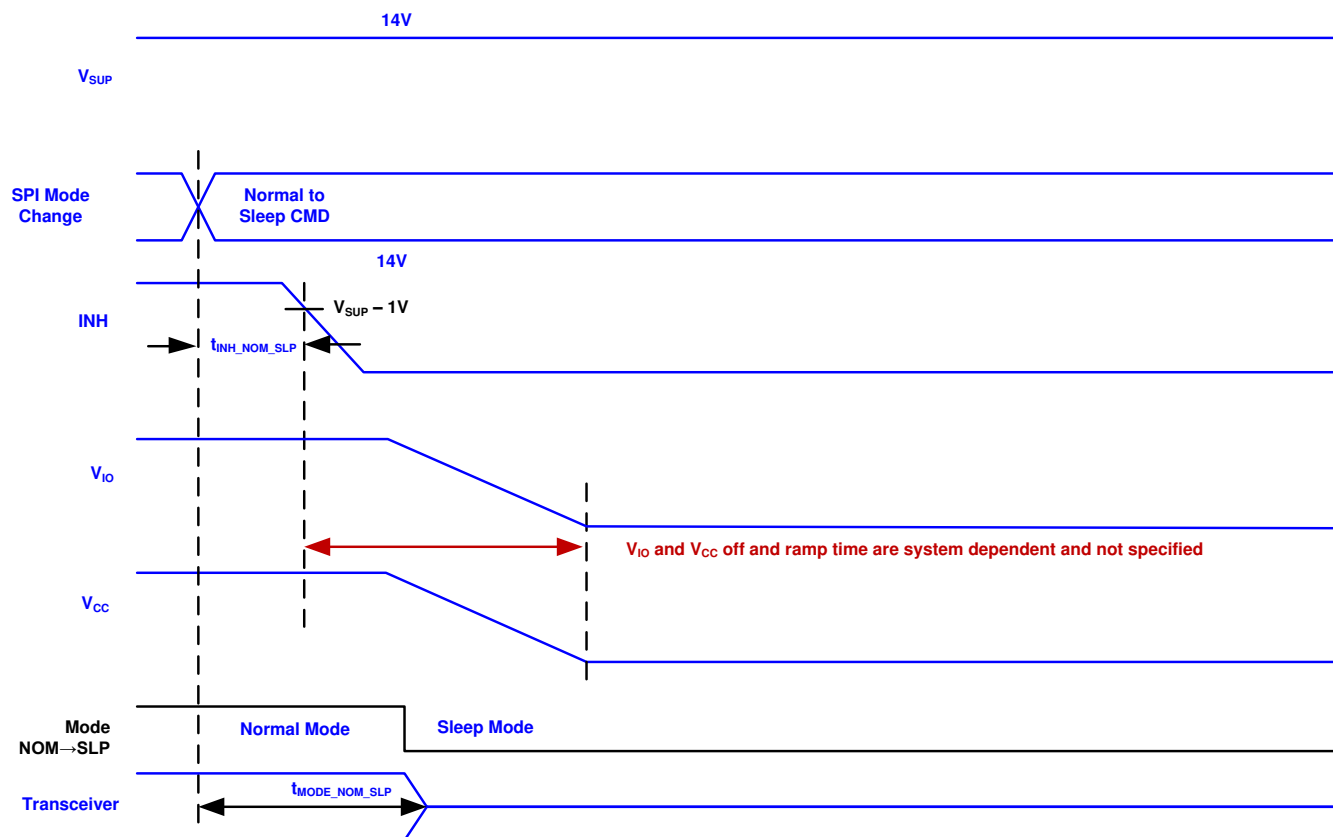


图 9-14. 正常到睡眠时序

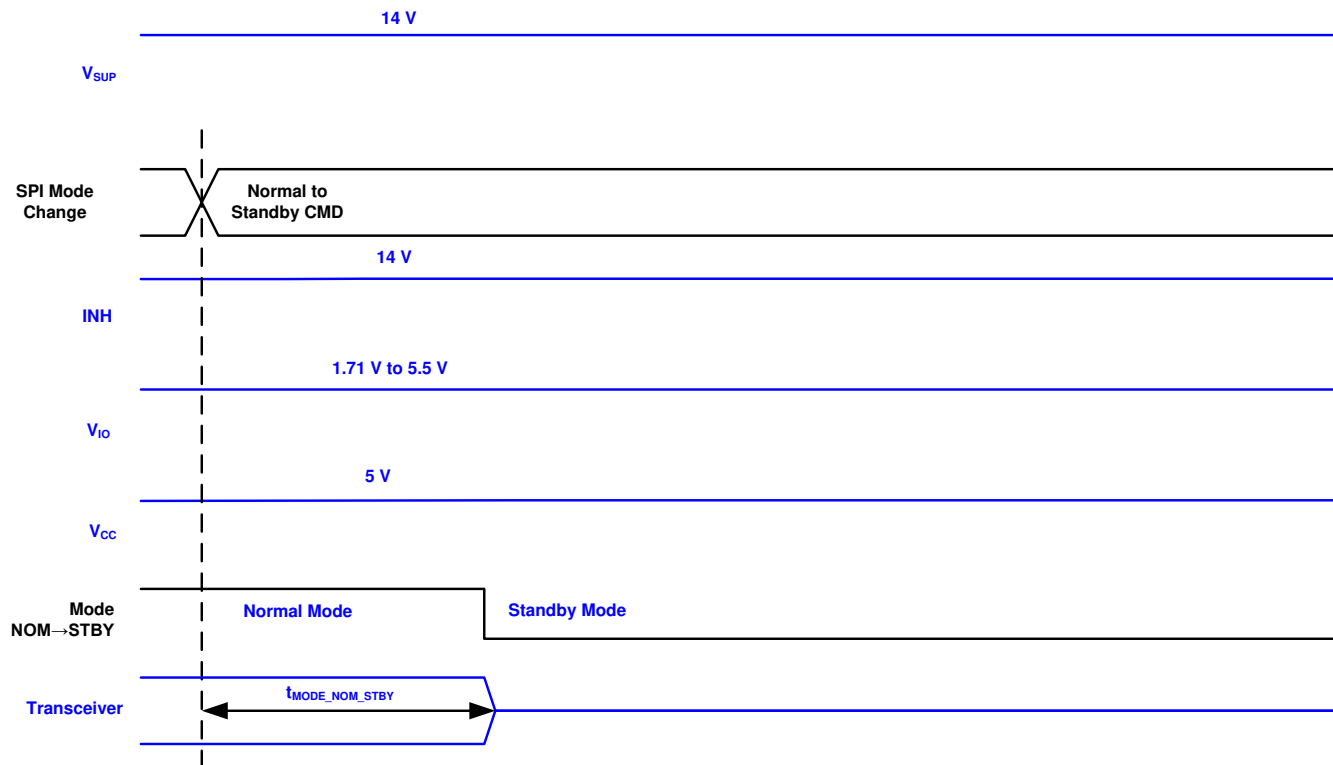


图 9-15. 正常到待机时序

备注

蓝色信号是 TCAN114x-Q1 的输入或输出，黑色信号是 TCAN114x-Q1 的内部信号。这适用于以下时序图：图 9-12、图 9-13、图 9-14 和图 9-15。

10 详细说明

10.1 概述

TCAN114x-Q1 是一款 CAN FD 收发器，支持高达 5Mbps 的数据速率，符合高速 CAN 物理层标准：ISO 11898-2:2016。TCAN1145-Q1 和 TCAN1146-Q1 支持在专用 CAN 帧上进行选择性唤醒。这些器件还可以通过使用实现 ISO 11898-2:2016 唤醒模式 (WUP) 的 CAN 总线进行远程唤醒。TCAN114x-Q1 支持使用 V_{IO} 引脚的 1.8V、3.3V 和 5V 处理器。处理器接口通过 SPI、RXD 和 TXD 端子连接。这些器件具有串行外设接口 (SPI)，可连接到本地微处理器进行配置。SPI 支持高达 4MHz 的时钟速率。当片选引脚为高电平时，可将串行数据输出 (SDO) 引脚配置为中断输出引脚，从而为系统设计提供灵活性。

TCAN114x-Q1 提供 CAN FD 收发器功能：传输到总线的差分传输能力和从总线接收的差分接收能力。该器件包含许多保护功能，可确保器件和 CAN 网络的稳定性。

CAN 总线在运行期间有两种逻辑状态：隐性和显性。请参阅图 9-1 和图 9-2。

总线隐性状态是指通过整条总线与端接电阻放电时，总线利用其每个节点的接收器的内部高阻值输入电阻器偏置为大约 2.5V 的共模电压。隐性状态等效于逻辑高电平，通常在总线上表现为约 0V 差分电压。隐性状态也是空闲状态。

总线显性状态是指总线由一个或多个驱动器差分驱动。电流通过端接电阻器流动并在总线上产生差分电压。显性状态等效于逻辑低电平，是总线上的差分电压大于 CAN 显性状态的最小阈值。显性状态会覆盖隐性状态。

在仲裁阶段，多个 CAN 节点可能同时发送一个显性位。在这种情况下，总线的差分电压高于单个驱动器的差分电压。

收发器有第三种总线状态，在这种状态下，总线端子通过接收器的高阻值内部电阻弱偏置到接地。请参阅图 9-1 和图 9-2。

TCAN114x-Q1 提供了许多节 10.3 部分中所述的增强功能。高级总线故障检测、失效防护、看门狗和提供处理器中断等增强功能会在各自的专门小节中进行介绍。

10.2 功能方框图

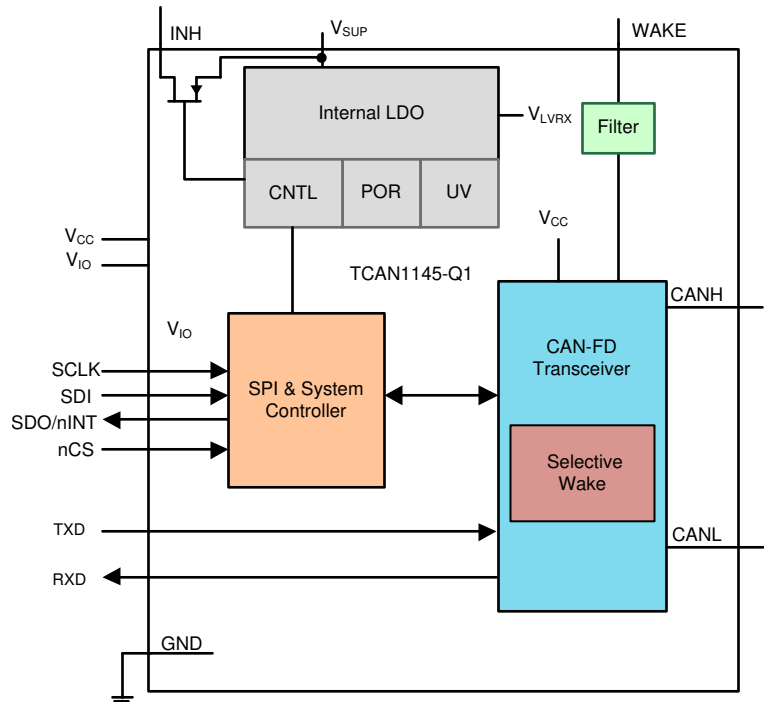


图 10-1. TCAN1145-Q1 功能方框图

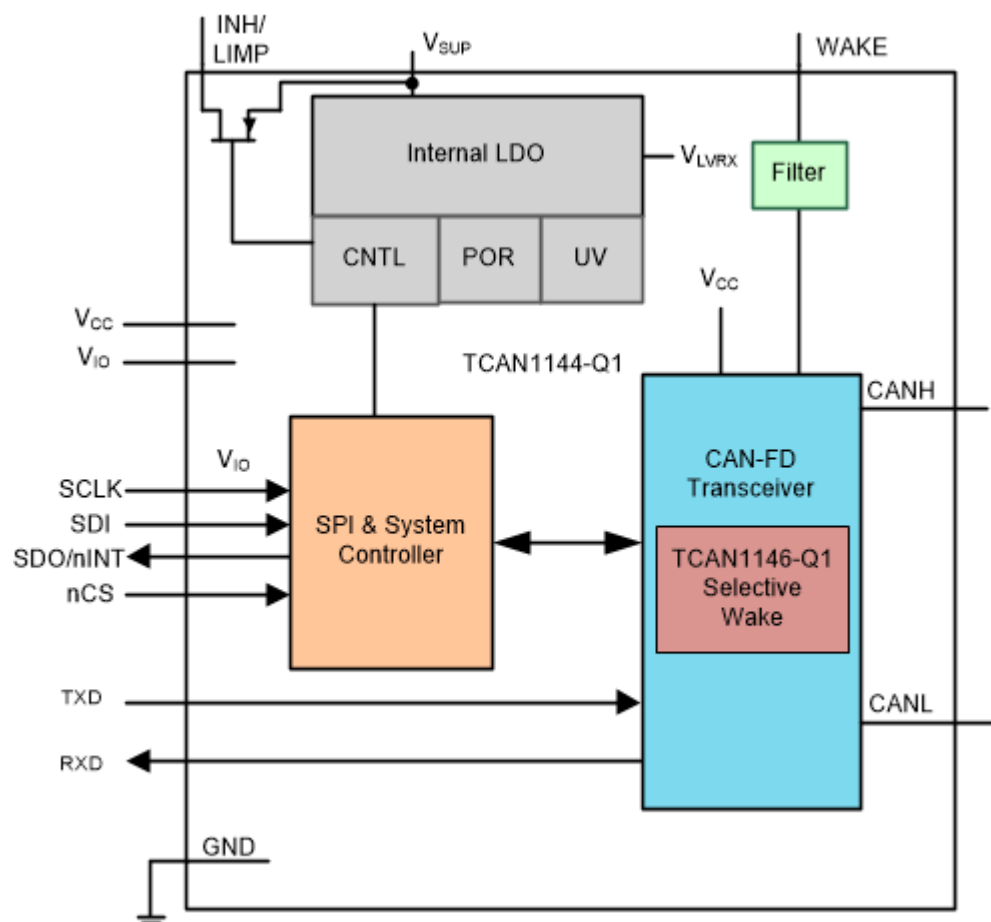


图 10-2. TCAN1144-Q1 和 TCAN1146-Q1 功能方框图

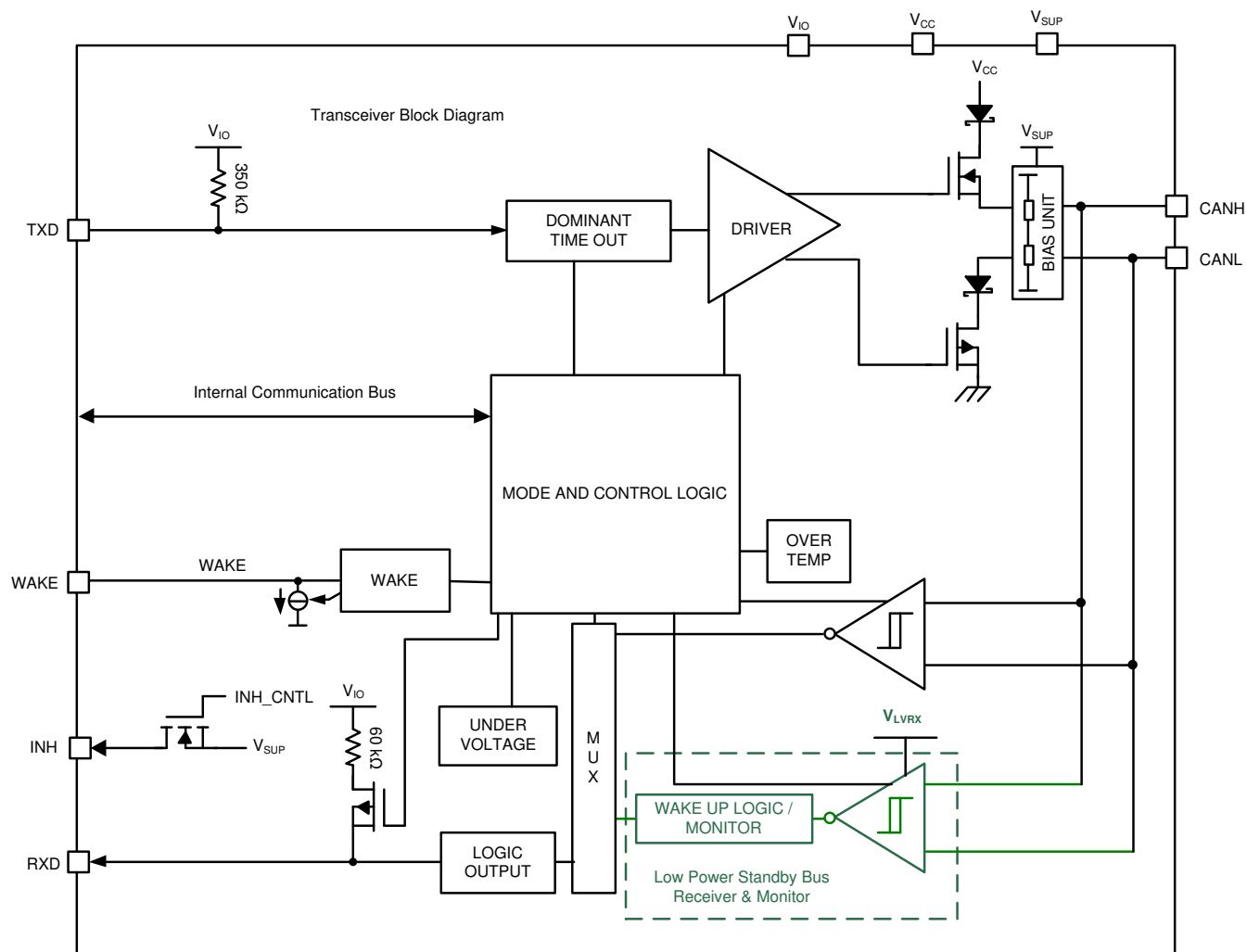


图 10-3. TCAN1145-Q1 CAN 收发器方框图

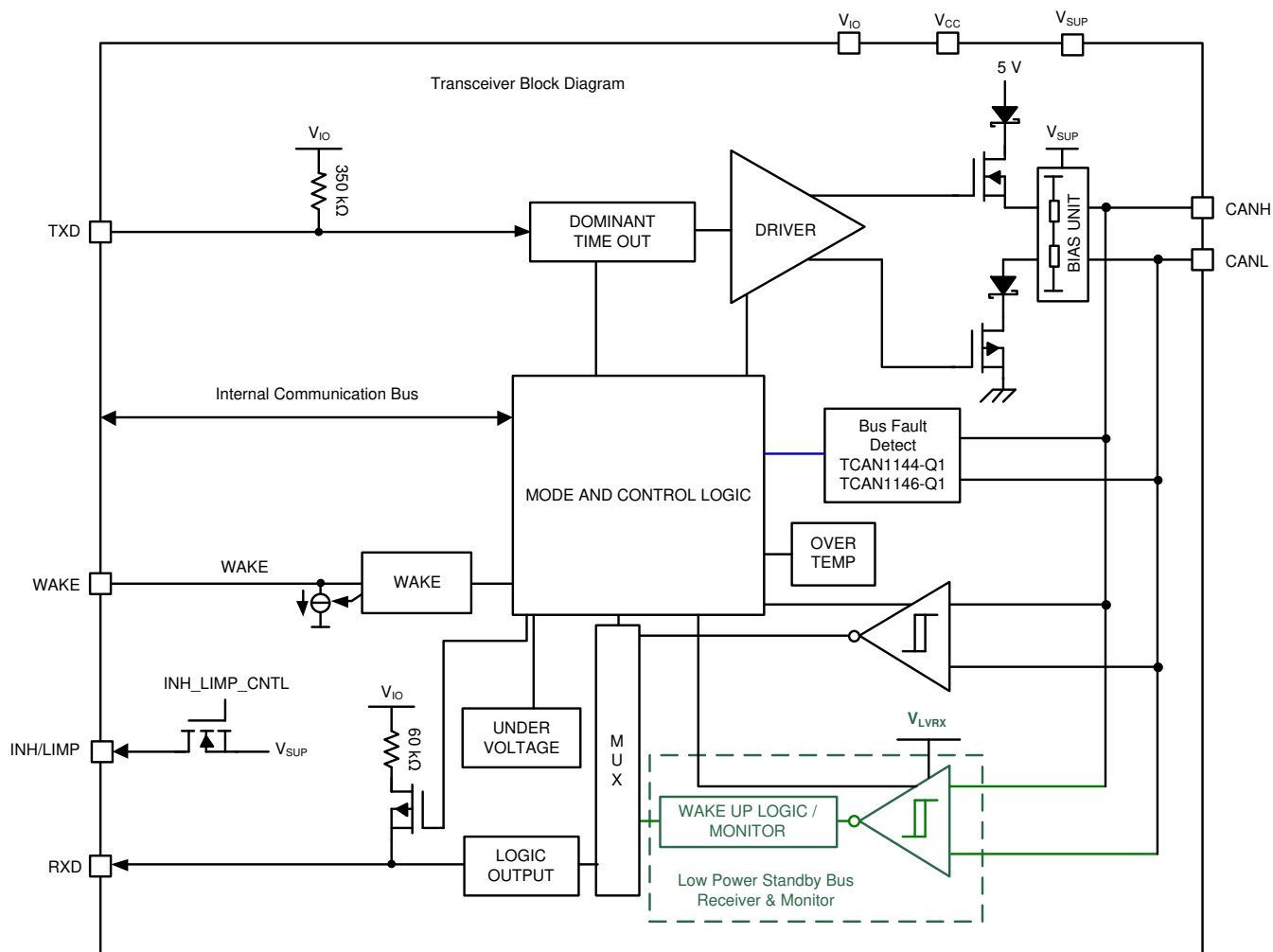


图 10-4. TCAN1144-Q1 和 TCAN1146-Q1 CAN 收发器方框图

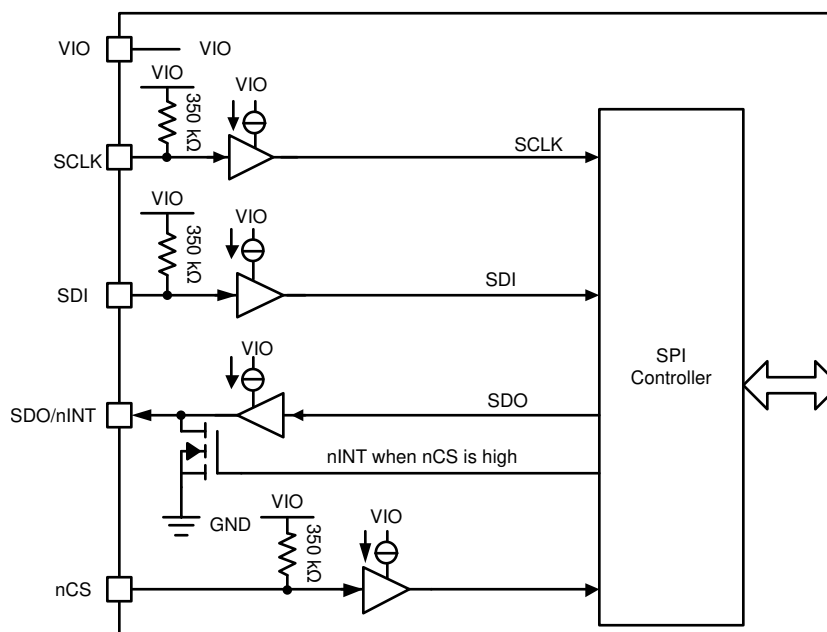


图 10-5. TCAN114x-Q1 SPI 和数字 IO 方框图

10.3 特性说明

10.3.1 V_{SUP} 引脚

此引脚连接到电池电源。它支持数字内核和低功耗 CAN 接收器的内部稳压器提供电源。

10.3.2 V_{IO} 引脚

V_{IO} 引脚提供与微处理器 IO 电压匹配的数字 IO 电压，从而避免了对电平转换器的要求。V_{IO} 支持 SPI 引脚。TCAN114x-Q1 系列支持具有 1.8V、3.3V 和 5V 输入/输出的处理器，这类处理器提供了最宽范围的控制支持。

10.3.3 V_{CC} 引脚

V_{CC} 引脚为内部 CAN 收发器提供 5V 电压。

10.3.4 GND

GND 引脚用于接地。散热焊盘应连接到 GND 层以实现散热。

10.3.5 INH/LIMP 引脚

INH 引脚是一个高电压输出引脚，可从 V_{SUP} 减去二极管压降来提供电压，从而启用外部高压稳压器。这些稳压器通常用于支持微处理器和 V_{IO} 引脚。除了睡眠模式外，INH 功能在所有其他模式下均打开。在睡眠模式下，INH 引脚会关闭，并进入高阻态。这允许在睡眠模式下将该节点置于最低功耗状态。如果不需要此功能，可通过使用 SPI 接口设置寄存器 8'h1A[6] = 1b 来禁用此功能。如果不需要此功能，TCAN1144-Q1 和 TCAN1146-Q1 可以通过设置寄存器 8'h1A[5] = 1b 将此引脚配置为跛行回家引脚。当配置为 LIMP 引脚时，它连接到外部电路以实现跛行回家模式。如果看门狗超时，器件默认开启跛行回家功能。要关闭 LIMP，必须发生三个连续（默认）的正确看门狗输入触发。通过使用 LIMP_SEL_RESET 寄存器 8'h1A[3:2] = 01b，可以将正确的看门狗输入触发数量更改为一个。如果启用了失效防护模式，则任何导致器件进入此模式的事件都会在启用 LIMP 的情况下导致 LIMP 引脚导通。将 1b 写入 LIMP_RESET 8'h1A[1] 可用于关闭 LIMP 引脚。

备注

该端子应视为“高压逻辑”端子，而不是电源输出；因此，它应用于驱动系统电源管理器件的 EN 端子，而不用作电源管理电源本身的开关。该端子不受电池反向保护，因此不应连接到系统模块外部。

10.3.6 WAKE 引脚

WAKE 引脚用于本地唤醒 (LWU)。节 10.4.4.2 部分对该功能进行了进一步说明。该引脚默认为双向边沿触发器，这意味着它可以在 WAKE 引脚转换的上升沿或下降沿识别本地唤醒 (LWU)。此默认值可通过 SPI 命令进行更改，该命令可将其配置为仅上升沿、仅下降沿、特定宽度和时序的脉冲，或者已滤波的上升沿或下降沿。这通过使用寄存器 8'h11[7:0] 来完成。引脚需要一个 22nF 电容器来在两个电阻器之间接地。

10.3.7 TXD 引脚

TXD 引脚是来自处理器的 CAN 总线输入。

10.3.8 RXD 引脚

RXD 引脚是 CAN 总线到处理器的输出。发生唤醒事件时，该引脚默认会被拉至低电平。通过设置寄存器 8'h12[2] = 1b (即 RXD_WK_CONFIG)，可将唤醒操作更改为脉冲。上电时，RXD 引脚会被拉低，因为器件已进入待机模式。RXD 引脚具有一个到 V_{IO} 的内部 60kΩ 上拉电阻，该上拉电阻在 V_{SUP} ≤ UV_{SUP}、POR 或器件处于睡眠模式时有效。

10.3.9 SDO/nINT 中断引脚

nINT 与 SPI 串行数据输出 (SDO) 功能共用此引脚并默认为仅 SDO。如果该引脚用作 nINT，则应将寄存器 8'h29[0] 设置为 1b，即 SDO_CONFIG。当配置用于支持 nINT 时，该引脚在 nCS 引脚为高电平时充当中断输出，并默认为下拉至低电平，用于全局中断 8'h50[7:0]。当 nCS 为低电平时，器件将使用 SPI 端口，此引脚是 TCAN114x-Q1 的串行数据输出。图 10-6 和 图 10-7 所示为使用 nINT 功能时的系统简图和时序图示例。

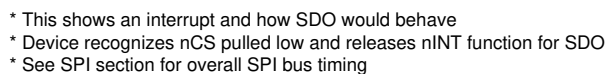


图 10-7. nINT 时序图

备注

- 要使用 nINT 功能，建议对 SPI 总线使用点对点架构，但不是必需的。
- 在多点系统中使用 nINT 功能时，建议在与 SPI 总线上的另一个器件通信之前，第一步是禁用此功能，然后在通信停止后重新启用。这可以避免中断破坏 SDO 线路。
- nINT 是寄存器 8'h50 至 8'h54 中所有未屏蔽故障的逻辑或。

10.3.10 nCS 引脚

nCS 引脚是 SPI 片选引脚。当该引脚被拉低且存在时钟时，器件可以写入或读取。

10.3.11 SCLK

SCLK 引脚是 TCAN114x-Q1 的 SPI 时钟。最大时钟速率为 4MHz。

10.3.12 SDI

当 nCS 为低电平时，该引脚是 SPI 串行数据输入引脚，用于对器件进行编程或请求数据。

10.3.13 CANH 和 CANL 总线引脚

这些是 CAN 高电平和 CAN 低电平差分总线引脚。这些引脚连接到 CAN 收发器和低电压 WUP CAN 接收器。本文通篇对这些引脚的功能进行了说明。请参阅节 11.1.2.2 以了解 CAN 总线偏置。

10.4 器件功能模式

TCAN114x-Q1 具有多种工作模式：正常模式、待机模式、监听模式、睡眠模式和失效防护模式以及两种受保护模式。前四个模式通过 SPI 寄存器 8h10[2:0] 进行选择。失效防护模式启用后，器件会因为各种故障条件而进入失效防护模式。受保护模式是一种经过修改的待机模式，用于在禁用失效防护模式时保护器件或总线。TCAN114x-Q1 接收到 WUP 或 LWU 事件时，会自动从睡眠模式切换到待机模式。当启用选择性唤醒 (TCAN1145-Q1 和 TCAN1146-Q1) 后，器件会在接收到 WUP 后查找唤醒帧 (WUF)。如果未接收到 WUF，器件会切换回睡眠模式。请参阅表 10-1，以了解各种模式以及每种模式下器件内处于运行状态的部分。

TCAN114x-Q1 状态图 (请参阅图 10-8、图 10-9 和图 10-10) 显示了 CAN 总线在每种工作模式下的偏置。

表 10-1. 模式概述

块	正常	待机	侦听	睡眠	失效防护	UV _{IO} 受保护	TSD 受保护 (失效防护禁用)
nINT (如果已启用)	打开	打开	打开	关闭	故障确定	关闭	打开
INH	打开	打开	打开	关闭	打开	打开	打开
LIMP (如果已启用) : TCAN1144-Q1 TCAN1146-Q1	关闭, 除非 WD 发生故障	关闭	关闭	关闭	打开 (如果已启用)	关闭	关闭
WAKE	关闭	打开	关闭	打开	请参阅注释	关闭	关闭
SPI	打开	打开	打开	打开 (如果 VIO 存在)	故障确定	关闭	打开
看门狗 : TCAN1144-Q1 TCAN1146-Q1	打开	打开	关闭	关闭	关闭	关闭	关闭
低功耗 CAN RX	关闭	打开	关闭	打开	打开	打开	打开
CAN 发送器	打开	关闭	关闭	关闭	关闭	关闭	关闭
CAN 接收器	打开	关闭	打开	关闭	关闭	关闭	关闭

备注

失效防护模式具有多个状态为故障确定的模块。下面提供了说明。

- 如果故障情况是 UV_{CC} 或 TSD，则 NINT 和 SPI 可处于运行状态。如果故障情况是 UV_{IO} ，则这些模块将关闭。
 - 在失效防护模式下，INH (默认值) 处于开启状态，因此处理器通电并可以读取发生了什么故障。使用失效防护计数器时，在设定次数的唤醒并返回失效防护周期后，可将 INH 编程为关闭再打开。
 - 低功耗 CAN (WUP) 接收器由 V_{SUP} 供电。 UV_{SUP} 事件将导致该接收器关闭。
 - 一旦达到失效防护计数器限值并且如果寄存器 8' h17[6:4] = 100b、FS_CNTR_ACT，器件将进入睡眠模式并且不响应唤醒请求。为了使器件恢复正常运行，需要进行硬复位 (下电上电)。
 - 在失效防护模式下，SWE 计时器启动并且器件会忽略唤醒事件，直到故障清除。一旦故障清除，WAKE 引脚就会进入运行状态。
 - 如果 SWE 计时器超时，器件将进入睡眠模式。即使故障清除并且没有发生唤醒事件或者器件没有发生 SPI 通信，例如改变模式，也会发生这种情况。
-

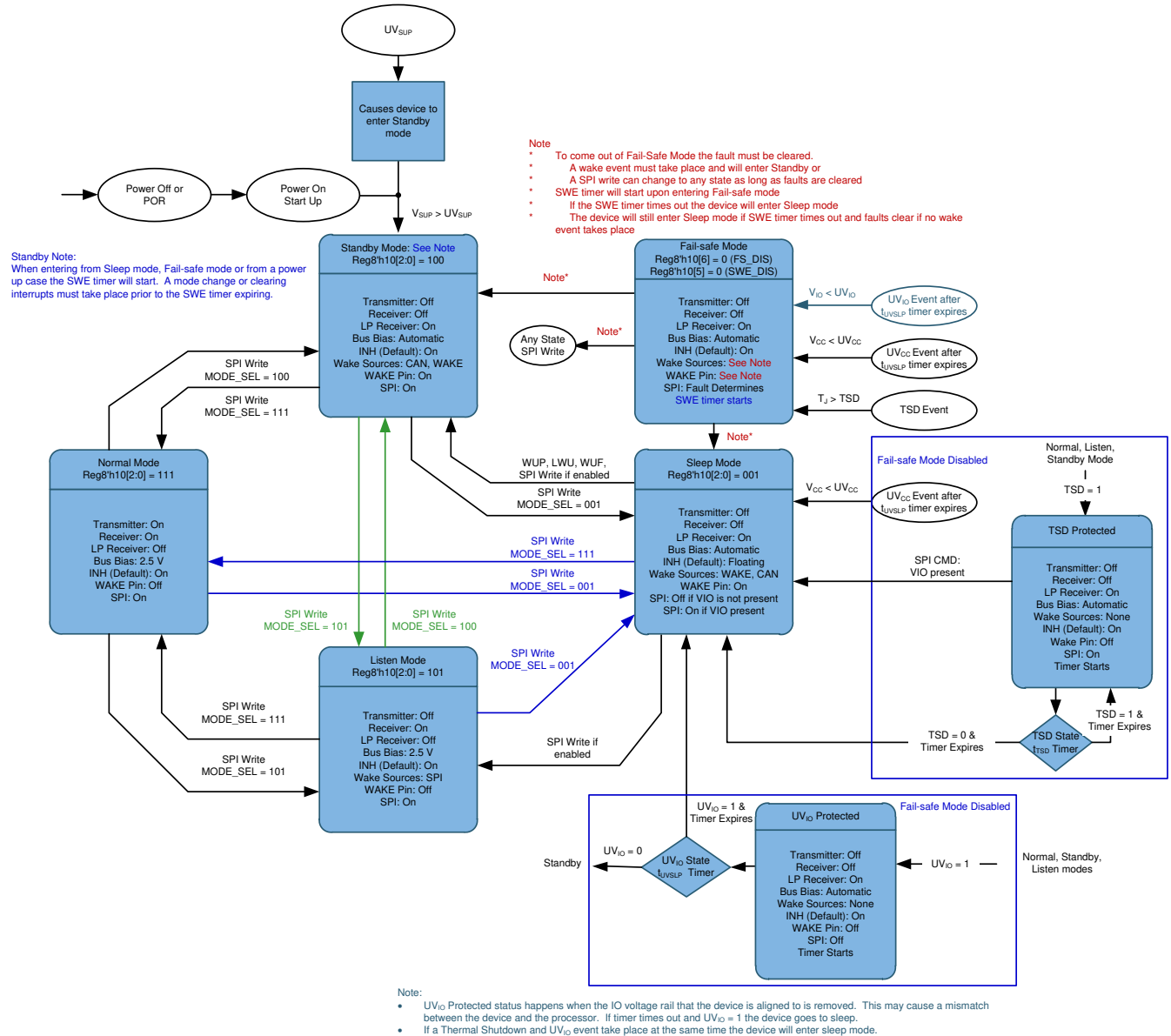


图 10-8. TCAN1145-Q1 器件状态图



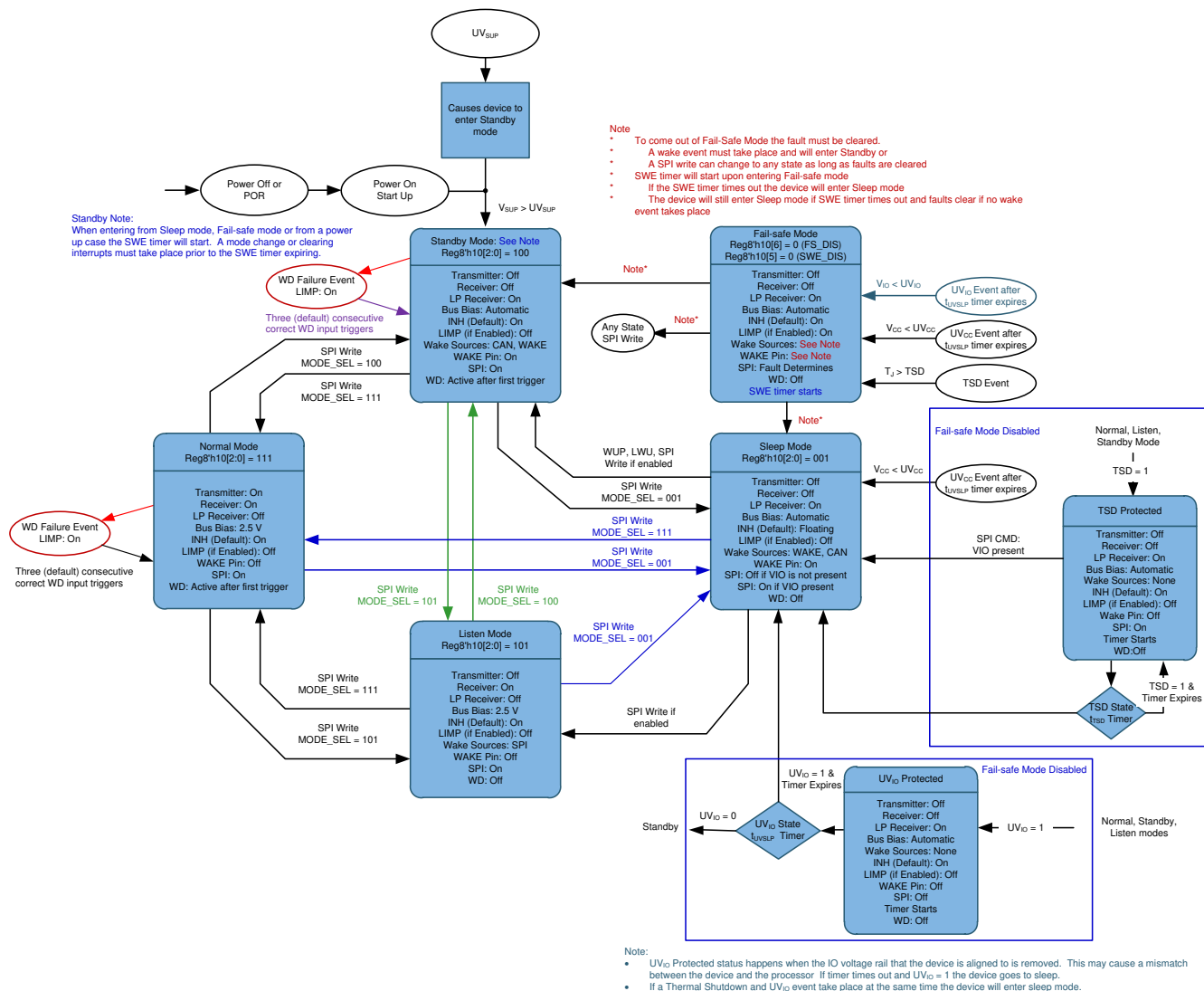


图 10-10. TCAN1144-Q1 器件状态图

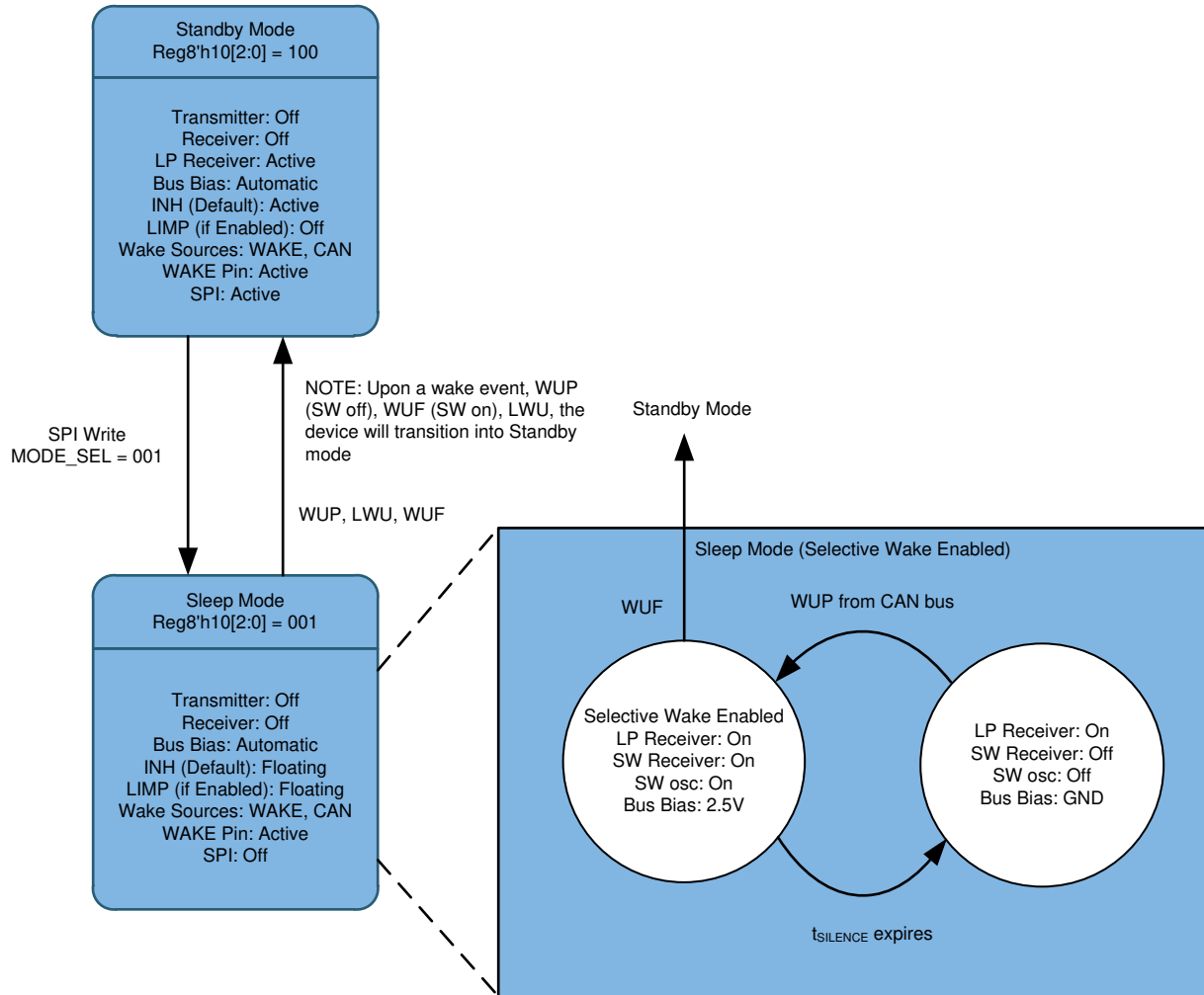


图 10-11. TCAN1145-Q1 和 TCAN1146-Q1 选择性唤醒启用睡眠模式

备注

对于状态图，默认情况下 SPI 在睡眠模式下处于关闭状态。如果存在 V_{IO} ，SPI 将在睡眠模式下工作，但数据速率会降低，这将包括选择性唤醒子状态，如图 10-11 所示。

10.4.1 正常模式

此模式是器件的正常运行模式。CAN 驱动器和接收器均能完全正常运行且 CAN 通信双向进行。驱动器将来自 CAN FD 控制器的 TXD 信号上的数字输入转换为 CANH 和 CANL 上的差分输出。接收器将来自 CANH 和 CANL 的差分信号转换为到 CAN FD 控制器的 RXD 信号上的数字输出。正常模式通过 SPI 接口来启用或禁用。

当失效防护模式和 SWE 计时器启用时，进入正常模式的 SPI 命令将关闭 SWE 计时器。建议清除该过程中的任何中断。有两种情况会导致 SWE 计时器在正常模式下启动。

- CANSLNT_SWE_DIS = 0，这会在 CANSLNT 中断设置后启动 SWE 计时器。需要清除 CANSLNT 中断才能停止该计时器。
- CANSLNT_SWE_DIS = 1 (默认值)，这会在没有总线活动的时间超过 $t_{SILENCE}$ 时启动 SWE 计时器。总线活动将清除 $t_{SILENCE}$ 计时器并复位 SWE 计时器。

当 SWE 计时器超时，器件将进入睡眠模式。

10.4.2 待机模式

在待机模式下，总线发送器不发送数据，正常模式接收器也不接收数据。在此模式下，有几个模块处于运行状态。低功耗 CAN 接收器会主动监控总线的唤醒模式 (WUP)。WAKE 引脚监视器处于运行状态。SPI 接口处于运行状态，因此微处理器可以读取和写入存储器中的状态和配置寄存器。如果使用了此功能，INH 引脚会处于运行状态，以便为 V_{IO} 控制器提供一个使能信号。发生总线 WUP 事件、WUF 事件或从 WAKE 引脚进行本地唤醒时，器件会自动从睡眠模式切换到待机模式。如果存在 V_{IO}，则器件可通过 SPI 模式更改命令唤醒。

发生上电、上电复位或从睡眠模式唤醒的事件时，TCAN114x-Q1 进入待机模式。此情况下将启动 SWE 计时器 (t_{INACTIVE})，进而要求处理器重置中断标志或者将器件配置为正常模式或监听模式。如果处理器没有正确启动，此功能可确保节点处于最低功耗模式。当器件已进入睡眠模式并接收到唤醒事件 WUP、WUF 或 LWU 时，也会发生这种自动模式更改。要针对睡眠事件禁用此功能，必须将寄存器 8'h1C[7] (SWE_DIS) 设置为 1。这不会在发生上电或上电复位时禁用该功能。

下面介绍了选择性唤醒如何在 TCAN1145-Q1 和 TCAN1146-Q1 的睡眠模式和待机模式之间进行交互。

- 上电时，器件处于待机状态。清除所有唤醒标志 (PWRON、WUP/LWU) 和配置的选择性唤醒寄存器，然后设置选择性唤醒配置 (SWCFG = 1) 和选择性唤醒启用 (SW_EN = 1)。
- 当 SWCFG = 1 且器件处于睡眠模式时，低功耗 WUP 接收器处于运行状态并等待 WUP。
- 接收到 WUP 后，WUF 接收器处于运行状态。
- 器件接收唤醒帧并确定是否已请求唤醒节点。
 - 如果 WUF 是有效匹配，器件将唤醒节点并进入待机模式。
 - 如果 WUF 不是有效匹配，器件将保持睡眠模式。
- 从 WUF (CANINT)、FRAME_OVF 或 LWU (如果已启用) 等任意类型发生唤醒中断时，器件都将进入待机模式。

备注

在待机模式下，当 PWRON、LWU、CANINT 和 FRAME_OVF 中断已清除时，RXD 引脚将释放回高电平。

10.4.3 仅监听模式

在此模式下，CAN 发送器仅在启用接收器的情况下被禁用。CAN 总线上的数据可以在 RXD 引脚上看到，但 TXD 上的任何数据都无法到达 CAN 总线。除看门狗关闭外，所有其他功能与正常模式相同。当失效防护模式和 SWE 计时器启用时，仅监听模式中的行为与正常模式中一样。

10.4.4 睡眠模式

除了通常会禁用 SPI 接口和 INH 外，睡眠模式与待机模式相似。由于低功耗 CAN 接收器由 V_{SUP} 供电，因此实现人员可以关闭 V_{IO}。如果睡眠模式中存在 V_{IO}，则可以进行 SPI 访问，但速率会降低。如果在将 nCS 拉为低电平与开始读取或写入之间至少使用 10 μs 延迟，则可以利用最大 SPI 速率。如果 V_{IO} 关闭，SPI 接口将关闭；这时，要退出睡眠模式，唯一方法是通过唤醒事件或下电上电。器件提供了睡眠模式状态标志，以确定器件是通过正常运行进入睡眠模式，还是由故障导致模式变化。寄存器 8'h52[7] 提供该状态。如果故障导致器件进入睡眠模式，该标志会设置为 1。

备注

睡眠模式和待机模式之间的差异

- 睡眠模式通过关闭到 VREG 启用引脚的 INH，从而关闭到节点的电源，因此可以降低整个节点的功耗。
- 相对于正常模式，待机模式可以降低 TCAN114x-Q1 的功耗，但其功耗高于睡眠模式，因为启用了 INH，从而打开节点处理器 VREG。SPI 接口处于运行状态。

10.4.4.1 在待机模式下通过 RXD 请求进行总线唤醒 (BWRR)

TCAN114x-Q1 支持低功耗睡眠模式和待机模式，并使用称为通过 RXD 请求进行总线唤醒 (BWRR) 的 CAN 总线唤醒机制。一旦接收到这种模式，TCAN114x-Q1 就会从睡眠模式自动切换到待机模式，并在 nINT 引脚（如果已启用）上插入一个中断，以向主机微处理器指示总线处于运行状态，并且处理器应唤醒并为 TCAN114x-Q1 提供服务。在睡眠模式下会启用低功耗接收器和总线监视器，以允许通过 CAN 总线发出 RXD 唤醒请求。唤醒请求是连接到 RXD（驱动为低电平）的输出，如图 10-12 所示。外部 CAN FD 控制器会监视 RXD 的转换情况（从高电平转换为低电平），然后根据 RXD 唤醒请求重新激活器件，使其进入正常模式。在此模式下，如果 t_{SILENCE} 已过期，则在 BWRR 之前，CAN 总线端子会被弱下拉至 GND，请参阅图 9-2。

该器件使用 ISO 11898-2:2016 标准中的唤醒模式 (WUP) 来将总线流量限定为唤醒主机微处理器的请求。总线唤醒请求会以“下降沿加低电平”的形式发送给集成式 CAN FD 控制器，其中低电平信号对应于 RXD 端子上的“滤波”总线显性信号 (BWRR)。

唤醒模式 (WUP) 包括：

- 至少为 $t_{\text{WK_FILTER}}$ 的滤波显性总线时间，后跟
- 至少为 $t_{\text{WK_FILTER}}$ 的滤波隐性总线时间，后跟
- 至少为 $t_{\text{WK_FILTER}}$ 的第二个滤波显性总线时间

检测到 WUP 后，器件会开始在 RXD 引脚上发出唤醒请求 (BWRR)。该引脚的行为由寄存器 h'12[2] 确定。如果 h'12[2] = 0，一旦接收到满足显性、隐性、显性滤波时间的 WUP 模式，RXD 引脚就会被拉低。第一个滤波显性信号会发起 WUP，之后总线监视器会等待滤波隐性信号；其他总线通信不会使总线监视器复位。接收到滤波隐性信号后，总线监视器会等待另一个滤波显性信号；其他总线通信不会使总线监视器复位。在接收到第二个滤波显性信号后，总线监视器会立即识别 WUP 并切换到 BWRR 模式。

对于被视为已滤波的显性或隐性信号，总线必须保持该状态超过 $t_{\text{WK_FILTER}}$ 时间。由于 $t_{\text{WK_FILTER}}$ 存在变化性，可以分为以下几种情况来判定。

- 时间短于 $t_{\text{WK_FILTER(MIN)}}$ 的总线状态不会被检测为 WUP 的一部分，因此不会生成 BWRR。
- $t_{\text{WK_FILTER(MIN)}}$ 和 $t_{\text{WK_FILTER(MAX)}}$ 之间的总线状态时间被检测为 WUP 的一部分，并且可能会生成 BWRR。
- 时间超过 $t_{\text{WK_FILTER(MAX)}}$ 的总线状态始终会被检测为 WUP 的一部分，因此始终会生成 BWRR。

请参阅图 10-12 以了解 WUP 的时序图。

用于 WUP 和 BWRR 的模式和 $t_{\text{WK_FILTER}}$ 时间可防止噪声和总线卡在显性状态故障导致错误的唤醒请求，同时允许任何 CAN 或 CAN FD 报文发起 BWRR。如果器件切换到正常模式，或者 V_{CC} 上发生欠压事件，则会丢失 BWRR。WUP 模式必须在 $t_{\text{WK_TIMEOUT}}$ 时间内发生；否则，器件会处于等待下一个隐性信号和有效 WUP 模式的状态。

如果 h'12[2] = 1，RXD 引脚会在 $t_{\text{TOGGLE}} = 10\mu\text{s}$ 内从低电平切换到高电平再切换到低电平，直到器件进入正常或监听模式。BWRR 会在加电时以及退出睡眠模式或某些失效防护模式条件后，在待机模式下激活。如果 SPI 写入将器件置于待机模式，RXD 引脚将处于高电平，直到发生唤醒事件。随后，RXD 引脚的行为与从睡眠模式唤醒时的行为类似。

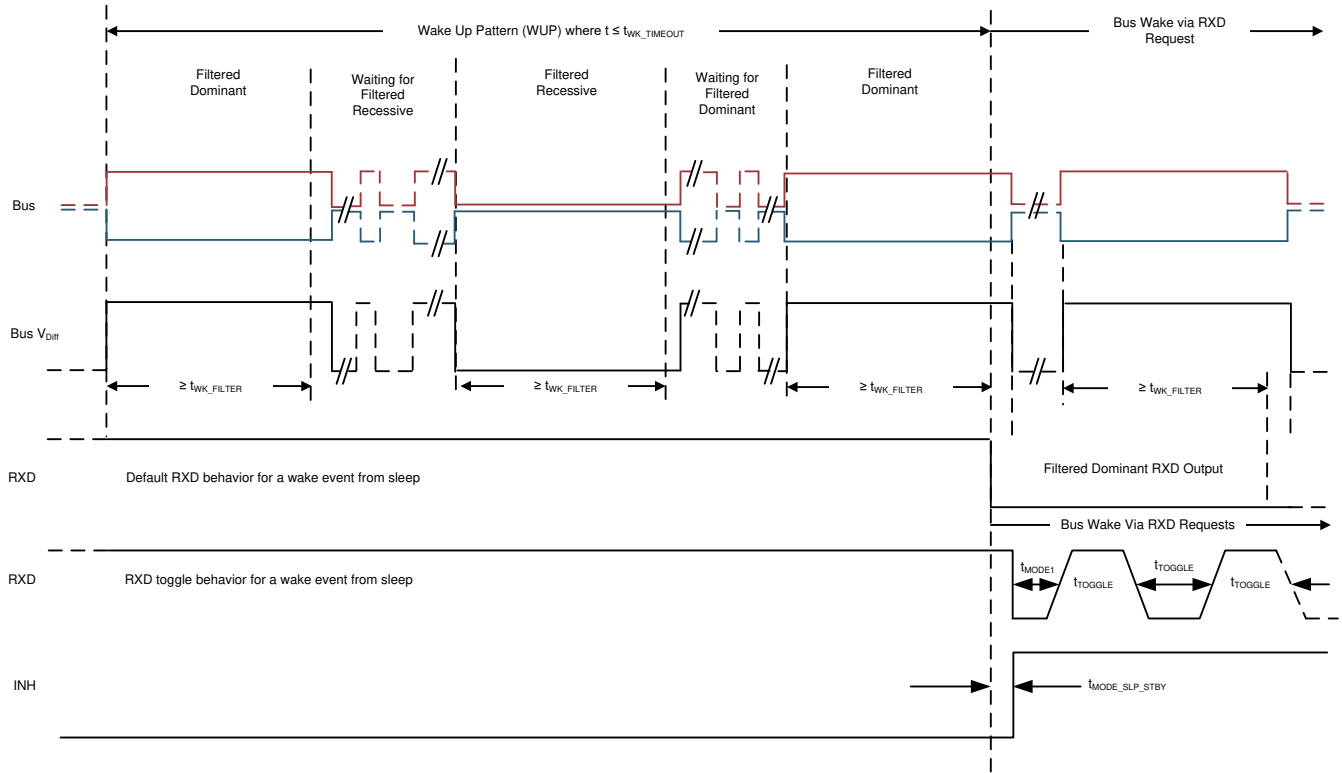


图 10-12. 唤醒模式 (WUP) 和 RXD 总线唤醒请求 (BWRR)

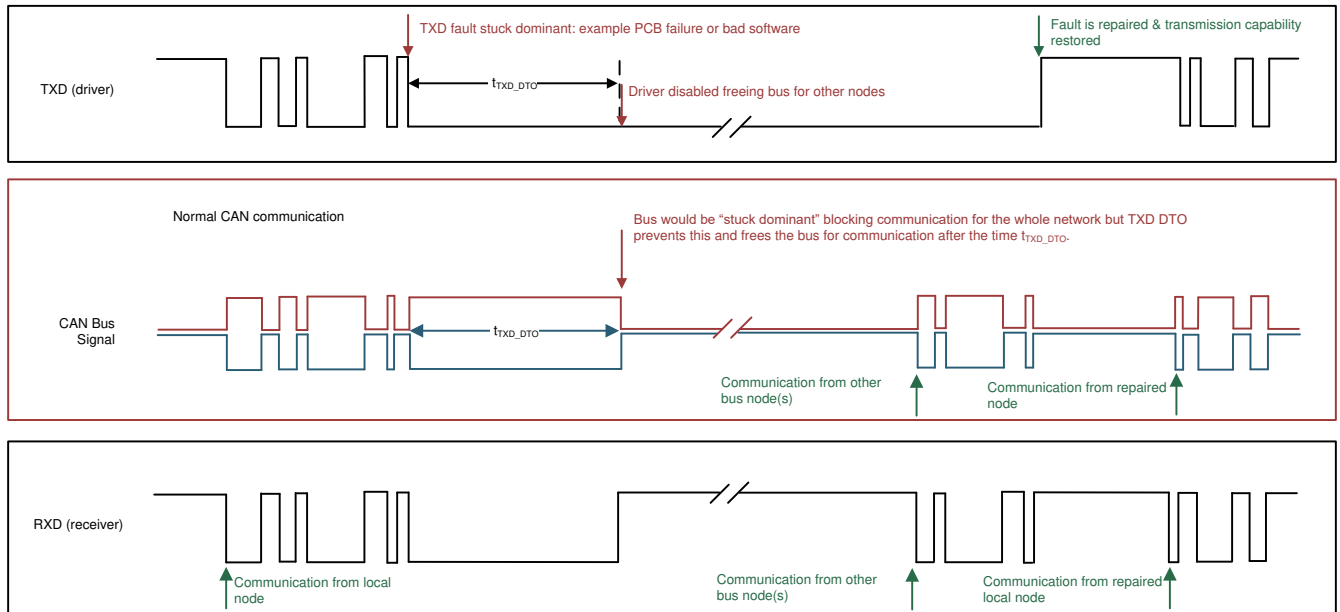


图 10-13. TXD DTO 的时序图示例

10.4.4.2 通过 WAKE 输入端子实现本地唤醒 (LWU)

WAKE 端子是一个接地偏置输入端子，可支持通过电压转换用于本地唤醒 (LWU) 请求的高电压唤醒输入。由于该端子具有双向输入阈值，因此可以在低电平到高电平或高电平到低电平转换时触发 LWU 事件。该端子可与 V_{SUP} 或接地开关配合使用。如果不使用该端子，则应将其拉至接地，以避免不必要的寄生唤醒事件。

WAKE 引脚默认为双向输入，但可通过 WAKE_CONFIG 寄存器 11h[7:6] 配置为上升沿和下降沿转换，具体请参阅图 10-14 和图 10-15。在器件进入睡眠模式后，WAKE 端子电压电平需要在 t_{WAKE} 内一直处于低电平或高电平状态，才能确定 WAKE 输入的状态转换。

通过 WAKE 引脚还可以使用另外两种唤醒方法：脉冲唤醒和滤波唤醒。对于脉冲唤醒输入，WAKE 引脚上的脉冲必须在指定时间内才会被视为有效。对于脉冲唤醒配置和滤波唤醒配置，宽度小于 $t_{WAKE_INVALID}$ 的脉冲会被滤除。对于脉冲配置，脉冲必须位于 $t_{WK_WIDTH_MIN}$ 和 $t_{WK_WIDTH_MAX}$ 之间，具体请参阅图 10-16。此图提供了三个脉冲以及器件是否唤醒的示例。 $t_{WK_WIDTH_MIN}$ 由寄存器 11h[3:2] 设置的 $t_{WK_WIDTH_INVALID}$ 值确定。有两个区域中可能会检测到脉冲，也可能不会。通过使用寄存器 1Bh[1] WAKE_WIDTH_MAX_DIS，可将脉冲模式配置为滤波唤醒输入。向该位写入 1 将禁用 $t_{WK_WIDTH_MAX}$ ，并且 WAKE 输入将基于寄存器 11h[3:2] 的配置，该寄存器选择 $t_{WK_WIDTH_INVALID}$ 和 $t_{WK_WIDTH_MIN}$ 值。小于 $t_{WK_WIDTH_INVALID}$ 的唤醒输入将被滤除，如果超过 $t_{WK_WIDTH_MIN}$ ，INH 将导通，并且器件将进入待机模式。这两个区域之间的区域可能被识别，也可能不被识别，请参阅图 10-17。寄存器 12h[7] 确定所识别脉冲或滤波器边沿的方向。WAKE 引脚的状态可通过寄存器 11h[5:4] 来确定。当 WAKE 引脚发生变化时，器件会将其记为上升沿或下降沿。然后在向这些位中写入 00 之前一直锁存。

LWU 电路在睡眠模式、待机模式和进入睡眠的转换状态下处于运行状态。如果发生有效的 LWU 事件，器件将转换为待机模式。LWU 电路在正常模式下未激活。WAKE 引脚上的恒定高电平有一个到 V_{SUP} 的内部上拉电阻，而 WAKE 引脚上的恒定低电平有一个到 GND 的内部下拉电阻。上电时，这可能看起来像 LWU 事件，并且可能会被标记为该事件。

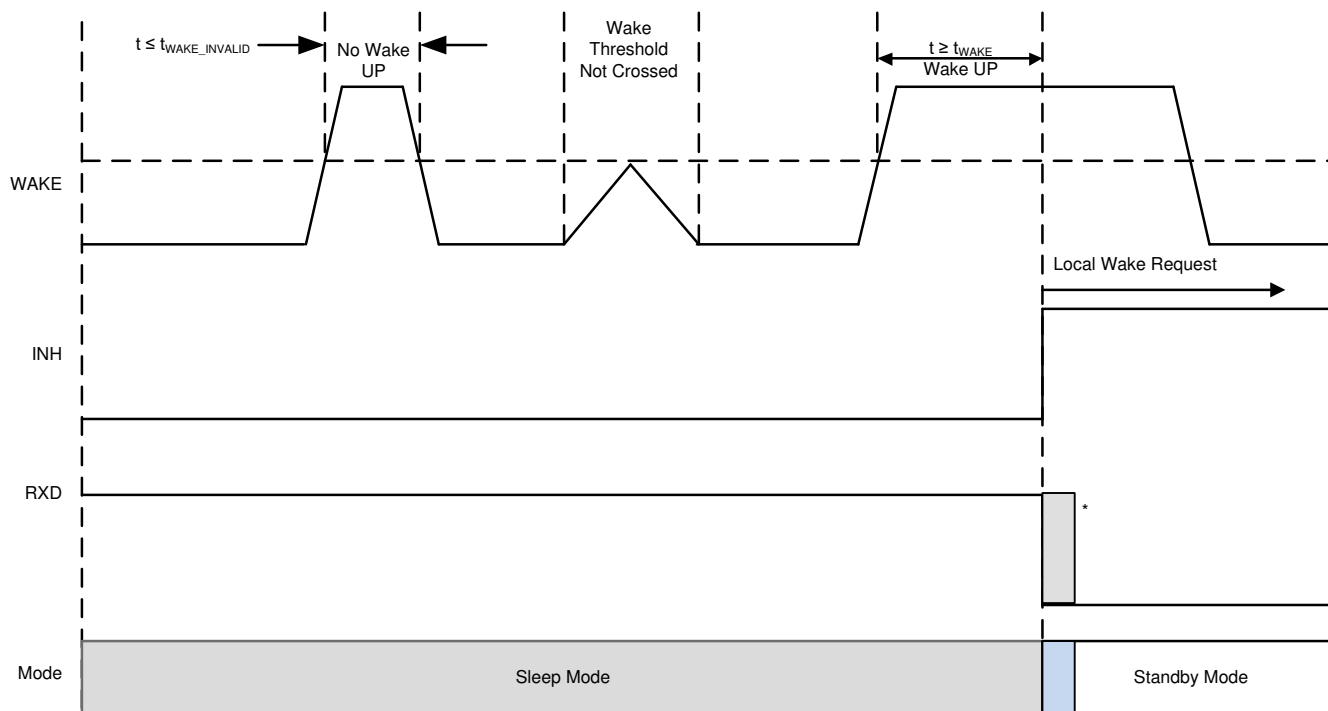


图 10-14. 本地唤醒 - 上升沿

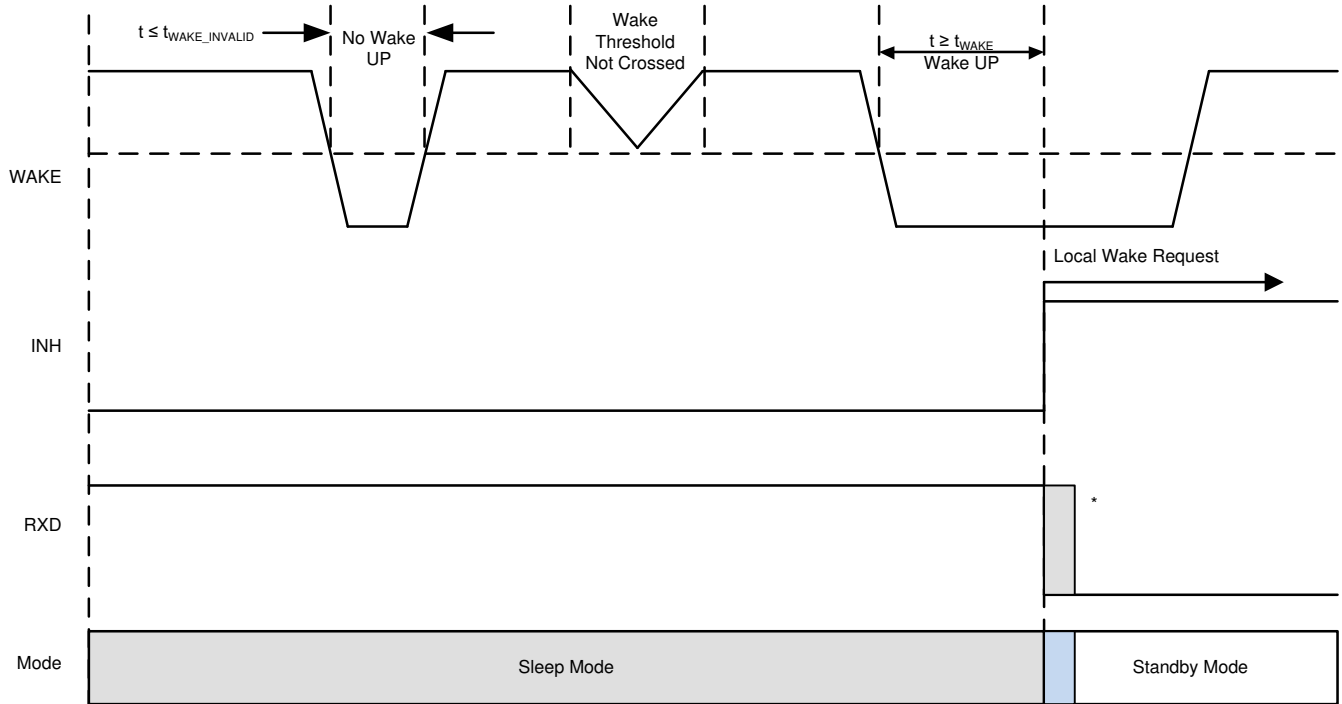


图 10-15. 本地唤醒 - 下降沿

备注

当为 WAKE 引脚选择了上升沿或下降沿时，该边沿之前的状态需要一个 t_{WAKE} 周期。

- 如果选择了上升沿并且器件以 WAKE 高电平进入睡眠模式，则在上升沿唤醒事件之前必须至少存在 t_{WAKE} 的低电平
- 如果选择了下降沿并且器件在 WAKE 低电平时进入睡眠状态，则在下降沿唤醒事件之前必须至少存在 t_{WAKE} 的高电平
- 双向边沿不需要此要求（默认）
- 图 10-14 和图 10-15 提供了上升沿或下降沿 WAKE 输入的示例。 t_{WAKE} 基于从有效 WUP 到 INH 导通所需的时间。当 $V_{IO} > UV_{IO}$ 且 $V_{CC} > UV_{CC}$ 并且进入待机模式后，RXD 将被拉低。

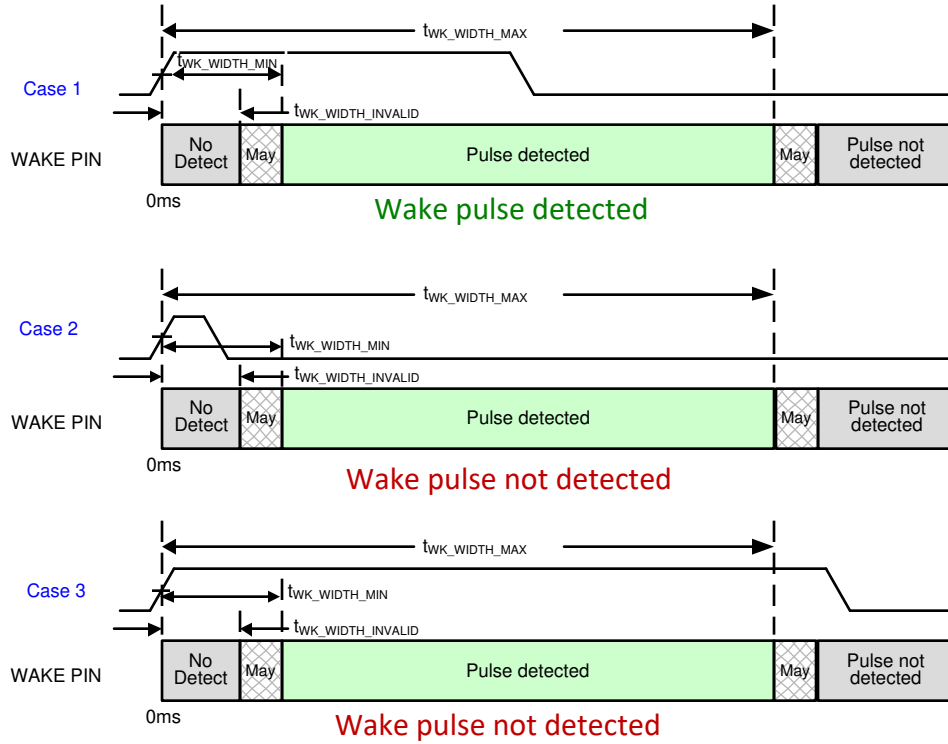


图 10-16. WAKE 引脚脉冲行为

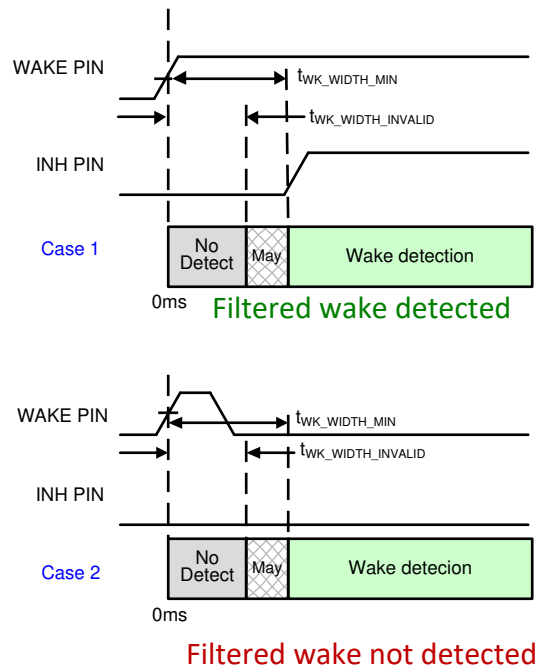


图 10-17. WAKE 引脚滤波行为

10.4.5 选择性唤醒

TCAN1145-Q1 和 TCAN1146-Q1 支持根据 ISO 11898-2:2016 进行选择性唤醒。

10.4.5.1 选择性唤醒 (TCAN1145-Q1 和 TCAN1146-Q1)

这是器件的中等省电模式。WUF 接收器开启并在内部连接到帧检测逻辑，该逻辑会查找数据表的“帧检测”部分中所述的唤醒帧 (WUF)。在这种状态下，CAN 总线数据不会放在 RXD 引脚上。该器件由来自系统电池的 V_{SUP} 电源供电。

选择性唤醒模式下的有效唤醒源为：

- 唤醒帧 (WUF)
- WAKE 引脚本地唤醒 (LWU)。WAKE 引脚上的事件必须与寄存器 8'h11[7:6] 中 WAKE 引脚的编程要求相匹配
- 帧溢出 (FRAME_OVF)
- 进入另一状态的 SPI 命令

如果发生 WUF 和/或 LWU 事件，则会设置相应唤醒事件标志 (WUF 和/或 LWU) 标志的唤醒请求。此时，会使用 nINT 引脚 (如果启用) 并通过下拉 RXD 引脚向 MCU 提供中断。

要进入选择性唤醒模式，必须满足以下条件：

- 设置了选择性唤醒配置 (SWCFG) 标志
 - 所有选择性唤醒寄存器必须在读取之后写入，以确保它们得到正确编程，以实现正确的帧检测和选择性唤醒配置。配置完成后，SWCFG 位应设置为 1。
- 选择性唤醒错误 (SWERR) 标志会清除
- 设置选择性唤醒启用 (SW_EN)= 1、寄存器 8'h10[7] = 1

备注

如果故障状况或 FRAME_OVF 强制器件进入睡眠模式、禁用了失效防护模式，或进入失效防护模式，则将禁用 SW_EN，同时关闭选择性唤醒功能。

10.4.5.2 帧检测 (TCAN1145-Q1 和 TCAN1146-Q1)

帧检测逻辑支持处理来自 CAN 总线的串行数据或 CAN 帧。该器件具有选择性唤醒控制寄存器，可设置该器件通过 CAN ID (11 位或 29 位) 或 CAN ID 加上数据帧 (包括数据屏蔽) 来查找已编程的匹配。如果从总线接收到的已检测 CAN 帧与帧检测逻辑中的配置要求相匹配，则该帧称为唤醒帧 (WUF)。

在启用或使用帧检测之前，需要在器件寄存器中正确配置 WUF 验证或匹配所需的数据。正确配置器件以允许帧检测或选择性唤醒功能后，必须设置 SWCFG (选择性唤醒配置) 以加载器件的 WUF 参数。如果检测到有效的 WUF，则会通过 CANINT 标志显示，包括选择性唤醒。

当帧检测已启用且总线从有效 WUP 偏置到 2.5V 时，可能会发生其他几种操作，因为逻辑正在解码器件在总线上接收到的 CAN 帧，包括错误检测和计数以及通过 CAN_SYNC 和 CAN_SYNC_FD 标志指示 CAN 帧的接收。

如果在帧检测模式下发生帧溢出 (FRAME_OVF)，则会禁用该模式并清除 SW_EN 位。

当帧检测已启用时，如果从接收器偏置未打开的模式转换，则在帧检测稳定之前，对于 500kbps 及更低的数据速率，器件可忽略多达四个 CAN 帧，而对于 500kbps 以上的数据速率，则最多可忽略八个 CAN 帧。

正确配置器件以使用帧检测和选择性唤醒的过程如下：

- 写入所有用于帧检测 (选择性唤醒) 的控制寄存器、选择性唤醒配置 1-4 (寄存器 8'h44 至 8'h47) 以及 ID 和 ID 掩码 (寄存器 8'h30 和 8'h40)。
- 建议读取所有选择性唤醒寄存器，从而允许软件确认器件已写入并已正确配置。
- 将选择性唤醒配置 (SWCFG) 位设置为 1 并将寄存器 8'4F[7] 设为 1b。
- 设置选择性唤醒启用 = 1，寄存器 8'h10[7] = 1b。

如果之后从“帧溢出”标志中发生 SWERR 中断，则需要清除“帧溢出”中断，然后必须再次将 SWCFG 位设置为 1。

10.4.5.3 唤醒帧 (WUF) 验证 (TCAN1145-Q1 和 TCAN1146-Q1)

当满足以下所有条件时，接收到的帧应作为唤醒帧 (WUF) 有效：

- 当 DLC (数据长度代码) 匹配未禁用时，接收到的帧是传统 CAN 数据帧。DLC 匹配禁用时，该帧也可以是远程帧。
- 接收到的传统 CAN 帧的 ID (如 ISO 11898-1:2015 8.4.2.2 中定义) 与相关位位置中配置的 ID 完全匹配。相关的位位置由节 10.4.5.5 中所示的 ID 掩码给出
- 接收到的传统 CAN 数据帧的 DLC (如 ISO 11898-1:2015 8.4.2.4 中定义) 与配置的 DLC 完全匹配。请参阅节 10.4.5.6 所示的机制。或者，可以在实现中通过配置来禁用此 DLC 匹配条件。
- 当 DLC 大于 0 且启用了 DLC 匹配时，接收帧的数据字段 (如 ISO 11898-1:2015 8.4.2.5 中定义) 会在位位置至少设置一个位，该位置对应于配置的数据掩码中的设置位。请参阅节 10.4.5.5 所示的机制。
- 这时接收到了正确的循环冗余校验 (CRC)，包括隐性 CRC 定界符，并且在确认 (ACK) 间隙之前未检测到任何错误 (根据 ISO 11898-1:2015 10.11) 。

10.4.5.4 WUF ID 验证 (TCAN1145-Q1 和 TCAN1146-Q1)

在所有必需的位位置中，接收帧的 ID 都要与配置的 ID 相匹配。相关的位位置由 8'h30 到 8'h33 中配置的 ID 以及 8'h34 到 8'h38 中编程的 ID 掩码决定。器件支持传统基帧格式 (CBFF) 11 位基本 ID 和传统扩展帧格式 (CEFF) 29 位扩展 ID 和 ID 掩码。除了“无关”位外，所有被屏蔽的 ID 位都必须与为 WUF 验证配置的 ID 位完全匹配。如果被屏蔽的 ID 位配置为“无关”，则该 ID 中同时接受“1”和“0”。在 ID 掩码寄存器中，1 表示“无关”。

图 10-18 显示了有效 WUF ID 和相应 ID 掩码寄存器的示例

Configured ID	1	0	0	0	1	0	1	0	0	1	0
Mask Register	c	c	c	c	c	c	c	c	c	d	d
Valid WUF IDs	1	0	0	0	1	0	1	0	0	0	0
	1	0	0	0	1	0	1	0	0	0	1
	1	0	0	0	1	0	1	0	0	1	0
	1	0	0	0	1	0	1	0	0	1	1
Non - valid WUF IDs	1	0	0	0	1	0	1	0	1	x	x
	1	0	0	0	1	0	1	1	0	x	x
	1	0	0	0	1	0	1	1	1	x	x
	1	0	0	0	1	0	0	0	0	x	x

d = don't care
c = care

图 10-18. WUF 的 ID 和 ID 掩码示例

10.4.5.5 WUF DLC 验证 (TCAN1145-Q1 和 TCAN1146-Q1)

如果设置了数据掩码位，则接收帧的 DLC (数据长度代码) 必须与配置的 DLC 完全匹配。DLC 在 8'h38[4:1] 中配置。数据掩码位在 8'h38[0] 中设置。虽然该表中包含 FD DLC，但请务必注意，选择性唤醒仅适用于传统 CAN 帧，因此 CAN FD 代码不用于 WUF 验证。

表 10-2. DLC

帧	数据长度码				数据字节数。
	DLC3	DLC2	DLC1	DLC0	
传统帧和 FD 帧	0	0	0	0	0
	0	0	0	1	1
	0	0	1	0	2
	0	0	1	1	3
	0	1	0	0	4
	0	1	0	1	5
	0	1	1	0	6
	0	1	1	1	7
	1	0	0	0	8
传统帧。	1	0 或 1	0 或 1	0 或 1	8
FD 帧	1	0	0	1	12
	1	0	1	0	16
	1	0	1	1	20
	1	1	0	0	24
	1	1	0	1	32
	1	1	1	0	48
	1	1	1	1	64

10.4.5.6 WUF 数据验证 (TCAN1145-Q1 和 TCAN1146-Q1)

当通过数据掩码位启用数据掩码时，接收帧的数据必须与配置的数据匹配，其中接收帧的数据字段中至少有一个逻辑高电平 (1) 位与所配置数据的数据字段中一个逻辑高电平 (1) 匹配。相关位位置由 8'h39 至 8'h40 中配置的数据确定，并由 8'h38[0] 中的数据掩码启用。图 10-19 显示了一个匹配数据和不匹配数据的示例。

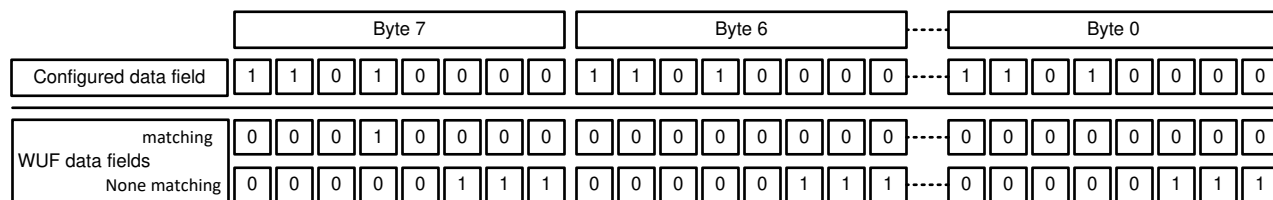


图 10-19. WUF 示例的数据字段验证

选择性唤醒数据验证确保总线上发送的最后一个字节将被解释为数据掩码字节 0。这意味着对于 8 个数据字节，发送的第一个字节将被解释为数据掩码字节 7。对于 DLC 为 3 的情况，总线上发送的最后一个字节将被解释为数据掩码字节 0，而发送的第一个字节将被解释为数据掩码字节 2。下面是一些示例，说明了哪些字节将用于发送和接收的各种字节。

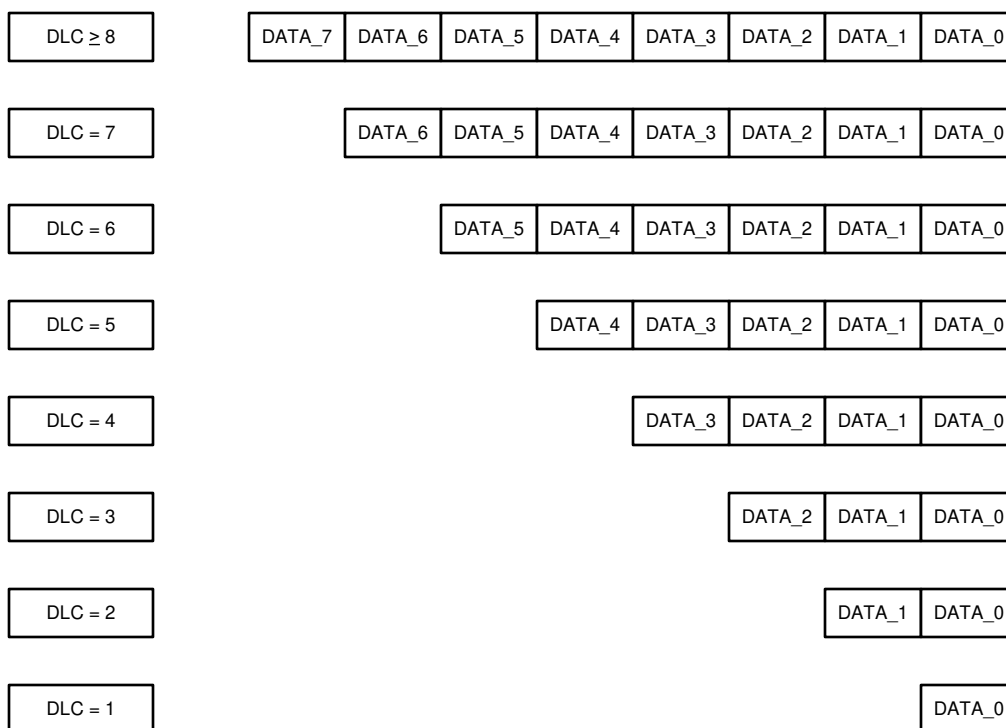


图 10-20. 不同 DLC 值的数据寄存器掩码值

10.4.5.7 帧错误计数器 (TCAN1145-Q1 和 TCAN1146-Q1)

在激活选择性唤醒功能时以及在 t_{SILENCE} 到期时，CAN 帧错误计数器会设置为零。该错误计数器确定器件检测到的 CAN 帧错误。该错误计数器位于 8'h45，称为 FRAME_CNTx。

该计数器的初始值为零，并且对于检测到的每个接收帧错误（填充位、CRC 或 CRC 定界符形式错误），其值会递增 1。假设计数器不为零，则对于每个正确接收到的 CAN 帧，计数器都会递减 1。如果器件在具有灵活数据速率帧的 CAN 上设置为被动，则检测为 CAN FD 帧的任何帧都不会影响帧错误计数器（不递增或递减）。如果接收到有效的传统 CAN 帧并且该计数器不为零，则该计数器应减 1。CRC 定界符和间隔字段末尾之间的显性位不会使得帧错误计数器向上计数。

在错误计数器每次递增或递减时，解码器单元都会等待 nBits_idle 个隐性位，然后再将显性位视为帧起始 (SOF)。有关在接收到传统 CAN 帧以及发生错误的情况下强制开始帧检测的位置，请参阅图 10-21。

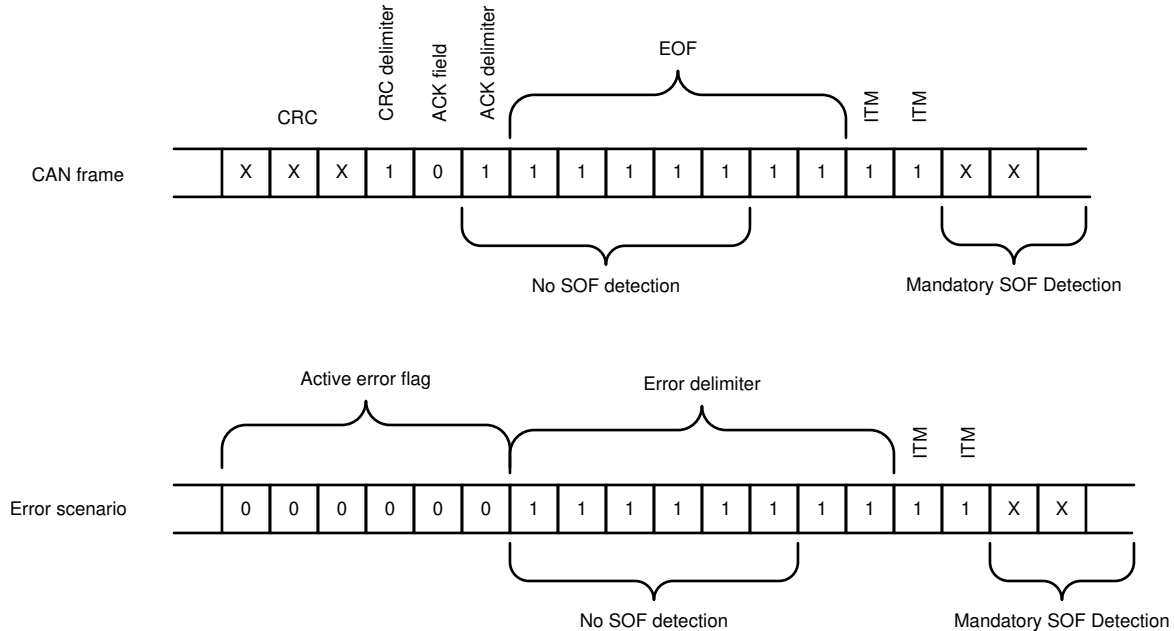


图 10-21. 在传统 CAN 帧和错误场景后进行强制 SOF 检测

帧错误计数器阈值的默认值为 31，因此在第 32 个错误时会设置帧溢出标志 (FRAME_OVF)。

发送 WUP 后，CAN 总线将偏置为隐性电平，从而激活 WUF 接收器。最多四个（比特率大于 500kbps 时为八个）连续的传统 CAN 数据和/或在偏置反应时间 t_{Bias} 结束后启动的远程帧可能会被忽略，错误计数器不会因故障而增加，或被判定为错误（即使没有错误，错误计数器也会增加）。

CEFF 中接收到的帧具有非标称保留位 (SRR、r0) 不会导致错误计数器增加。

器件会将帧错误计数器与 8'h46 中的帧错误计数器阈值 FRAME_CNT_THRESHOLD 进行比较。如果计数器溢出阈值，则设置帧错误溢出标志 FRAME_OVF。帧错误计数器阈值的默认值为 31，因此在第 32 个错误时会设置溢出标志。但是，如果应用程序需要不同的帧错误计数溢出阈值，所需的值可以编程到 FRAME_CNT_THRESHOLD 寄存器中。

该计数器通过以下方式复位：禁用帧检测，将 CANSINT 标志置 1，并设置寄存器 8'h46 = 1。

检测到的错误的描述：

- **填充位错误**：当接收到相同状态（电平）的第 6 个连续位时，会检测到填充位错误。CAN 报文编码应该在数据流的这个位位置有一个填充位。
- **CRC 错误**：CRC 序列由发送节点的 CRC 计算结果组成。该器件使用与发送节点相同的多项式来计算 CRC。如果计算结果与 CRC 序列中接收到的结果不同，则检测到 CRC 错误。
- **CRC 定界符错误**：当在定义为逻辑高电平（隐性）的 CRC 定界符位位置接收到错误状态（逻辑低电平/显性）的位时，会检测到 CRC 定界符错误。

10.4.5.8 CAN FD 帧容差 (TCAN1145-Q1 和 TCAN1146-Q1)

在收到一个 FD Format indicator (FDF) 后跟一个显性保留位后，解码器单元会等待 n_{Bits_idle} 个隐性位，然后将另一个显性位视为 SOF，如图 10-21 所示。表 10-3 定义了 n_{Bits_idle} 。

表 10-3. 下一个 SOF 之前的隐性位数

参数	表示法	值	
		最小值	最大值
接受新 SOF 之前的隐性位数	n_{Bits_idle}	6	10

有两个比特滤波器选项来支持仲裁和数据相位比特率的不同组合。pBitfilter 选项通过寄存器 8'h47[4] 来选择。

- 比特滤波器 1：数据相位比特率小于或等于仲裁速率的四倍或 2Mbps，以较小者为准
- 比特滤波器 2：数据相位比特率小于或等于仲裁速率的十倍或 5Mbps，以较小者为准

如果持续时间小于或等于仲裁位时间的 pBitfilter 最小值（参阅表 10-4），显性信号不被认为是有效信号，也不会重新启动隐性位计数器。如果持续时间大于或等于仲裁位时间的 pBitfilter 最大值，显性信号会重新启动隐性位计数器。

表 10-4. 下一个 SOF 之前的隐性位数

参数	表示法	值	
		最小值	最大值
CAN FD 数据相位比特滤波器 1	pBitfilter1	5.00%	17.50%
CAN FD 数据相位比特滤波器 2	pBitfilter2	2.50%	8.75%

10.4.6 失效防护特性

TCAN114x-Q1 具有失效防护功能，可用于降低节点系统问题的节点功耗。这可以分为两种工作模式：睡眠模式和失效防护模式。

10.4.6.1 通过睡眠唤醒错误实现睡眠模式

睡眠唤醒错误 (SWE) 计时器是用于确定特定外部和内部功能是否正常工作的计时器。图 10-22 概述了启用失效防护模式时 SWE 计时器何时开启以及何时启动或关闭。上电时或者发生 POR 或 UV_{SUP} 事件时，SWE 计时器 ($t_{INACTIVE}$) 会启动，在 SWE 计时器到期之前，处理器必须配置 TCAN114x-Q1，清除 PWRON 标志，或者将器件配置为正常或监听模式。无法在上电时禁用此功能。如果器件没有清除 PWRON 标志，也没有置于正常或监听模式，则它将进入睡眠模式。在其他导致器件进入失效防护模式的情况下，可以通过设置 $8'h1C[7] = 1$ (SWE_DIS) 和 $8'h17[0] = 1$ (FS_DIS) 时禁用 SWE 计时器。

器件会因 CAN 总线 WUP 或本地唤醒而唤醒，从而进入待机模式。进入待机模式后， $t_{SILENCE}$ 和 $t_{INACTIVE}$ 计时器将启动。如果 $t_{INACTIVE}$ 到期，器件将重新进入睡眠模式。当器件接收到 CANINT、LWU 或 FRAME_OVF，从而使器件离开睡眠模式并进入待机模式时，处理器必须在 $t_{INACTIVE}$ 到期之前，清除标志并将器件置于正常模式。如果没有发生这种情况，器件将进入睡眠模式。当处于待机、正常或监听模式且 $t_{SILENCE}$ (SWE_DIS=1) 或 CANSINT (SWE_DIS=0) 在 $t_{INACTIVE}$ 期间持续存在时，器件将进入睡眠模式。可能导致这种情况的事件示例包括处理器不再工作、无法使用 SPI 总线、收到进入睡眠模式命令，以及处理器无法接收命令或无法响应。

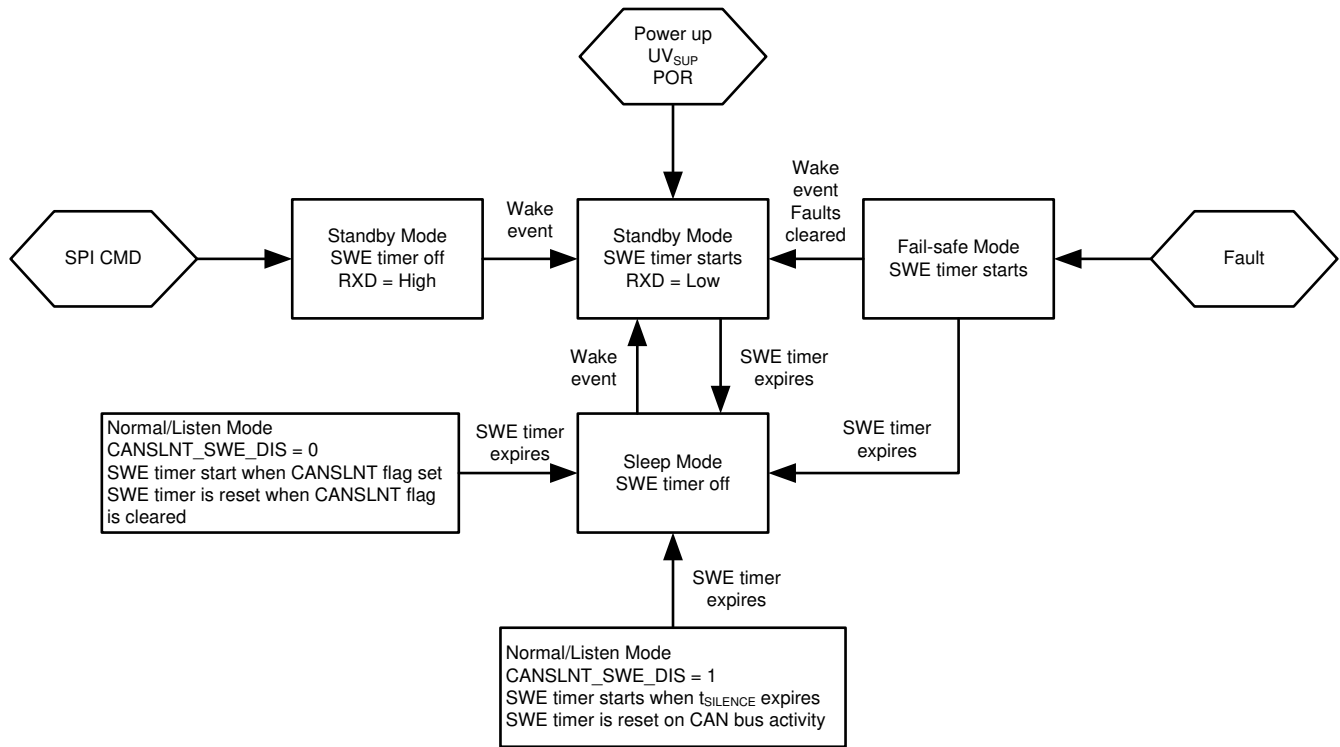


图 10-22. 睡眠唤醒错误 (SWE) 计时器

10.4.6.2 失效防护模式

失效防护模式是一种低功耗模式，多种不同的故障都可能导致器件进入该模式。进入该模式后，SWE 计时器将启动。这提供了一个用于清除故障和接收唤醒事件的时间窗口。如果故障未清除或在 t_{INACTIVE} 之前未发生唤醒事件，器件将进入睡眠模式以降低功耗。必须先清除故障，器件才能识别唤醒事件以进入正确的工作模式。该模式默认打开，并可通过设置寄存器 8'h17[0] = 1 来禁用。器件提供失效防护模式计数器，在连续发生一定数量的事件后，器件会执行编程的操作，其中包括进入睡眠状态，并且 WUP 或 LWU 事件不会唤醒器件。需要上电复位。该计数器默认为禁用状，并可在 8'h17[7] 处启用。计数器到期操作为 8'h17[6:4]。操作编程前的事件数量在 8'h18[7:4] 处设置，其值最多为 15 个事件。8'h18[3:0] 是可读取和清除的向上/向下失效防护事件计数器。

如果进入失效防护模式，则发出全局中断 8'h53[5]，并且寄存器 8'h17[3:1] 会提供进入失效防护模式的原因。

备注

- 失效防护计数器会对每个事件进行计数。“连续”一词是指在计数器没有清零的情况下发生的每个事件，而不是在指定时间内发生的每个事件。
- 每次器件进入失效防护模式后，都应将失效防护计数器清零，以避免出现意外操作。

10.4.7 保护特性

TCAN114x-Q1 具有多种保护功能，如下所述。

10.4.7.1 驱动器和接收器功能

TXD 和 RXD 引脚是处理器和 CAN 物理层收发器之间的输入和输出。这些器件的数字逻辑输入和输出电平是 TTL 电平，以便与具有 1.8V、3.3V 或 5V 逻辑或 I/O 的协议控制器兼容。表 10-5 和表 10-6 提供了 CAN 驱动器和 CAN 接收器在每种模式下的状态。

表 10-5. 驱动器功能表

器件模式	TXD 输入	总线输出		驱动总线状态
		CANH	CANL	
正常	低电平	H	低电平	显性
	H 或开路	Z	Z	偏置隐性
待机	X	Z	Z	弱下拉到 GND
侦听	X	Z	Z	偏置到 ~ 2.5V
睡眠	X	Z	Z	弱下拉到 GND

表 10-6. 接收器功能表正常模式和待机模式

器件模式	CAN 差分输入 $V_{ID} = V_{CANH} - V_{CANL}$	总线状态	RXD 端子
正常/侦听	$V_{ID} \geq 0.9V$	显性	L
	$0.5V < V_{ID} < 0.9V$	未定义	未定义
	$V_{ID} \leq 0.5V$	隐性	H
待机/睡眠	$V_{ID} \geq 1.15V$	显性	请参阅图 10-12
	$0.4V < V_{ID} < 1.15V$	未定义	
	$V_{ID} \leq 0.4V$	隐性	
不限	开路 ($V_{(ID)} \approx 0V$)	开路	H

10.4.7.2 悬空端子

这些器件的关键端子上带有内部上拉电阻，确保端子悬空时使器件进入已知状态。有关端子偏置条件的详细信息，请参阅表 10-7。

表 10-7. 端子偏置

端子	上拉或下拉	备注
SCLK	上拉	弱偏置输入
SDI	上拉	弱偏置输入
nCS	上拉	对输入进行弱偏置，使得器件未被选中
RXD	上拉	CAN 收发器关闭时激活。
TXD	上拉	弱偏置输入

备注

器件运行不应依赖内部偏置作为唯一的端接，尤其是在噪声环境下，但应将其视为失效保护。当器件与带有开漏输出的 MCU 搭配使用时，需特别小心。

10.4.7.3 TXD 显性超时 (DTO)

TCAN114x-Q1 支持显性状态超时。这是基于 TXD 路径的内部功能。TXD DTO 电路可防止本地节点在发生硬件或软件故障 (TXD 保持显性状态 (低电平) 的时间超过超时周期 t_{TXD_DTO}) 时阻塞网络通信。TXD DTO 电路由 TXD 上的下降沿触发。如果在 TXD 端子上看不到上升沿，从而清除电路的超时常数 t_{TXD_DTO} ，CAN 驱动器将被禁用。这样可释放总线，供网络上的其他节点进行通信。CAN 驱动器在 TXD 端子上出现隐性信号 (高电平) 时重新激活，从而清除显性超时。接收器保持运行状态，RXD 端子反映 CAN 总线上的活动，而总线端子会在 TXD DTO 故障期间偏置为隐性电平。此功能可通过使用寄存器 8'h10[6] = 1b (DTO_DIS) 来禁用。

备注

TXD DTO 电路所允许的最短显性 TXD 时间限制了器件的最低数据发送速率。CAN 协议允许 (TXD 上) 在最差情况下最多可有 11 个连续显性位，其中 5 个连续显性位后面紧接一个错误帧。

10.4.7.4 CAN 总线短路限流

这些器件具有多种保护功能，这些功能可在 CAN 总线短路时限制短路电流，其中包括 CAN 驱动器限流（显性和隐性）。该器件还具有 TXD 显性超时，可防止出现系统故障时显性状态始终保持较高的短路电流。在 CAN 通信期间，总线会在显性与隐性状态之间切换；因此，可将短路电流视为这两种总线状态期间的电流或者视为平均直流电流。出于端接电阻和共模扼流器额定值中的系统电流和功率方面的考虑，应使用平均短路电流。显性百分比受限于以下因素：TXD 显性超时、具有强制状态切换功能的 CAN 协议以及隐性位（位填充、控制字段和帧间间隔）。这些限制确保了总线上具有最短的隐性状态持续时间，即使数据字段包含很高的显性位百分比也如此。

备注

总线的短路电流取决于隐性位与显性位的比率以及它们对应的短路电流。平均短路电流可使用 [方程式 1](#) 来计算。

$$I_{OS(AVG)} = \%Transmit \times [(\%REC_Bits \times IOS(SS)_REC) + (\%DOM_Bits \times IOS(SS)_DOM)] + [\%Receive \times IOS(SS)_REC] \quad (1)$$

其中

- $I_{OS(AVG)}$ 是平均短路电流。
- $\%Transmit$ 为节点发送 CAN 报文所占的百分比。
- $\%Receive$ 为节点接收 CAN 报文所占的百分比
- $\%REC_Bits$ 为所发送 CAN 报文中的隐性位所占百分比
- $\%DOM_Bits$ 为所发送 CAN 报文中的显性位所占百分比
- $iOS(SS)_REC$ 是隐性稳态短路电流， $iOS(SS)_DOM$ 则是显性稳态短路电流。

备注

确定端接电阻、其他网络组件以及用于生成 V_{SUP} 的电源的功率额定值时，应考虑短路电流以及可能的网络故障。

10.4.7.5 热关断

TCAN114x-Q1 具有两个过热事件触发点。第一个是热关断警告。一旦温度超过该限值，就会发出中断。第二个是实际热关断 (TSD) 事件。这是一个设备保存事件。如果器件的结温超过热关断阈值，器件将关断 CAN 收发器和 CAN 收发器电路，从而阻断信号到总线的传输路径。这时会设置一个热关断中断标志并插入一个中断，以通知微处理器。如果发生此事件，则可能会设置其他中断标志，例如 CAN 总线短接至 V_{BAT} 的总线故障。发生这种情况时，数字内核和 SPI 接口仍处于运行状态。经过约 300ms 的时间后，器件会检查结温。热关断计时器 t_{TSD} 会在 TSD 故障事件开始时启动，并且如果在 TSD 计时器过期时不存在 TSD 故障，则会退出并进入睡眠模式。在热关断保护模式下，会忽略将器件更改为正常模式或待机模式的 SPI 写入，而接受将器件更改为睡眠模式的写入。

如果发生 TSD 事件且启用了失效防护模式，则会发生相同的过程，但不是进入热关断保护状态，而是进入失效防护模式。

备注

如果器件在发生 V_{IO} 欠压事件时发生热关断事件，则在禁用失效防护模式的情况下，器件会进入睡眠模式。

10.4.7.6 欠压锁定 (UVLO) 与未供电器件

TCAN114x-Q1 中会监视三种欠压事件： V_{SUP} 、 V_{IO} 和 V_{CC} 。这三个电源端子是 TCAN114x-Q1 的输入源，并具有欠压检测电路，如果发生欠压故障（ UV_{SUP} 、 UV_{CC} 和 UV_{IO} ），该电路会将器件置于受保护状态。这样，在这些端子发生欠压事件期间，总线会得到保护。如果 V_{SUP} 处于欠压状态，器件将失去保持内部稳压器运行所需的电源。这会导致器件进入微处理器和 TCAN114x-Q1 之间通信被禁用的状态。TCAN114x-Q1 无法从总线接收信息；因此，不会将任何来自总线的信号传递给微处理器，包括任何通过 BWRR 信号进行总线唤醒的信号。请参阅 [表](#)

10-9. 对于欠压事件，有一个滤波时间 t_{UVFLTR} ，偶数的持续时间必须长于 t_{UVSLP} 计时器的启动时间。一旦 t_{UVSLP} 计时器到期而欠压情况仍然存在，器件将进入睡眠模式或失效防护模式（如果已启用）。

10.4.7.6.1 UV_{SUP} 、 UV_{CC}

如果 UV_{SUP} 降至跳闸点，则器件会处于待机模式。 UV_{SUP} 事件会导致 INH 引脚关断。当 V_{SUP} 大于 UV_{SUP} 且 INH 开启时，SWE 计时器将启动。如果 V_{SUP} 继续下降，TCAN114x-Q1 会在达到 POR 电平后关闭一切，而当 V_{SUP} 恢复时，器件会像初始上电一样启动。所有寄存器都会清除并且器件必须重新配置。如果 V_{CC} 引脚上发生欠压事件，器件会启动 t_{UVSLP} 计时器以确定这是否为真实事件。在该计时器超时后，器件会根据器件设置进入失效防护模式或睡眠模式。请参阅图 10-23。TCAN114x-Q1 还在 V_{CC} 输入上提供过压保护。检测到过压后，器件会根据器件设置进入失效防护模式或睡眠模式。请参阅表 10-8 以了解 V_{SUP} 和 V_{CC} 之间的关系。

表 10-8. UV_{SUP} 、 UV_{CC}

V_{SUP}	V_{CC}	器件状态	总线	RXD
$> UV_{SUP}$	$> UV_{CC}$	正常	按照 TXD	反映总线
$> UV_{SUP}$	$< UV_{CC}$	失效防护或睡眠	高阻态	高电平（隐性）
$< UV_{SUP}$	不适用	电源关闭	高阻态	高阻态

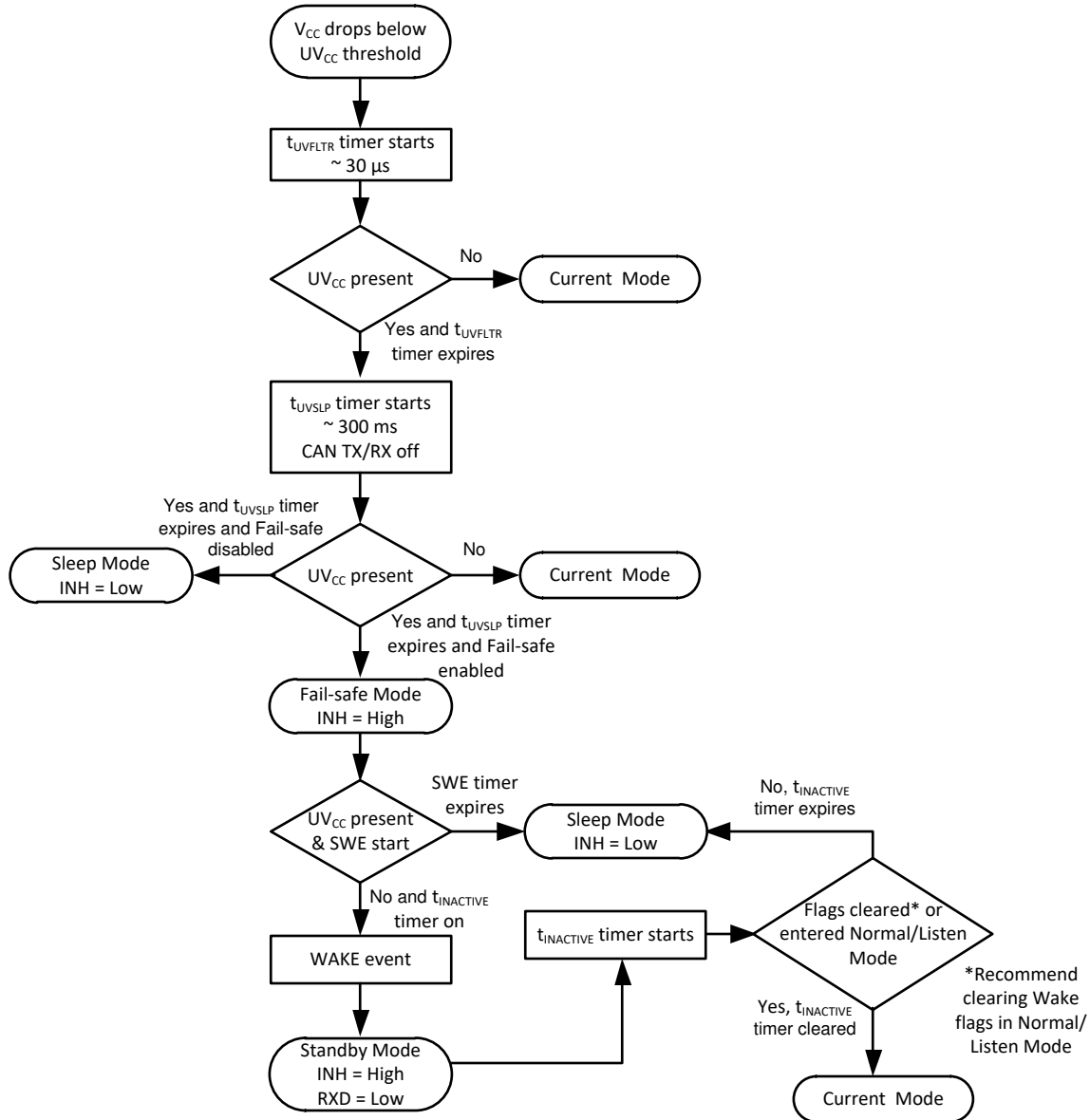
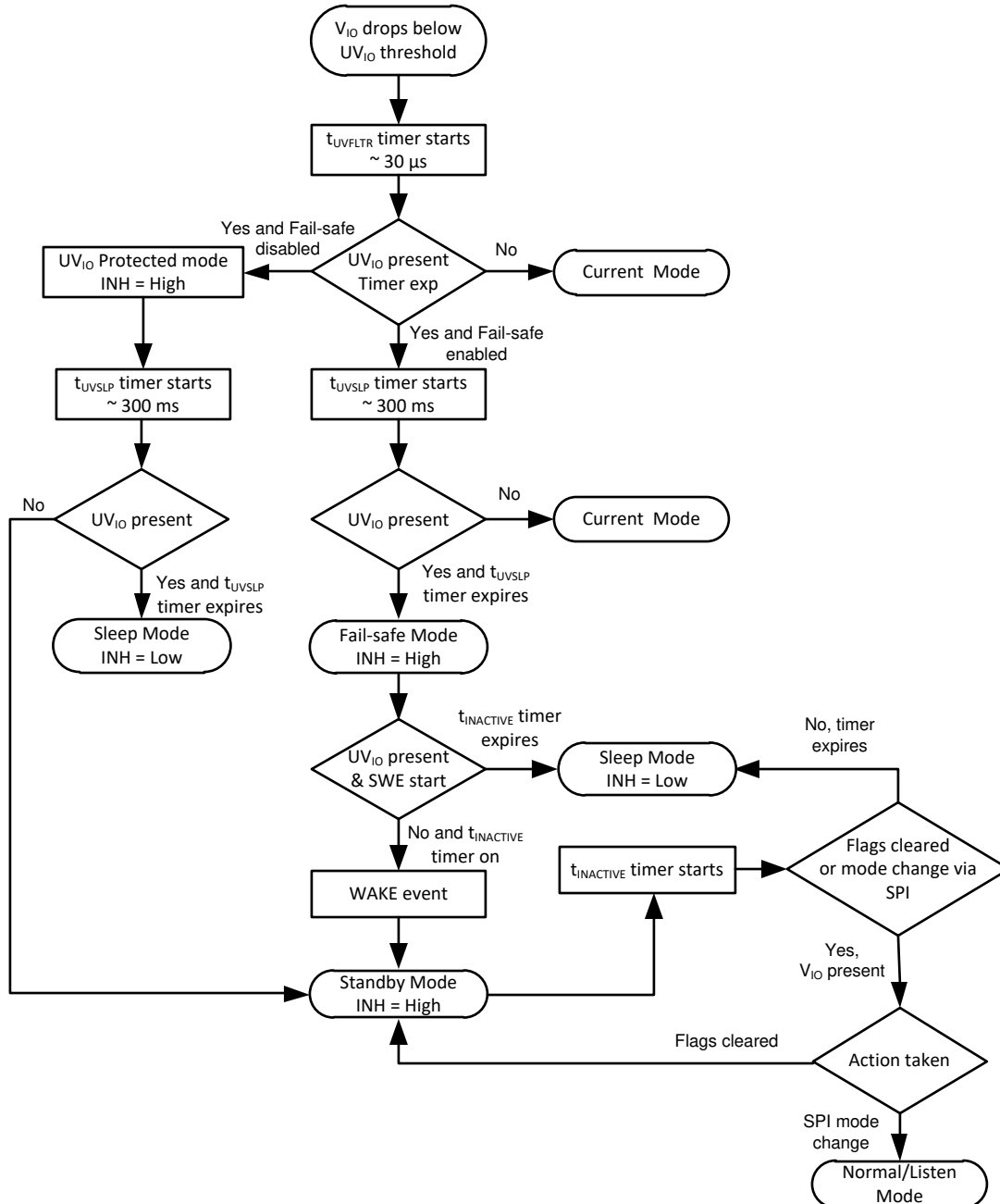


图 10-23. UVCC 状态图

10.4.7.6.2 UV_{IO}

如果 V_{IO} 降至 UV_{IO} 欠压检测阈值以下，则会禁用多项功能。收发器会关闭并从总线中切断连接，直到 V_{IO} 恢复。当 UV_{IO} 触发时， t_{UV} 计时器启动。如果该计时器超时且 UV_{IO} 仍然存在，器件将进入睡眠模式。请参阅图 10-8、图 10-9。进入睡眠模式后，需要唤醒事件，才能将 TCAN114x-Q1 置于待机模式并启用 INH 引脚。当寄存器在睡眠模式中被清除时， UV_{IO} 中断标志会丢失。如果 UV_{IO} 事件仍然存在，则会重复该周期。如果在热关断事件期间发生 UV_{IO} 事件，器件会自动进入睡眠模式。请参阅图 10-24 以了解 UV_{IO} 的行为方式。

图 10-24. UV_{IO} 状态图

根据设计，器件在未供电情况下对于 CAN 总线而言是“理想无源器件”或“无负载”。总线端子 (CANH、CANL) 在器件未供电时具有极低的漏电流，因此不会对总线施加负载。如果网络的某些节点未供电，而网络的其余部分仍正常工作，这一点至关重要。逻辑端子在器件未供电时也具有极低的漏电流，因此这些端子不会对其他保持供电的电路施加负载。

UVLO 电路会监视电源轨在上升和下降时的上升沿和下降沿。

10.4.7.6.2.1 故障行为

在 UV_{IO}、UV_{CC} 或 TSD 故障期间，TCAN114x-Q1 会自动执行以下操作，以使数字内核保持已知状态。

表 10-9. 欠压锁定 I 和 O 电平转换器件

V_{SUP}	V_{IO}	V_{CC}	器件状态	总线	RXD
$> UV_{SUP}$	$> UV_{IO}$	$> UV_{CC}$	正常	按照 TXD	反映总线
$> UV_{SUP}$	$> UV_{IO}$	$< UV_{CC}$	失效防护或睡眠	高阻态	高电平 (隐性)
$< UV_{SUP}$	$> UV_{IO}$	不适用	电源关闭	高阻态	高电平 (隐性)
$> UV_{SUP}$	$< UV_{IO}$	$> UV_{CC}$	失效防护或 UV_{IO} 受保护 → 睡眠	高阻态	高阻态
$> UV_{SUP}$	$< UV_{IO}$	$< UV_{CC}$	失效防护或睡眠	高阻态	高阻态
$< UV_{SUP}$	$< UV_{IO}$	不适用	电源关闭	高阻态	高阻态

备注

一旦欠压条件和中断标志被清除并且 V_{SUP} 电源已恢复到有效电平，器件通常需要 t_{MODE_x} 的时间来返回正常工作模式。在此转换时间结束之前，主机处理器不应尝试发送或接收报文。如果 V_{SUP} 发生欠压事件，器件将进入受保护模式，该模式会禁用唤醒接收器并将 RXD 输出置于高阻抗状态。

10.4.7.7 看门狗 (TCAN1144-Q1 和 TCAN1146-Q1)

TCAN114x-Q1 具有集成的看门狗功能。TCAN114x-Q1 提供基于窗口的看门狗以及使用 SPI 编程的可选超时和问答 (Q&A) 看门狗。此功能默认为禁用。启用后，在正常和待机 (启用时) 工作模式下，看门狗计时器不会启动，直到发生第一个输入触发事件为止。看门狗计时器会在睡眠模式下关闭。INH 引脚可以编程为 LIMP 功能，当连接至外部电路时，此功能可提供跛行回家功能。否则，nINT 将反映看门狗故障和任何特定的编程操作。处于睡眠模式时，LIMP 引脚会关闭。当错误计数器达到看门狗触发事件电平时，LIMP 引脚导通，从而将 V_{SUP} 连接到该引脚，如“LIMP 引脚”部分所述。

10.4.7.7.1 看门狗错误计数器

TCAN114x-Q1 具有看门狗错误计数器。该计数器是一个加/减计数器，对于每个错过的窗口或错误的输入看门狗触发事件，该计数器会递增。对于每个正确的输入触发，该计数器会递减，但不会降到 0 以下。该计数器的默认触发设置为触发看门狗错误事件。该计数器可以更改为第五个或第九个错误。该错误计数器可以在寄存器 8'h13[3:2] 处读取。

10.4.7.7.2 看门狗 SPI 控制编程

看门狗使用寄存器 8' h13 至 8'h15 来进行配置和控制。表 10-10 中列出了这些寄存器。通过将 8' h13[7:6] 设定为所选方法，可以将 TCAN114x-Q1 看门狗设置为超时、窗口或者问答 (Q&A) 看门狗。超时和窗口看门狗计时器基于寄存器 8' h13[5:4] WD 预分频器和 8' h14[7:5] WD 计时器，并以 ms 为单位。请参阅表 10-10 以了解可实现的时间。如果使用较小的时间窗口，建议使用看门狗的超时版本。这适用于 4ms 和 64ms 之间的时间。

表 10-10. 看门狗窗口和超时计时器配置 (ms)

WD_TIMER (ms)	8'h13[5:4] WD_PRE			
8'h14[7:5]	00	01	10	11
000	4	8	12	16
001	32	64	96	128
010	128	256	384	512
011	256	384	512	768
100	512	1024	1536	2048
101	2048	4096	6144	8192
110	10240	20240	RSVD	RSVD
1111	RSVD	RSVD	RSVD	RSVD

备注

如果在看门狗运行时更改了时序参数，则 WD 会一直停止，直到根据新时序参数对新参数何时运行进行编程后的第一个输入触发事件发生后。

10.4.7.7.3 看门狗计时

TCAN114x-Q1 提供了三种设置看门狗的方法。如果更频繁 ($< 64\text{ms}$)，则需要输入触发事件。建议使用超时计时器，因为这是时间事件内的事件，而不是特定于开放窗口。

使用窗口看门狗时，了解闭合和开放窗口的各个方面非常重要。TCAN114x-Q1 设置了一个 50%/50% 的开放和闭合窗口，并且基于一个精度范围为 $\pm 10\%$ 的内部振荡器。要确定何时提供该输入触发，需要考虑此差异。使用 60ms 标称总窗口可提供各为 30ms 的闭合和开放窗口。如果考虑采用 $\pm 10\%$ 内部振荡器，则意味着总窗口时间可以是 54ms ($t_{\text{WINDOW MIN}}$) 或 66ms ($t_{\text{WINDOW MAX}}$)。然后，闭合和开放窗口将为 27ms ($T_{\text{WDOUT MIN}}$) 或 33ms ($T_{\text{WDOUT MAX}}$)。根据 54ms 总窗口和 33ms 闭合窗口可以得出，总开放窗口为 21ms。触发事件需要发生在 43.5ms $\pm 10.5\text{ms}$ 的安全触发区域内。其他窗口值也可以使用相同的方法得出。图 10-25 以图形方式提供了上述信息。写入 WD 触发器后，当前窗口将终止，并启动新的闭合窗口。

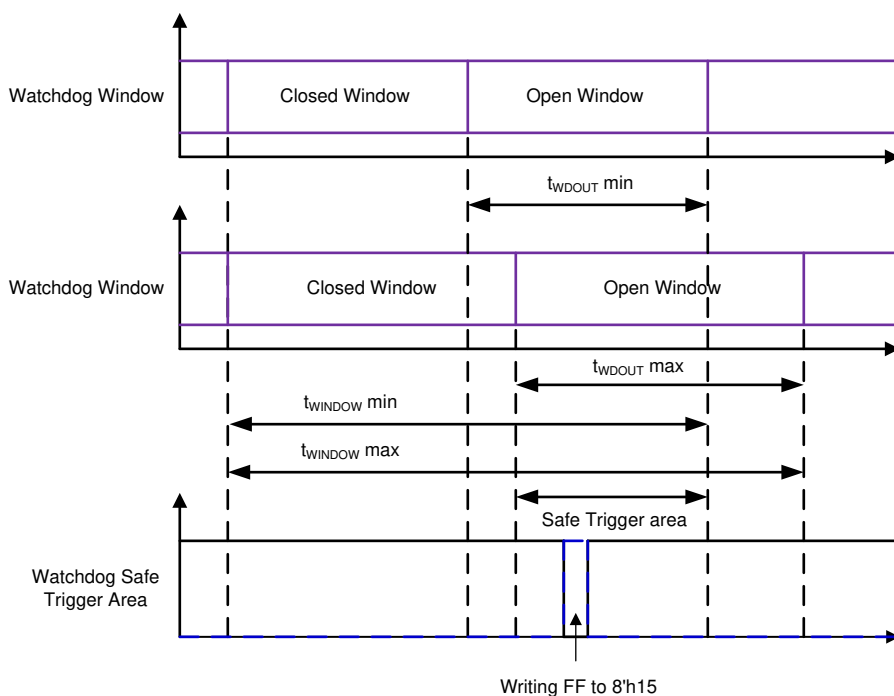


图 10-25. 窗口看门狗时序图

10.4.7.7.4 看门狗相关问答

TCAN114x 具有一个看门狗计时器，支持窗口看门狗以及问答看门狗。

节 10.4.7.7.5 说明了 WD 初始化事件。

10.4.7.7.4.1 WD 问答基本信息

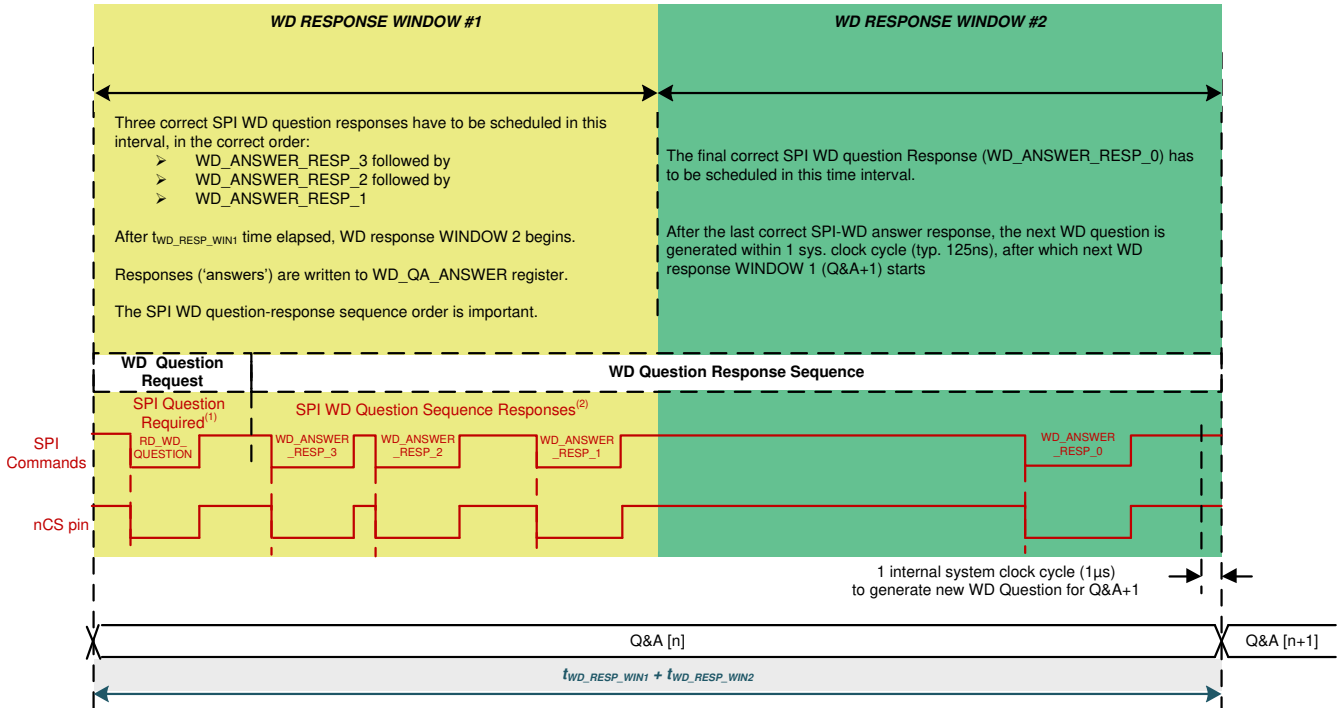
问答 (Q&A) 看门狗是一种看门狗类型，它不是简单地通过 SPI 写入或引脚切换来重置看门狗，而是从 TCAN114x 中读取“问题”，根据问题进行数学运算，然后将计算得出的答案写回 TCAN114x。正确答案是四字节响应。每个字节都必须按照正确的时序进行写入，才能获得正确的答案。

有两个看门狗窗口，称为 WD 响应窗口 1 和 WD 响应窗口 2 (例如图 10-26 WD QA 窗口)。每个窗口的大小将是总看门狗时间的 50%，该时间由 WD_TIMER 和 WD_PRE 寄存器位选择。

每个看门狗问答都是一个完整的看门狗周期。一般过程是 MCU 读取问题，读取问题时，计时器便会启动。CPU 必须对问题执行数学函数运算，从而得到四个字节的的答案。四个答案字节中的三个必须按照正确的顺序写入第一

个窗口内的应答寄存器。最后一个答案必须在第一个响应窗口之后 **WD** 响应窗口 2 内写入应答寄存器。如果所有四个答案字节都正确且顺序无误，则响应将被视为良好并生成新问题，从而重新开始该循环。在 **WD** 响应窗口 2 内写入第四个答案，该窗口将终止，并启动新的 **WD** 响应窗口 1。

如果有任何内容错误或确实，则响应将被认为不良，并且看门狗问题不会改变。此外，错误计数器将递增。一旦该错误计数器达到阈值（在 **WD_ERR_CNT** 寄存器字段中定义），就会执行看门狗故障操作。操作示例包括中断或复位切换等。



- MCU 无需请求 **WD** 问题。MCU 可以从响应窗口 1 中任意位置的正确答案 **WD_ANSWER_RESP_x** 字节开始。新的 **WD** 问题始终在上一个 **WD Q&A** 序列运行期间最后一个 **WD_ANSWER_RESP_0** 答案后的一个系统时钟周期内生成。
- 只要在响应窗口 1 中提供 **WD_ANSWER_RESP_[3:1]** 字节并且在响应窗口 2 中提供 **WD_ANSWER_RESP_0**，MCU 就可以在 **WD_ANSWER_RESPx** 响应之间调度其他 SPI 命令（甚至是请求 **WD** 问题的命令），而不会对 **WD** 功能造成任何影响。

图 10-26. WD Q&A 多答案模式的 WD Q&A 序列运行

10.4.7.7.4.2 问答寄存器和设置

有多个寄存器用于配置看门狗寄存器，如表 10-11 所述。

表 10-11. 与看门狗相关的寄存器列表

寄存器地址	寄存器名称	说明
0x13	WD_CONFIG_1	看门狗配置以及出现故障时的操作
0x14	WD_CONFIG_2	设定窗口时间，显示错误计数器的当前数值
0x15	WD_INPUT_TRIG	用于重置或启动看门狗的寄存器
0x16	WD_RST_PULSE	在看门狗出现故障时重置脉冲宽度
0x2D	WD_QA_CONFIG	与 Q&A 看门狗配置相关的配置
0x2E	WD_QA_ANSWER	用于写入计算所得答案的寄存器
0x2F	WD_QA_QUESTION	读取当前 Q&A 看门狗问题

WD_CONFIG_1 和 WD_CONFIG_2 寄存器主要用于设置看门狗窗口时间长度。请参阅表 10-10 以查看窗口大小选项，以及 WD_TIMER 值和 WD_PRE 值所需的值。请注意，2 个响应窗口中的每个窗口都是所选值的一半。由于需要为每个看门狗 QA 事件使用多个字节的 SPI，因此建议在使用 QA 看门狗功能时使用大于 64ms 的窗口。

当看门狗错误计数器达到错误计数器阈值时，也可以执行不同的操作。

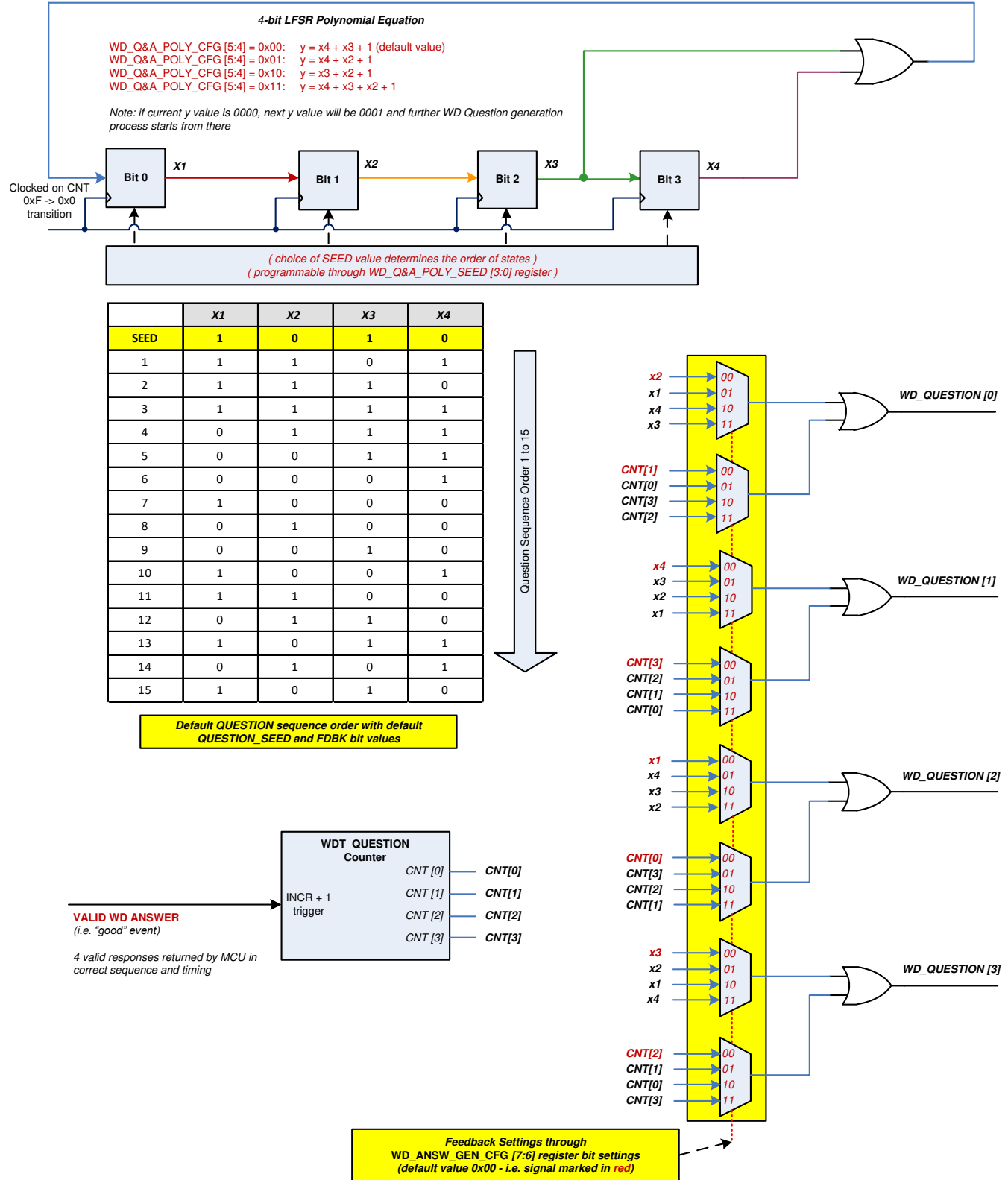
10.4.7.7.4.3 WD 问答值生成

4 位 WD 问题 WD_QA_QUESTION[3:0] 由 4 位马尔可夫链过程生成。马尔可夫链是一个具有马尔可夫属性的随机过程，这意味着状态变化是概率性的，并且未来状态仅取决于当前状态。每个 WD Q&A 模式的有效且完整的 WD 答案序列如下所示：

- 对于 WD Q&A 多答案模式：
 1. 在响应窗口 1 期间接收到三个正确的 SPI WD 答案。
 2. 在响应窗口 2 期间接收到一个正确的 SPI WD 答案。
 3. 除了前面列出的时序外，四个响应的顺序也应正确。

WD 问题值会锁存在 WD_QA_QUESTION 寄存器的 WD_QUESTION[3:0] 位中，并且可以随时读取。

在从 b1111 到 b0000 的转换中，马尔可夫链过程由 4 位问题计数器计时。这包括正确答案（正确答案值和正确时序响应）的条件。图 10-27 中给出了 4 位问题 WD_QUESTION [3:0] 生成的逻辑组合。



A. 如果当前 y 值为 0000，则下一个 y 值为 0001。下一个看门狗问题生成过程从该值开始。

图 10-27. 看门狗问题生成

表 10-12 包含每个问题的答案，只要问题多项式和答案生成配置都为其默认值即可。

表 10-12. 默认设置下的问题答案示例

WD_QUESTION_VALUE 寄存器中的问题	WD 答案字节 (每个字节都要写入 WD_QA_ANSWER 寄存器)			
	WD_ANSWER_RESP_3	WD_ANSWER_RESP_2	WD_ANSWER_RESP_1	WD_ANSWER_RESP_0
WD_QUESTION	WD_ANSW_CNT 2'b11	WD_ANSW_CNT 2'b10	WD_ANSW_CNT 2'b01	WD_ANSW_CNT 2'b00
0x0	FF	0F	F0	00
0x1	B0	40	BF	4F
0x2	E9	19	E6	16
0x3	A6	56	A9	59
0x4	75	85	7A	8A
0x5	3A	CA	35	C5
0x6	63	93	6C	9C
0x7	2C	DC	23	D3
0x8	D2	22	DD	2D
0x9	9D	6D	92	62
0xA	C4	34	CB	3B
0xB	8B	7B	84	74
0xC	58	A8	57	A7
0xD	17	E7	18	E8
0xE	4E	BE	41	B1
0xF	01	F1	0E	FE

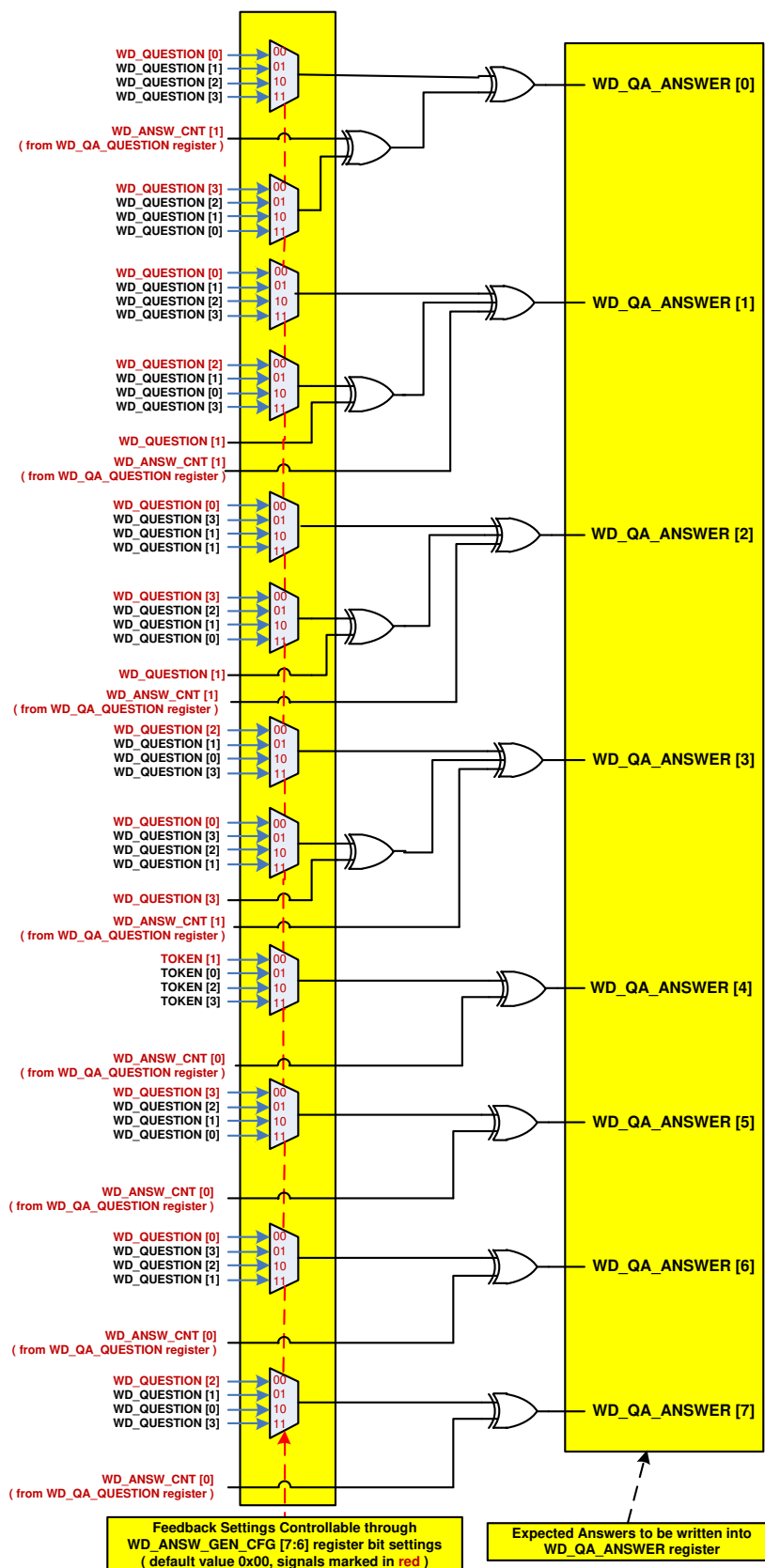


图 10-28. WD 预期答案生成

表 10-13. WD Q&A 多答案模式的正确和错误 WD Q&A 序列运行场景 (WD_CFG = 0b)

WD 答案数量		操作	WD_QA_QUESTION 寄存器中的 WD 状态位		注释
响应窗口 1	响应窗口 2		QA_ANSW_ERR	WD_ERR ⁽¹⁾	
0 个答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	无答案
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	WD_ANSW_CNT[1:0] 总计 = 4
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	WD_ANSW_CNT[1:0] 总计 = 4
0 个答案	1 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	响应窗口 1 中的正确答案少于 3 个，响应窗口 2 中的正确答案为 1 个 (WD_ANSW_CNT[1:0] 总计 < 4)
1 个正确答案	1 个正确答案				
2 个正确答案	1 个正确答案				
0 个答案	1 个错误答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	响应窗口 1 中的正确答案少于 3 个，响应窗口 2 中的错误答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 < 4)
1 个正确答案	1 个错误答案				
2 个正确答案	1 个错误答案				
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	响应窗口 1 中的正确答案少于 3 个，响应窗口 2 中的正确答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 = 4)
1 个正确答案	3 个正确答案				
2 个正确答案	2 个正确答案				
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	响应窗口 1 中的正确答案少于 3 个，响应窗口 2 中的错误答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 = 4)
1 个正确答案	3 个错误答案				
2 个正确答案	2 个错误答案				
0 个答案	3 个正确答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	响应窗口 1 中的错误答案少于 3 个，响应窗口 2 中的正确答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 < 4)
1 个错误答案	2 个正确答案				
2 个错误答案	1 个正确答案				
0 个答案	3 个错误答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	响应窗口 1 中的错误答案少于 3 个，响应窗口 2 中的错误答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 < 4)
1 个错误答案	2 个错误答案				
2 个错误答案	1 个错误答案				
0 个答案	4 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	响应窗口 1 中的错误答案少于 3 个，响应窗口 2 中的正确答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 = 4)
1 个错误答案	3 个正确答案		1b	1b	
2 个错误答案	2 个正确答案		1b	1b	
0 个答案	4 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	响应窗口 1 中的错误答案少于 3 个，响应窗口 2 中的错误答案多于 1 个 (WD_ANSW_CNT[1:0] 总计 = 4)
1 个错误答案	3 个错误答案				
2 个错误答案	2 个错误答案				
3 个正确答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	响应窗口 1 中的正确答案少于 4 个，响应窗口 2 中的答案多于 0 (WD_ANSW_CNT[1:0] 总计 < 4)
2 个正确答案	0 个答案		0b	1b	
1 个正确答案	0 个答案		0b	1b	
3 个正确答案	1 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	0b	正确的顺序
3 个正确答案	1 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	WD_ANSW_CNT[1:0] 总计 = 4
3 个错误答案	0 个答案	-新 WD 周期在响应窗口 2 结束后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	WD_ANSW_CNT[1:0] 总计 < 4
3 个错误答案	1 个正确答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	WD_ANSW_CNT[1:0] 总计 = 4
3 个错误答案	1 个错误答案	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	WD_ANSW_CNT[1:0] 总计 = 4
4 个正确答案	不可用	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	0b	1b	

表 10-13. WD Q&A 多答案模式的正确和错误 WD Q&A 序列运行场景 (WD_CFG = 0b) (continued)

WD 答案数量		操作	WD_QA_QUESTION 寄存器中的 WD 状态位		注释
响应窗口 1	响应窗口 2		QA_ANSW_ERR	WD_ERR ⁽¹⁾	
3 个正确答案 + 1 个错误答案	不可用	-新 WD 周期在第 4 个 WD 答案后开始 - WD 递增故障计数器 -新 WD 周期以相同的 WD 问题开始	1b	1b	响应窗口 1 中 4 个正确或错误答案
2 个正确答案 + 2 个错误答案	不可用				
1 个正确答案 + 3 个错误答案	不可用				

(1) WD_ERR 是所有 WD 错误的逻辑或。

10.4.7.7.5 问答 WD 示例

在此示例中，我们将使用以下配置设置 (表 10-14) 来完成单个序列。

表 10-14. 配置设置示例

品类	值	说明
看门狗窗口大小	1024ms	窗口大小为 1024ms
应答生成选项	0 (默认值)	应答生成配置
问题多项式	0 (默认值)	用于生成问题的多项式
问题多项式种子	9 (缺省值)	用于生成问题的多项式种子
WD 错误计数器限制	15	在发生第 15 个故障事件时，执行看门狗操作

10.4.7.7.5.1 所需行为的示例配置

表 10-15 寄存器写入将针对上文指定的示例行为配置器件。大多数设置都是上电默认设置。

表 10-15. 寄存器配置写入示例

步进	寄存器	数据
1	WD_CONFIG_1 (0x13)	[W] 0b11011101 / 0xDD
2	WD_CONFIG_2 (0x14)	[W] 0b10000000 / 0x80
3	WD_RST_PULSE (0x16)	[W] 0b00001110 / 0x0E
4	WD_QA_CONFIG (0x2D)	[W] 0b00001010 / 0x0A

10.4.7.7.5.2 执行问答序列的示例

正常序列摘要如下：

1. 读取问题
2. 计算四个应答字节
3. 在第一个响应窗口中发送其中三个
4. 等待并在第二个响应窗口中发送最后一个字节

有关第一个循环序列示例，请参阅表 10-16。

表 10-16. 第一个循环示例

步进	寄存器	数据	说明
1	WD_INPUT_TRIG (0x15)	[W] 0xFF	启动看门狗 (因为尚未启动)，同时在内部保留计时器，以便在响应窗口 1 结束和窗口 2 启动时进行标记。
2	WD_QA_QUESTION (0x2F)	[R] 0x3C	读取问题。问题是 0x3C
3	WD_QA_ANSWER (0x2E)	[W] 0x58	写入答案 3 (请参阅表 10-12 “默认设置下的问题答案示例” 来查看答案)
4	WD_QA_ANSWER (0x2E)	[W] 0xA8	写入答案 2
5	WD_QA_ANSWER (0x2E)	[W] 0x57	写入答案 1
6	WD_QA_ANSWER (0x2E)	[W] 0xA7	窗口 2 启动后写入答案 0

此时，您可以读取 WD_QA_QUESTION (0x2F) 寄存器，以查看错误计数器是否增加或 QA ERROR 是否已设置。

10.4.8 总线故障检测和通信 (TCAN1144-Q1 和 TCAN1146-Q1)

TCAN1144-Q1 和 TCAN1146-Q1 都提供高级总线故障检测功能。此处以 TCAN1146-Q1 为例进行了展示。该器件可以确定某些故障条件并设置状态/中断标志，便于 MCU 了解故障。如果四个显性到隐性转换期间存在故障，

并且每个显性位持续时间大于或等于 $2\mu\text{s}$ ，则会进行检测并记录检测结果。与端接电阻器位于两端的任一总线架构一样，并非每个故障都可以明确到最根本级别，即确切位置。故障检测电路会监视 CANH 和 CANL 引脚（电流），以确定是否存在电池短路、接地短路、相互短路或开路。从系统角度来看，器件的位置会影响可检测到的故障。请参阅图 10-29，以了解节点位置示例及其对确定实际故障位置的能力有何影响。图 10-30 至图 10-34 显示了基于三节点配置的各种总线故障。表 10-17 显示了可检测到的故障以及由哪个器件检测到。故障 1 检测为 $\frac{1}{2}$ 端接，故障 2 则检测为无端接。

总线故障检测是一种系统级检测。如果 ECU 发生故障，则总线的一般通信会受到影响。要全面覆盖节点，需要针对每个节点的系统级诊断步骤，并能够将该信息传回中心点。

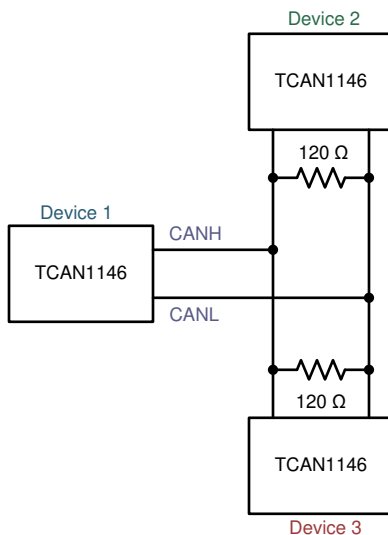
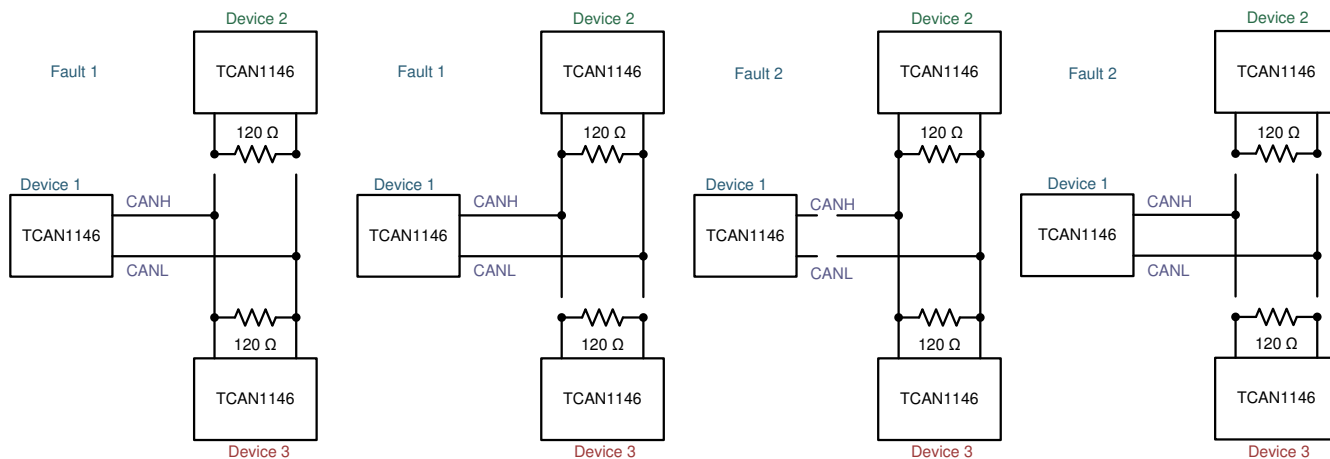


图 10-29. 三节点示例



- Fault 1 is any case where $\frac{1}{2}$ termination is seen
- Fault 2 is any case where no termination is seen

图 10-30. 开路故障 1 和 2 示例

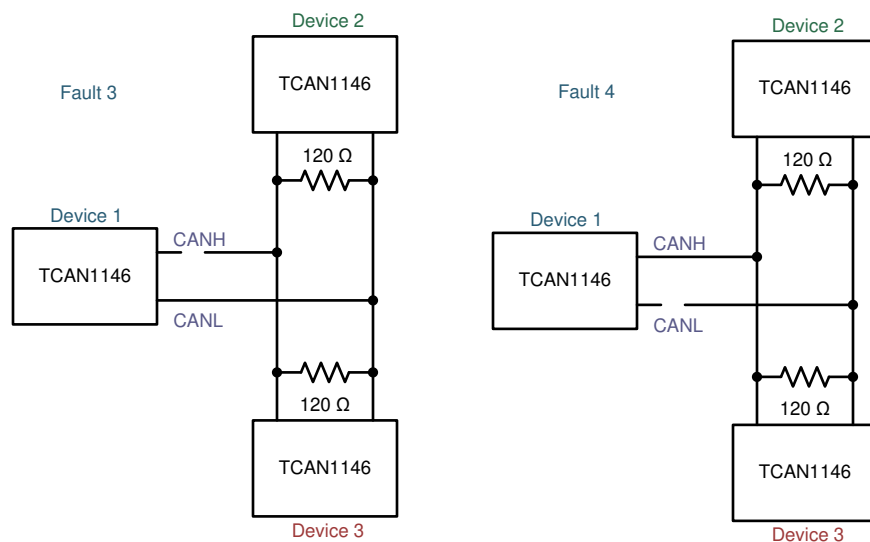


图 10-31. 开路故障 3 和 4 示例

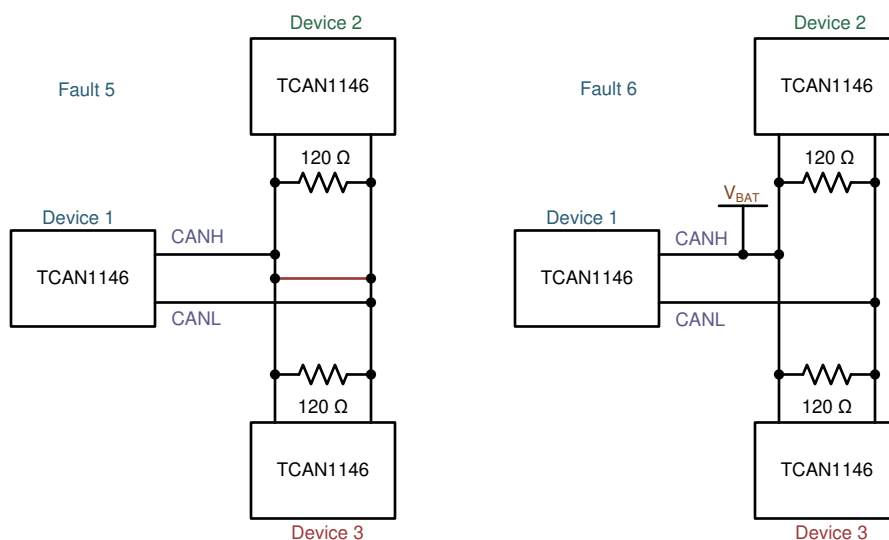


图 10-32. 故障 5 和 6 示例

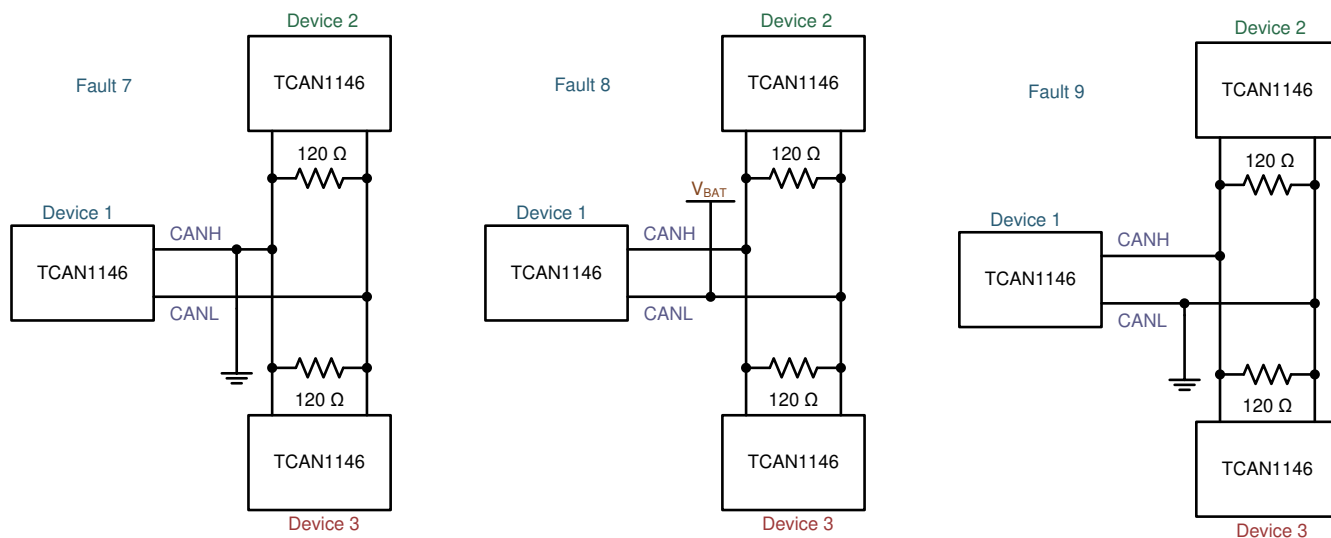


图 10-33. 故障 7、8 和 9 示例

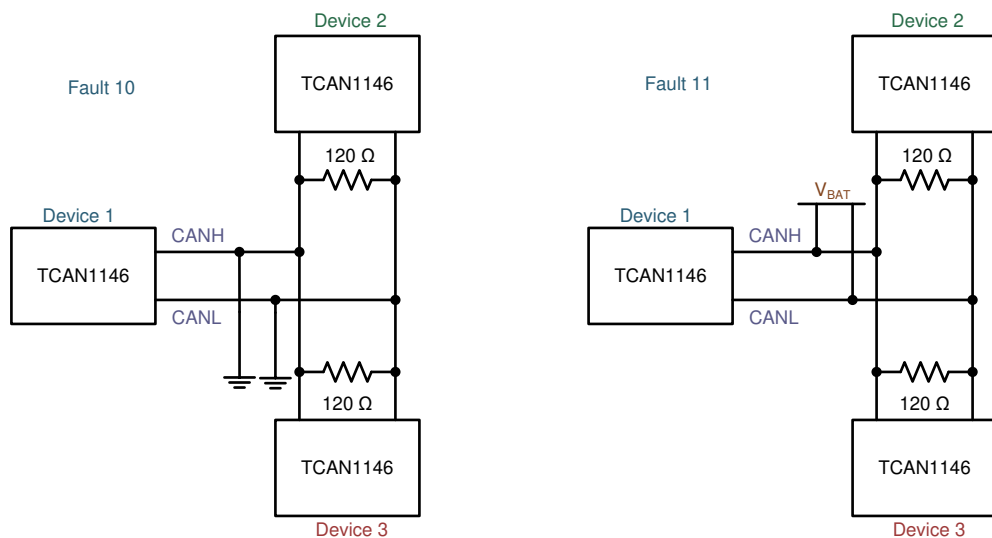


图 10-34. 故障 10 和 11 示例

表 10-17. 总线故障引脚状态和检测表

故障编号	CANH	CANL	检测故障
1	开路	开路	检测所有位置是否出现半端接故障
2	开路	开路	根据开路位置，检测到器件为无端接故障。
3	开路	正常	是，但无法区分此故障与故障 2 和 4 之间的区别；器件 2 和器件 3 未发生此故障
4	正常	开路	是，但无法区分此故障与故障 2 和 3 之间的区别；器件 2 和器件 3 未发生此故障
5	短接至 CANL	短接至 CANH	是，但无法确定位置
6	短接至 V _{bat}	正常	是，但无法确定位置
7	短接至 GND	正常	是，但无法区分此故障与故障 10 之间的区别
8	正常	短接至 V _{BAT}	是，但无法区分此故障与故障 11 之间的区别
9	正常	短接至 GND	是，但无法确定位置
10	短接至 GND	短接至 GND	是，但无法区分此故障与故障 7 之间的区别
11	短接至 V _{bat}	短接至 V _{BAT}	是，但无法区分此故障与故障 8 之间的区别

表 10-18. 总线故障中断标志到故障检测编号的映射

地址	位	默认值	标志	说明	检测故障	访问
8'h54	7	1'b0	RSVD	保留		
	6	1'b0	CANBUSTERMOP EN	CAN 总线有一个端接点开路	故障 1	R/WC
	5	1'b0	CANHCANL	CANH 和 CANL 短接在一起	故障 5	R/WC
	4	1'b0	CANHBAT	CANH 短接至 V _{BAT}	故障 6	R/WC
	3	1'b0	CANLGND	CANL 短接至 GND	故障 9	R/WC
	2	1'b0	CANBUSOPEN	CAN 总线开路 (三个可能的位置之一)	故障 2、3 和 4	R/WC
	1	1'b0	CANBUSGND	CANH 短接至 GND, 或者 CANH 和 CANL 都短接至 GND	故障 7 和 10	R/WC
	0	1'b0	CANBUSBAT	CANL 短接至 V _{BAT} , 或者 CANH 和 CANL 都短接至 V _{BAT}	故障 8 和 11	R/WC

10.4.9 SPI 通信

串行外设接口 (SPI) 使用标准配置。具体而言, 数字接口引脚为 NCS (芯片选择非)、SDI (串行数据输入)、SDO (串行数据输出) 和 SCLK (串行时钟)。每个 SPI 事务都是 16、24 或 32 位, 其中包含一个地址和读/写命令位, 后跟一到三个数据字节。支持两到三个数据字节是通过使用突发读取和写入来实现的, 其中地址自动针对数据递增, 每个位具有相同数量的时钟周期。针对事务在 SDO 引脚上移出的数据始终从全局状态寄存器 (字节) 开始。

SDI 上的 SPI 数据输入数据会在时钟 (SCLK) 从低到高的边沿上采样。SDO 上的 SPI 输出数据会在时钟 (SCLK) 从高到低的边沿上改变。

在睡眠模式下对器件进行编程时, 必须注意了解输出是什么。例如, 该器件编程为失效防护模式关闭, 并且发生了一种将器件置于睡眠模式的故障情况, 例如 UV_{CC}。在睡眠模式下, 将启用失效防护模式。器件将保持在睡眠模式下, 而不会切换到失效防护模式。

10.4.9.1 芯片选择非 (nCS) :

此输入引脚用于选择负责 SPI 事务的器件。该引脚为低电平有效, 因此当 nCS 为高电平时, 器件的串行数据输出 (SDO) 引脚为高阻抗, 从而允许设计 SPI 总线。当 nCS 为低电平时, SDO 驱动器会激活, 通信可以启动。nCS 引脚会在 SPI 事务期间保持低电平。该器件的一项特殊功能允许 SDO 引脚在 nCS 的下降沿立即显示全局故障标志。

10.4.9.2 SPI 时钟输入 (SCLK) :

该输入引脚用于输入 SPI 的时钟, 以同步输入和输出串行数据位流。SPI 数据输入会在 SCLK 的上升沿进行采样, 而 SPI 数据输出会在 SCLK 的下降沿改变。请参阅图 10-35。

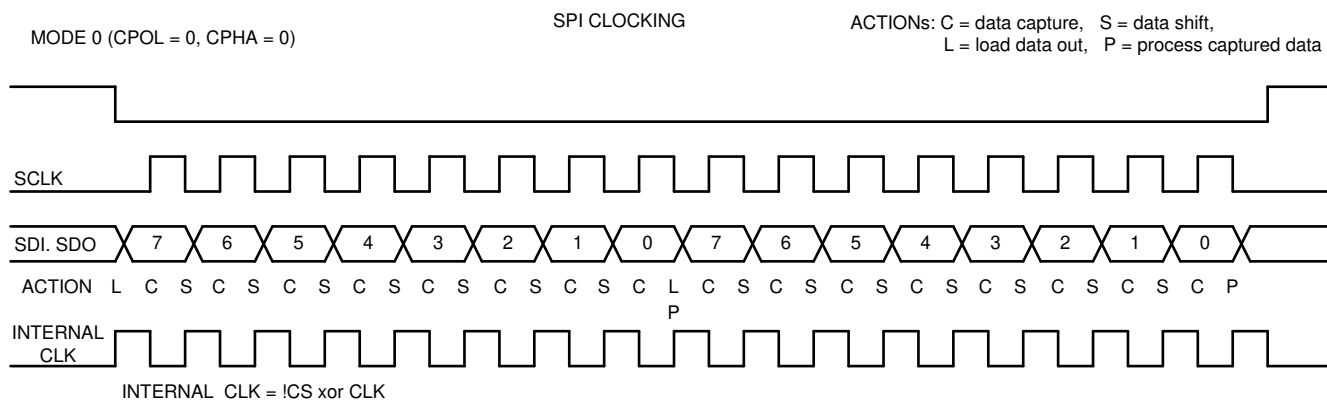


图 10-35. SPI 计时

10.4.9.3 SPI 串行数据输入 (SDI) :

SDI 引脚用于让器件知道从哪个地址读取或写入哪个地址。在写入期间，时钟周期数决定了有多少数据字节（最多三个）将加载到顺序地址中。一次写入的最小时钟周期数为 16 个，支持初始地址和写入命令，后跟一个字节的的数据，如图 10-36 所示。TCAN114x-Q1 支持突发读取和写入。图 10-37 显示了一个 32 位写入的示例，其中包括初始 7 位地址、写入位和三个数据字节。这总共需要 32 个时钟周期。一旦通过 NCS 上的低电平启用 SPI，SDI 就会在 SPI 时钟 (SCLK) 的每个上升沿对输入数据进行采样。数据会移入适当大小的移位寄存器，并且在正确的时钟周期数之后，移位寄存器已满并且 SPI 事务已完成。对于写入命令代码，仅在 SCLK 移入确切数量的时钟周期且 NCS 具有一个上升沿以取消选择器件后，新数据才会写入寻址的寄存器。对于突发写入，如果 SCLK 有 31 个时钟周期（比完整的 3 字节写入少 1 个时钟周期），则在执行前两个字节写入时不会发生第三个字节写入。如果在一个 SPI 事务期间没有移入正确数量的时钟周期和数据（nCS 为低电平），则会设置 SPIERR 标志。

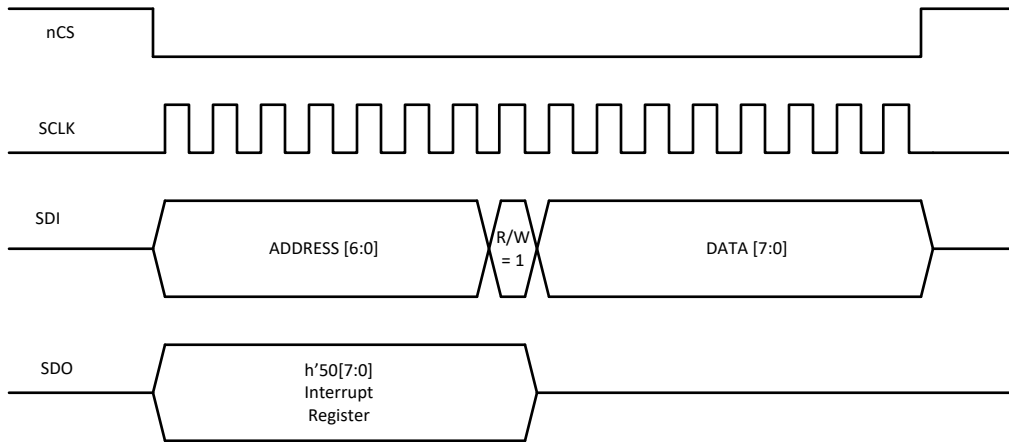


图 10-36. SPI 写入

有关如何使用一个 SPI 写入命令写入三个字节数据的示例。

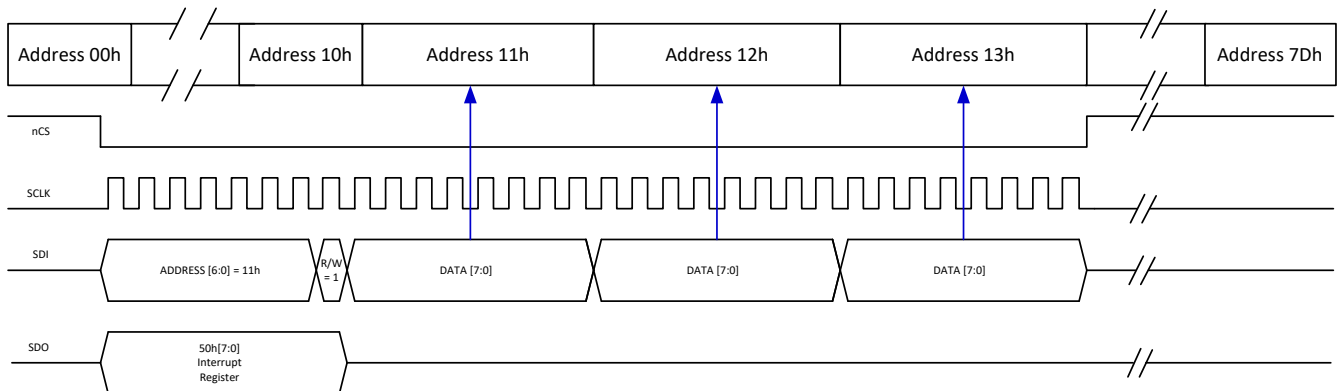


图 10-37. 32 位 SPI 突发写入

10.4.9.4 SPI 串行数据输出 (SDO) :

该引脚处于高阻抗状态，直到通过 nCS 启用了 SPI 输出。一旦通过 NCS 上的低电平启用 SPI，SDO 会立即被驱动为高电平或低电平，以显示全局中断寄存器 8'h50 位 7。全局中断寄存器 INT_GLOBAL 是要移出的第一个字节。SDO 引脚将数据从器件输出到处理器。对于写入命令，这是将在 SDO 引脚上提供的唯一数据。对于读取命令，将在 SDO 线路上提供来自连续地址的 1 到 3 个字节的数据。图 10-38 和图 10-39 显示了使用 32 位突发读取的单个地址读取和三个连续地址读取的示例。32 位突发读取显示了全局中断寄存器，后跟三个请求的数据字节。

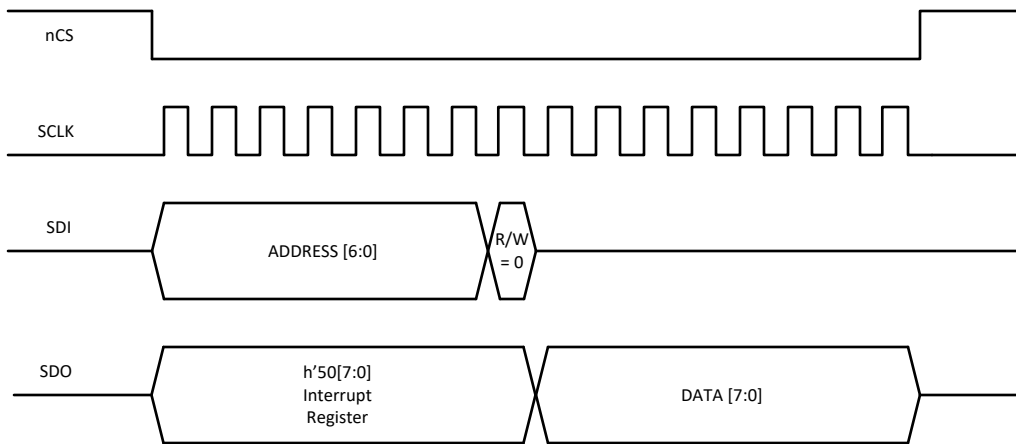


图 10-38. SPI 读取

有关如何使用一个 SPI 读取命令读取三个字节数据的示例。

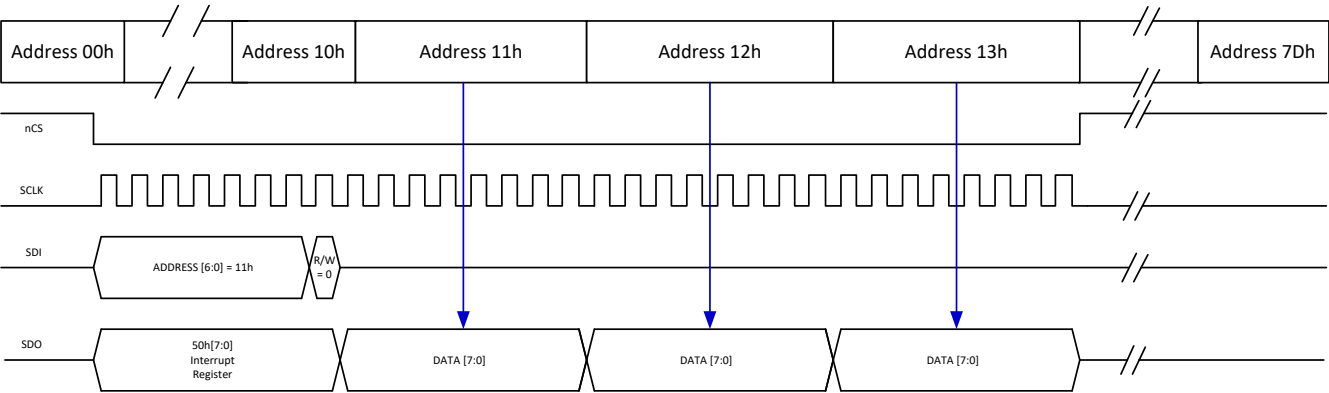


图 10-39. 32 位 SPI 突发读取

备注

如果写入后 2 μ s 内发生读取，则全局故障标志状态可能不会反应写入可能已启动的任何状态更改。

10.5 编程

TCAN114x-Q1 使用 7 位寻址，其中包含一个读取/写入位，后跟 1 到 3 个字节的数据。

10.6 寄存器映射

TCAN114x-Q1 具有一个具有 7 位寻址功能的综合寄存器组。

表 10-19 列出了器件寄存器的存储器映射寄存器。表 10-19 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 10-19. 器件寄存器

地址	首字母缩写	寄存器名称	节
0h + 公式	DEVICE_ID_y	器件型号	节 10.6.1
8h	REV_ID_MAJOR	主版本	节 10.6.2
9h	REV_ID_MINOR	次版本	节 10.6.3
Ah + 公式	SPI_RSVD_x	SPI 保留寄存器	节 10.6.4
Fh	Scratch_Pad_SPI	读取和写入测试寄存器 SPI	节 10.6.5
10h	MODE_CNTRL	模式配置	节 10.6.6
11h	WAKE_PIN_CONFIG	WAKE 引脚配置	节 10.6.7
12h	PIN_CONFIG	引脚配置	节 10.6.8
13h	WD_CONFIG_1 ⁽¹⁾	看门狗配置 1	节 10.6.9
14h	WD_CONFIG_2 ⁽¹⁾	看门狗配置 2	节 10.6.10
15h	WD_INPUT_TRIG ⁽¹⁾	看门狗输入触发	节 10.6.11
16h	WD_RST_PULSE ⁽¹⁾	看门狗输出脉冲宽度	节 10.6.12
17h	FSM_CONFIG	失效防护模式配置	节 10.6.13
18h	FSM_CNTR	失效防护模式计数器	节 10.6.14
19h	DEVICE_RST	器件复位	节 10.6.15
1Ah	DEVICE_CONFIG1	器件配置	节 10.6.16
1Bh	DEVICE_CONFIG2	器件配置	节 10.6.17
1Ch	SWE_DIS	睡眠唤醒错误计时器禁用	节 10.6.18
29h	SDO_CONFIG	使 SDO 也支持 nINT 功能	节 10.6.19
2Dh	WD_QA_CONFIG	问答看门狗配置	节 10.6.20
2Eh	WD_QA_ANSWER	问答看门狗应答	节 10.6.21
2Fh	WD_QA_QUESTION	问答看门狗问题	节 10.6.22
30h	SW_ID1 ⁽²⁾	选择性唤醒 ID 1	节 10.6.23
31h	SW_ID2 ⁽²⁾	选择性唤醒 ID 2	节 10.6.24
32h	SW_ID3 ⁽²⁾	选择性唤醒 ID 3	节 10.6.25
33h	SW_ID4 ⁽²⁾	选择性唤醒 ID 4	节 10.6.26
34h	SW_ID_MASK1 ⁽²⁾	选择性唤醒 ID 掩码 1	节 10.6.27
35h	SW_ID_MASK2 ⁽²⁾	选择性唤醒 ID 掩码 2	节 10.6.28
36h	SW_ID_MASK3 ⁽²⁾	选择性唤醒 ID 掩码 3	节 10.6.29
37h	SW_ID_MASK4 ⁽²⁾	选择性唤醒 ID 掩码 4	节 10.6.30
38h	SW_ID_MASK_DLC ⁽²⁾	ID 掩码、DLC 和数据掩码启用	节 10.6.31
39h + 公式	DATA_y ⁽²⁾	CAN 数据字节 7 至 0	节 10.6.32
41h + 公式	SW_RSVD_y ⁽²⁾	SW_RSVD0 至 SW_RSVD4	节 10.6.33
44h	SW_CONFIG_1 ⁽²⁾	CAN 和 CAN FD DR 及行为	节 10.6.34
45h	SW_CONFIG_2 ⁽²⁾	帧计数器	节 10.6.35

表 10-19. 器件寄存器 (continued)

地址	首字母缩写	寄存器名称	节
46h	SW_CONFIG_3 ⁽²⁾	帧计数器阈值	节 10.6.36
47h	SW_CONFIG_4 ⁽²⁾	模式配置	节 10.6.37
48h + 公式	SW_CONFIG_RSVD_y ⁽²⁾	SW_CONFIG_RSVD0 至 SW_CONFIG_RSVD4	节 10.6.38
50h	INT_GLOBAL	全局中断	节 10.6.39
51h	INT_1	中断	节 10.6.40
52h	INT_2	中断	节 10.6.41
53h	INT_3	中断	节 10.6.42
54h	INT_CANBUS ⁽¹⁾	CAN 总线故障中断	节 10.6.43
55h	INT_GLOBAL_ENABLE	INT_GLOBAL 的中断启用	节 10.6.44
56h	INT_ENABLE_1	INT_1 的中断启用	节 10.6.45
57h	INT_ENABLE_2	INT_2 的中断启用	节 10.6.46
58h	INT_ENABLE_3	INT_3 的中断启用	节 10.6.47
59h	INT_ENABLE_CANBUS ⁽¹⁾	INT_CANBUS 的中断启用	节 10.6.48
5Ah + 公式	INT_RSVD_y	中断保留寄存器 INT_RSVD0 至 INT_RSVD5	节 10.6.49

(1) TCAN1144-Q1 和 TCAN1146-Q1

(2) TCAN1145-Q1 和 TCAN1146-Q1

复杂的位访问类型经过编码可适应小型表单元。表 10-20 显示了适用于此部分中访问类型的代码。

表 10-20. 器件访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
RH	H R	由硬件置位或清除 读取
写入类型		
高电平	高电平	由硬件置位或清除
W	W	写入
W1C	1C W	1 以清除 写入
复位或默认值		
-n		复位后的值或默认值
寄存器数组变量		
i、j、k、l、m、n		当这些变量用于寄存器名称、偏移或地址时，它们指的是寄存器数组的值，其中寄存器是一组重复寄存器的一部分。寄存器组构成分层结构，数组用公式表示。
y		当该变量用于寄存器名称、偏移或地址时，它指的是寄存器数组的值。

10.6.1 DEVICE_ID_y 寄存器 (地址 = 0h + 公式) [复位 = 值]

图 10-40 中显示了 DEVICE_ID_y，表 10-21 中对此进行了介绍。

返回[汇总表](#)。

器件型号 - 说明字段中所述的复位值。

偏移 = 0h + y；其中 y = 0h 到 7h

图 10-40. DEVICE_ID_y 寄存器

7	6	5	4	3	2	1	0
DEVICE_ID							
复位值							

表 10-21. DEVICE_ID_y 寄存器字段说明

位	字段	类型	复位	说明
7-0	DEVICE_ID	R	值	DEVICE_ID[1:8] 寄存器确定器件的型号。 这里为相应的寄存器地址列出了每个 DEVICE_ID 寄存器的复位值和值 地址 00h = 54h = T 地址 01h = 43h = C 地址 02h = 41h = A 地址 03h = 4Eh = N 地址 04h = 31h = 1 地址 05h = 31h = 1 地址 06h = 34h = 4 地址 07h = 34h = 4 (TCAN1144-Q1) 地址 07h = 35h = 5 (TCAN1145-Q1) 地址 07h = 36h = 6 (TCAN1146-Q1)

10.6.2 REV_ID_MAJOR 寄存器 (地址 = 8h) [复位 = 01h]

图 10-41 展示了 REV_ID_MAJOR，表 10-22 中对此进行了介绍。

返回[汇总表](#)。

主版本

图 10-41. REV_ID_MAJOR 寄存器

7	6	5	4	3	2	1	0
Major_Revision							
R-01h							

表 10-22. REV_ID_MAJOR 寄存器字段说明

位	字段	类型	复位	说明
7-0	Major_Revision	R	01h	主要裸片版本

10.6.3 REV_ID_MINOR 寄存器 (地址 = 9h) [复位 = 00h]

图 10-42 中显示了 REV_ID_MINOR，表 10-23 中对此进行了介绍。

返回[汇总表](#)。

次版本

图 10-42. REV_ID_MINOR 寄存器

7	6	5	4	3	2	1	0
Minor_Revision							

图 10-42. REV_ID_MINOR 寄存器 (continued)

R-00h

表 10-23. REV_ID_MINOR 寄存器字段说明

位	字段	类型	复位	说明
7-0	Minor_Revision	R	00h	次要裸片版本

10.6.4 SPI_RSVD_x 寄存器 (地址 = Ah + 公式) [复位 = 00h]

图 10-43 中显示了 SPI_RSVD_x，表 10-24 中对此进行了介绍。

返回[汇总表](#)。

配置保留位 Ah 至 Eh

偏移 = Ah + x；其中 x = 0h 至 4h

图 10-43. SPI_RSVD_x 寄存器

7	6	5	4	3	2	1	0
SPI_RSVD_x							
R-00h							

表 10-24. SPI_RSVD_x 寄存器字段说明

位	字段	类型	复位	说明
7-0	SPI_RSVD_x	R	0b	SPI 保留寄存器 0 至 4

10.6.5 Scratch_Pad_SPI 寄存器 (地址 = Fh) [复位 = 00h]

图 10-44 中显示了 Scratch_Pad_SPI，表 10-25 中对此进行了介绍。

返回[汇总表](#)。

读取和写入测试寄存器 SPI

图 10-44. Scratch_Pad_SPI 寄存器

7	6	5	4	3	2	1	0
Scratch_Pad							
R/W-00h							

表 10-25. Scratch_Pad_SPI 寄存器字段说明

位	字段	类型	复位	说明
7-0	Scratch_Pad	R/W	00h	读取和写入测试寄存器 SPI

10.6.6 MODE_CNTRL 寄存器 (地址 = 10h) [复位 = 04h]

图 10-45 中显示了 MODE_CNTRL，表 10-26 中对此进行了介绍。

返回[汇总表](#)。

模式选择与功能启用和禁用寄存器

图 10-45. MODE_CNTRL 寄存器

7	6	5	4	3	2	1	0
SW_EN	DTO_DIS	FD_EN	RSVD		MODE_SEL		
R/W-0b	R/W-0b	R/W-0b	R-00b		R/W-100b		

表 10-26. MODE_CNTRL 寄存器字段说明

位	字段	类型	复位	说明
7	SW_EN	R/W	0b	TCAN1145-Q1 和 TCAN1146-Q1 的选择性唤醒启用，否则保留 0b = 禁用 1b = 启用
6	DTO_DIS	R/W	0b	禁用显性超时功能 0b = 启用 1b = 禁用
5	FD_EN	R/W	0b	TCAN1144-Q1 和 TCAN1146-Q1 的 CAN 总线故障检测启用，否则保留 0b = 禁用 1b = 启用
4-3	RSVD	R	00b	保留
2-0	MODE_SEL	R/W	100b	工作模式选择 001b = 睡眠 100b = 待机 101b = 监听 111b = 正常 <div style="text-align: right;">备注</div> <div style="text-align: right;">注意：将读回当前模式，并保留所有其他值</div>

10.6.7 WAKE_PIN_CONFIG 寄存器 (地址 = 11h) [复位 = 4h]

图 10-46 中显示了 WAKE_PIN_CONFIG，表 10-27 中对此进行了介绍。

返回[汇总表](#)。

用于配置 WAKE 引脚行为的寄存器。

图 10-46. WAKE_PIN_CONFIG 寄存器

7	6	5	4	3	2	1	0
WAKE_CONFIG		WAKE_STAT		WAKE_WIDTH_INVALID		WAKE_WIDTH_MAX	
R/W-00b		R/W0C/H-00b		R/W-01b		R/W-00b	

表 10-27. WAKE_PIN_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-6	WAKE_CONFIG	读/写	00b	Wake 引脚配置：注意：脉冲需要更多编程 00b = 双向 - 任一边沿 01b = 上升沿 10b = 下降沿 11b = 脉冲
5-4	WAKE_STAT	R/W0C/H	00b	WAKE 引脚的状态 00b = 无变化 01b = 上升沿 10b = 下降沿 11b = 脉冲 <div style="text-align: right;">备注</div> <div style="text-align: right;">WAKE 引脚的状态会在状态改变后显示在这里。必须将 00 写入这些位才能清除改变。对于滤波 WAKE，将根据寄存器 12h[7] 中选择的方法显示上升沿或下降沿</div>

表 10-27. WAKE_PIN_CONFIG 寄存器字段说明 (continued)

位	字段	类型	复位	说明
3-2	WAKE_WIDTH_INVALID	读/写	01b	小于或等于这些脉冲的脉冲被视为无效 00b = 5ms 并将 $t_{WAKE_WIDTH_MIN}$ 设置为 10ms 01b = 10ms 并将 $t_{WAKE_WIDTH_MIN}$ 设置为 20ms 10b = 20ms 并将 $t_{WAKE_WIDTH_MIN}$ 设置为 40ms 11b = 40ms 并将 $t_{WAKE_WIDTH_MIN}$ 设置为 80ms
1-0	WAKE_WIDTH_MAX	读/写	00b	被视为有效的最大 WAKE 引脚输入脉冲宽度。 00b = 750ms 01b = 1000ms 10b = 1500ms 11b = 2000ms

10.6.8 PIN_CONFIG 寄存器 (地址 = 12h) [复位 = 00h]

图 10-47 中显示了 PIN_CONFIG，表 10-28 中对此进行了介绍。

[返回汇总表。](#)

器件配置寄存器

图 10-47. PIN_CONFIG 寄存器

7	6	5	4	3	2	1	0
WAKE_PULSE_CONFIG	RSVD		nINT_SEL		RXD_WK_CONFIG	RSVD	
R/W-0b	R-00b		R/W-00b		R/W-0b	R-00b	

表 10-28. PIN_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	WAKE_PULSE_CONFIG	R/W	0b	设置 WAKE 引脚预期脉冲/滤波方向 0b = 低电平 -> 高电平 -> 低电平 (脉冲)、低电平 -> 高电平 (滤波) 1b = 高电平 -> 低电平 -> 高电平 (脉冲)、高电平 -> 低电平 (滤波)
6-5	RSVD	R	00b	保留
4-3	nINT_SEL	读/写	00b	nINT 配置选择：低电平有效 00b = 全局中断 01b = 看门狗故障输出 10b = 总线故障中断 11b = 唤醒请求
2	RXD_WK_CONFIG	R/W	0b	配置唤醒事件的 RXD 引脚行为 0b = 下拉为低电平 1b = 切换
1-0	RSVD	R	00b	保留

10.6.9 WD_CONFIG_1 寄存器 (地址 = 13h) [复位 = 15h]

图 10-48 中显示了 WD_CONFIG_1，表 10-29 中对此进行了介绍。

[返回汇总表。](#)

TCAN1144-Q1 和 TCAN1146-Q1 的看门狗配置设置 1

图 10-48. WD_CONFIG_1 寄存器

7	6	5	4	3	2	1	0
WD_CONFIG		WD_PRE		WD_ERR_CNT_SET		WD_ACT	
R/W-00b		R/W-01b		R/W-01b		R/W-01b	

表 10-29. WD_CONFIG_1 寄存器字段说明

位	字段	类型	复位	说明
7-6	WD_CONFIG	读/写	00b	看门狗配置 00b = 禁用 01b = 超时 10b = 窗口 11b = 问答
5-4	WD_PRE	读/写	01b	看门狗预分频器 00b = 因数 1 01b = 因数 2 10b = 因数 3 11b = 因数 4
3-2	WD_ERR_CNT_SET	读/写	01b	设置溢出时看门狗输出将触发的看门狗事件错误计数器 00b = 每个 WD 事件时立即触发 01b = 第五个错误事件时触发 10b = 第九个错误事件时触发 11b = 第十五个错误事件时触发
1-0	WD_ACT	读/写	01b	看门狗输出触发事件操作 00b = 关闭 INH 300ms 并设置 WD 中断 01b = 设置 WD 中断 10b = 保留 11b = 保留

10.6.10 WD_CONFIG_2 寄存器 (地址 = 14h) [复位 = 02h]

图 10-49 中显示了 WD_CONFIG_2，表 10-30 中对此进行了介绍。

返回汇总表。

TCAN1144-Q1 和 TCAN1146-Q1 的看门狗配置设置 2

图 10-49. WD_CONFIG_2 寄存器

7	6	5	4	3	2	1	0
WD_TIMER			WD_ERR_CNT			RSVD	
R/W-000b			RH-0001b			R-0b	

表 10-30. WD_CONFIG_2 寄存器字段说明

位	字段	类型	复位	说明
7-5	WD_TIMER	读/写	000b	根据 WD_PRE 设置设定窗口或超时时间 请参阅 WD_TIMER 表
4-1	WD_ERR_CNT	RH	0001b	看门狗错误计数器 进行错误计数，最多 15 个错误
0	RSVD	R	0b	保留

10.6.11 WD_INPUT_TRIG 寄存器 (地址 = 15h) [复位 = 00h]

图 10-50 展示了 WD_INPUT_TRIG，表 10-31 中对此进行了介绍。

返回汇总表。

对于 TCAN1144-Q1 和 TCAN1146-Q1，如果在适当的时间完成，写入 FFh 会复位 WD 计时器

图 10-50. WD_INPUT_TRIG 寄存器

7	6	5	4	3	2	1	0
WD_INPUT							
W1C-00h							

表 10-31. WD_INPUT_TRIG 寄存器字段说明

位	字段	类型	复位	说明
7-0	WD_INPUT	R/W1C	00h	写入 FFh 以触发 WD

10.6.12 WD_RST_PULSE 寄存器 (地址 = 16h) [复位 = 07h]

图 10-51 中显示了 WD_RST_PULSE，表 10-32 中对此进行了介绍。

返回[汇总表](#)。

对于 TCAN1144-Q1 和 TCAN1146-Q1，如果为此功能选择了 nINT，则选择 WD 触发事件的脉冲宽度

图 10-51. WD_RST_PULSE 寄存器

7	6	5	4	3	2	1	0
RESERVED				WDPW			
R-0000b				R/W-0111b			

表 10-32. WD_RST_PULSE 寄存器字段说明

位	字段	类型	复位	说明
7-4	RESERVED	R	0000b	保留
3-0	WDPW	读/写	0111b	选择时的窗口 WD 复位脉冲宽度 (ms) 0001b = 3.6 - 5 0010b = 10 - 12.5 0100b = 40 - 50 0111b = 150 - 190 1000b = 1 - 1.5 1011b = 20 - 25 1101b = 60 - 75 1110b = 100 - 125

10.6.13 FSM_CONFIG 寄存器 (地址 = 17h) [复位 = 00h]

图 10-52 中显示了 FSM_CONFIG，表 10-33 中对此进行了介绍。

返回[汇总表](#)。

配置失效防护模式

图 10-52. FSM_CONFIG 寄存器

7	6	5	4	3	2	1	0
FS_CNTR_EN	FS_CNTR_ACT			FS_STAT		FS_DIS	
R/W-0b	R/W-000b			RH-000b		R/W-0b	

表 10-33. FSM_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7	FS_CNTR_EN	R/W	0b	启用失效防护模式计数器 0b = 禁用 1b = 启用

表 10-33. FSM_CONFIG 寄存器字段说明 (continued)

位	字段	类型	复位	说明
6-4	FS_CNTR_ACT	读/写	000b	<p>如果失效防护计数器超过编程值，则执行操作</p> <p>000b = 无操作</p> <p>001b = 将 INH 拉低 1s</p> <p>010b = 执行软复位</p> <p>011b = 执行硬复位 - POR</p> <p>100b = 停止响应唤醒事件并进入睡眠状态，直到下电上电复位</p> <p>101b = 保留</p> <p>110b = 保留</p> <p>111b = 保留</p> <hr/> <p style="text-align: center;">备注</p> <p>注意：当选择 001b、010b 和 011b 时，SWE 计时器将在操作发生后启动。</p>
3-1	FS_STAT	RH	000b	<p>进入失效防护模式的原因</p> <p>000b = 未处于 FS 模式</p> <p>001b = 热关断事件</p> <p>010b = 保留</p> <p>011b = UV_{CC}</p> <p>所有其他组合均保留</p> <hr/> <p style="text-align: center;">备注</p> <p>这些值会一直保持，直到通过将 0h 写入 FSM_CNTR_STAT 来清除</p>
0	FS_DIS	R/W	0b	<p>失效防护禁用：不包括上电失效防护</p> <p>0b = 启用</p> <p>1b = 禁用</p>

10.6.14 FSM_CNTR 寄存器 (地址 = 18h) [复位 = 00h]

图 10-53 中显示了 FSM_CNTR，表 10-34 中对此进行了介绍。

返回汇总表。

设置失效防护计数器和状态

图 10-53. FSM_CNTR 寄存器

7	6	5	4	3	2	1	0
FSM_CNTR_SET				FSM_CNTR_STAT			
R/W-0h				RH-0h			

表 10-34. FSM_CNTR 寄存器字段说明

位	字段	类型	复位	说明
7-4	FSM_CNTR_SET	R/W	0h	<p>设置在执行操作之前进入 FS 模式的次数。值比进入 FS 模式的次数少一。范围为 0 至 15，表示进入失效防护模式 1 至 16 次</p>
3-0	FSM_CNTR_STAT	RH	0h	<p>读回连续进入 FSM 的次数，最多 15 次。可通过写入 0h 来清除。</p>

10.6.15 DEVICE_RST 寄存器 (地址 = 19h) [复位 = 00h]

图 10-54 中显示了 DEVICE_RST，表 10-35 中对此进行了介绍。

返回汇总表。

强制进行软复位或硬复位。

图 10-54. DEVICE_RST 寄存器

7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---

图 10-54. DEVICE_RST 寄存器 (continued)

RESERVED	SF_RST	HD_RST
R-000000b	R/W1C-0b	R/W1C-0b

表 10-35. DEVICE_RST 寄存器字段说明

位	字段	类型	复位	说明
7-2	RESERVED	R	00000b	保留
1	SF_RST	R/W1C	0b	软复位：写入 1 会导致软复位。设备寄存器会返回默认值，同时保持 INH 开启。
0	HD_RST	R/W1C	0b	硬复位：写入 1 时强制执行上电复位。
				<p>备注</p> <p>注意：这将设置 PWRON 中断标志。</p>

10.6.16 DEVICE_CONFIG1 寄存器 (地址 = 1Ah) [复位 = 00h]

图 10-55 中显示了 DEVICE_CONFIG1，表 10-36 中对此进行了介绍。

返回[汇总表](#)。

使 SPI 能够在 VIO 可用时在睡眠模式下工作。

LIMP 引脚仅对于 TCAN1144-Q1 和 TCAN1146-Q1 处于有效状态，而对于 TCAN1145-Q1 则为保留。

图 10-55. DEVICE_CONFIG1 寄存器

7	6	5	4	3	2	1	0
RSVD	INH_DIS	INH_LIMP_SEL	LIMP_DIS	LIMP_SEL_RESET	LIMP_RESET	RSVD	
R-0b	R/W-0b	R/W - 0b	R/W - 0b	R/W - 00b	R/W1C - 0b	R - 0b	

表 10-36. DEVICE_CONFIG1 寄存器字段说明

位	字段	类型	复位	说明
7	RSVD	R	0b	保留
6	INH_DIS	R/W	0b	INH 引脚禁用 0b = 启用 1b = 禁用
5	INH_LIMP_SEL	R/W	0b	引脚功能选择 0b = INH 1b = LIMP
4	LIMP_DIS	R/W	0b	如果选择了 LIMP 功能，LIMP 引脚禁用 0b = 启用 1b = 禁用
3-2	LIMP_SEL_RESET	读/写	00b	选择复位/关断 LIMP 引脚的方法 00b = 在错误计数器接收到第三个成功的输入触发信号时 01b = 第一个正确的输入触发 10b = SPI 写入 8'h1A[1] = 1 11b = 保留
1	LIMP_RESET	R/W1C	0b	LIMP 复位/关闭： 在这个位置写入 1 会将 LIMP 引脚复位至关闭状态并且位会自动清除
0	RSVD	R	0b	保留

10.6.17 DEVICE_CONFIG2 寄存器 (地址 = 1Bh) [复位 = 0h]

图 10-56 中显示了 DEVICE_CONFIG2，表 10-37 中对此进行了介绍。

返回[汇总表](#)。

禁用 WAKE 引脚脉冲配置中的 $t_{WK_WIDTH_MAX}$ ，并使 WAKE 引脚称为基于 $t_{WK_WIDTH_INVALID}$ 和 $t_{WK_WIDTH_MIN}$ 的滤波 WAKE 引脚。

图 10-56. DEVICE_CONFIG2 寄存器

7	6	5	4	3	2	1	0
RESERVED						WAKE_WIDTH_MAX_DIS	RSVD
R-00000b						R/W-0b	R-0b

表 10-37. DEVICE_CONFIG2 寄存器字段说明

位	字段	类型	复位	说明
7-2	RESERVED	R	00000b	保留
1	WAKE_WIDTH_MAX_DIS	R/W	0b	WAKE 脉冲最大宽度禁用。禁用 $t_{WK_WIDTH_MAX}$ 并将器件置于 WAKE 滤波配置中。 0b = 启用 1b = 禁用
0	RSVD	R	0b	保留

10.6.18 SWE_DIS 寄存器 (地址 1Ch) [复位 = 04h]

图 10-57 中显示了 SWE_DIS，表 10-38 中对此进行了介绍。

返回[汇总表](#)。

已禁用睡眠唤醒错误计时器。不会在上电时禁用该计时器。

图 10-57. SWE_DIS 寄存器

7	6	5	4	3	2	1	0
SWE_DIS	RESERVED				CANSLNT_SWE_DIS	RESERVED	
R/W-0b	R-0000b				R/W-1b	R-00b	

表 10-38. SWE_DIS 寄存器字段说明

位	字段	类型	复位	说明
7	SWE_DIS	R/W	0b	睡眠唤醒错误禁用：注意：这会在器件因为唤醒事件而退出睡眠模式时禁止器件启动 SWE 计时器。如果启用此功能，则必须在 SWE 计时器窗口内进行 SPI 读取或写入，否则器件将返回睡眠状态。这不会在初始上电或上电复位时禁用该功能。 0b = 启用 1b = 禁用
6-3	RSVD	R	0000b	保留
2	CANSLNT_SWE_DIS	R/W	1b	SWE 计时器将从 CANSLNT 标志中禁用，并且仅基于 $t_{Silence}$ 0b = 启用 1b = 禁用
1-0	RSVD	R	00b	保留

10.6.19 SDO_CONFIG 寄存器 (地址 = 29h) [复位 = 00h]

图 10-58 中显示了 SDO_CONFIG，表 10-39 中对此进行了介绍。

返回[汇总表](#)。

将 SDO 引脚配置为仅 SDO，或允许该引脚也像中断引脚 nINT 一样工作。

图 10-58. SDO_CONFIG 寄存器

7	6	5	4	3	2	1	0
RESERVED						SDO_CONFIG	

图 10-58. SDO_CONFIG 寄存器 (continued)

R-0000000b

R/W-0b

表 10-39. SDO_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-1	RESERVED	R	0000000b	保留
0	SDO_CONFIG	R/W	0b	SDO 引脚配置：注意：当配置为 SDO 和 nINT 时，该引脚将在 nCS 为低电平时用作 SDO，并在 nCS 为高电平时用作 nINT 0b = 仅 SDO 1b = SDO 和 nINT

10.6.20 WD_QA_CONFIG 寄存器 (地址 = 2Dh) [复位 = 00h]

图 10-59 中显示了 WD_QA_CONFIG，表 10-40 中对此进行了介绍。

返回[汇总表](#)。

Q&A 看门狗配置位

图 10-59. WD_QA_CONFIG 寄存器

7	6	5	4	3	2	1	0
WD_ANSW_GEN_CFG		WD_Q&A_POLY_CFG		WD_Q&A_POLY_SEED			
R/W-00b		R/W-00b		R/W-0000b			

表 10-40. WD_QA_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7-6	WD_ANSW_GEN_CFG	读/写	00b	WD 应答生成配置
5-4	WD_Q&A_POLY_CFG	读/写	00b	WD Q&A 多项式配置
3-0	WD_Q&A_POLY_SEED	R/W	0000b	当器件处于 RESET 状态时加载的 WD Q&A 多项式种子值

备注

上电时，WD_Q&A_Poly_SEED 将读回 0000b，但实际种子值为 1010b。写入后，读回值和实际值将相同。

10.6.21 WD_QA_ANSWER 寄存器 (地址 = 2Eh) [复位 = 00h]

图 10-60 展示了 WD_QA_ANSWER，表 10-41 中对此进行了介绍。

返回[汇总表](#)。

Q&A 看门狗应答位

图 10-60. WD_QA_ANSWER 寄存器

7	6	5	4	3	2	1	0
WD_QA_ANSWER							
R-00h							

表 10-41. WD_QA_ANSWER 寄存器字段说明

位	字段	类型	复位	说明
7-0	WD_QA_ANSWER	R/W	00h	MCU 看门狗 Q&A 应答响应字节

10.6.22 WD_QA_QUESTION 寄存器 (地址 = 2Fh) [复位 = 00h]

图 10-61 中显示了 WD_QA_QUESTION，表 10-42 中对此进行了介绍。

返回[汇总表](#)。

Q&A 看门狗问题位

图 10-61. WD_QA_QUESTION 寄存器

7	6	5	4	3	2	1	0
RSVD	QA_ANSW_ER R	WD_ANSW_CNT	WD_QUESTION				
R-0b	W1C-0b	R-00b	R-0000b				

表 10-42. WD_QA_QUESTION 寄存器字段说明

位	字段	类型	复位	说明
7	RSVD	R	0b	保留
6	QA_ANSW_ERR	W1C	0b	看门狗 Q&A 应答错误标志
5-4	WD_ANSW_CNT	R	00b	接收到的看门狗 Q&A 错误计数器的当前状态 启用了 WD 时, 值将显示为 2'h3
3-0	WD_QUESTION	R	0000b	当前看门狗问题值 启用了 WD 时, 值将显示为 4'hC

10.6.23 SW_ID1 寄存器 (地址 = 30h) [复位 = 00h]

图 10-62 中显示了 SW_ID1, 表 10-43 中对此进行了介绍。

返回汇总表。

TCAN1145-Q1 和 TCAN1146-Q1 的扩展 ID 位 17:10

图 10-62. SW_ID1 寄存器

7	6	5	4	3	2	1	0
EXT_ID_17:10							
R/W-00h							

表 10-43. SW_ID1 寄存器字段说明

位	字段	类型	复位	说明
7-0	EXT_ID_17:10	R/W	00h	扩展 ID 位 17:10

10.6.24 SW_ID2 寄存器 (地址 = 31h) [复位 = 00h]

图 10-63 中显示了 SW_ID2, 表 10-44 中对此进行了介绍。

返回汇总表。

TCAN1145-Q1 和 TCAN1146-Q1 的扩展 ID 位 9:2

图 10-63. SW_ID2 寄存器

7	6	5	4	3	2	1	0
EXT_ID_9:2							
R/W-00h							

表 10-44. SW_ID2 寄存器字段说明

位	字段	类型	复位	说明
7-0	EXT_ID_9:2	R/W	00h	扩展 ID 位 9:2

10.6.25 SW_ID3 寄存器 (地址 = 32h) [复位 = 00h]

图 10-64 中显示了 SW_ID3, 表 10-45 中对此进行了介绍。

返回汇总表。

TCAN1145-Q1 和 TCAN1146-Q1 的扩展 ID 位 1:0、扩展 ID 字段、ID[10:6] 和扩展 ID[28:24]

图 10-64. SW_ID3 寄存器

7	6	5	4	3	2	1	0
EXT_ID_1:0		IDE	ID_10:6__EXT_ID_28:24				
R/W-00b		R/W-0b	R/W-00000b				

表 10-45. SW_ID3 寄存器字段说明

位	字段	类型	复位	说明
7-6	EXT_ID_1:0	读/写	00b	扩展 ID 位 1:0
5	IDE	R/W	0b	扩展 ID 字段 0b = 标准 ID (11 位) 1b = 扩展 ID (29 位)
4-0	ID_10:6__EXT_ID_28:24	读/写	00000b	ID[10:6] 和扩展 ID[28:24]

10.6.26 SW_ID4 寄存器 (地址 = 33h) [复位 = 00h]

图 10-65 中显示了 SW_ID4，表 10-46 中对此进行了介绍。

返回[汇总表](#)。

TCAN1145-Q1 和 TCAN1146-Q1 的 ID[5:0] 和扩展 ID[23:18]

图 10-65. SW_ID4 寄存器

7	6	5	4	3	2	1	0
ID_5:0__EXT_ID_23:18						RESERVED	
R/W-000000b						R-00b	

表 10-46. SW_ID4 寄存器字段说明

位	字段	类型	复位	说明
7-2	ID_5:0__EXT_ID_23:18	R/W	000000b	ID[5:0] 和扩展 ID[23:18]
1-0	RESERVED	R	00b	保留

10.6.27 SW_ID_MASK1 寄存器 (地址 = 34h) [复位 = 00h]

图 10-66 中显示了 SW_ID_MASK1，表 10-47 中对此进行了介绍。

返回[汇总表](#)。

TCAN1145-Q1 和 TCAN1146-Q1 的扩展 ID 掩码 17:16

图 10-66. SW_ID_MASK1 寄存器

7	6	5	4	3	2	1	0
RESERVED						EXT_ID_MASK_17:16	
R-000000b						R/W-00b	

表 10-47. SW_ID_MASK1 寄存器字段说明

位	字段	类型	复位	说明
7-2	RESERVED	R	000000b	保留
1-0	EXT_ID_MASK_17:16	R/W	00b	扩展 ID 掩码 17:16

10.6.28 SW_ID_MASK2 寄存器 (地址 = 35h) [复位 = 00h]

图 10-67 中显示了 SW_ID_MASK2，表 10-48 中对此进行了介绍。

返回[汇总表](#)。

TCAN1145-Q1 和 TCAN1146-Q1 的扩展 ID 掩码 15:8

图 10-67. SW_ID_MASK2 寄存器

7	6	5	4	3	2	1	0
EXT_ID_MASK_15:8							
R/W-00h							

表 10-48. SW_ID_MASK2 寄存器字段说明

位	字段	类型	复位	说明
7-0	EXT_ID_MASK_15:8	R/W	00h	扩展 ID 掩码 15:8

10.6.29 SW_ID_MASK3 寄存器 (地址 = 36h) [复位 = 00h]

图 10-68 中显示了 SW_ID_MASK3，表 10-49 中对此进行了介绍。

返回汇总表。

TCAN1145-Q1 和 TCAN1146-Q1 的扩展 ID 掩码 7:0

图 10-68. SW_ID_MASK3 寄存器

7	6	5	4	3	2	1	0
EXT_ID_MASK_7:0							
R/W-00h							

表 10-49. SW_ID_MASK3 寄存器字段说明

位	字段	类型	复位	说明
7-0	EXT_ID_MASK_7:0	R/W	00h	扩展 ID 掩码 7:0

10.6.30 SW_ID_MASK4 寄存器 (地址 = 37h) [复位 = 00h]

图 10-69 中显示了 SW_ID_MASK4，表 10-50 中对此进行了介绍。

返回汇总表。

TCAN1145-Q1 和 TCAN1146-Q1 的 ID 掩码 10:3 和扩展 ID 掩码 28:21 (基本 ID)

图 10-69. SW_ID_MASK4 寄存器

7	6	5	4	3	2	1	0
ID_MASK_10:3__EXT_ID_MASK_28:21							
R/W-00h							

表 10-50. SW_ID_MASK4 寄存器字段说明

位	字段	类型	复位	说明
7-0	ID_MASK_10:3__EXT_ID_MASK_28:21	R/W	00h	ID 掩码 10:3 和扩展 ID 掩码 28:21 (基本 ID)

10.6.31 SW_ID_MASK_DLC 寄存器 (地址 = 38h) [复位 = 00h]

图 10-70 中显示了 SW_ID_MASK_DLC，表 10-51 中对此进行了介绍。

返回汇总表。

TCAN1145-Q1 和 TCAN1146-Q1 的 ID 掩码 2:0 和扩展 ID 掩码 20:18 (基本 ID)、DLC[3:0]、数据掩码启用

图 10-70. SW_ID_MASK_DLC 寄存器

7	6	5	4	3	2	1	0
SW_ID_MASK_5			DLC			DATA_MASK_EN	
R/W-000b			R/W-0000b			R/W-0b	

表 10-51. SW_ID_MASK_DLC 寄存器字段说明

位	字段	类型	复位	说明
7-5	SW_ID_MASK_5	读/写	000b	ID 掩码 2:0 和扩展 ID 掩码 20:18 (基本 ID)
4-1	DLC	R/W	0000b	DLC[3:0]
0	DATA_MASK_EN	R/W	0b	数据掩码启用 0b = DLC 字段和数据字段不进行比较, 并假定有效。允许远程帧。 1b = DLC 字段必须与 DLC[3:0] 寄存器匹配, 并且数据字段字节与 DATAx 寄存器进行比较以找到匹配的 1。忽略远程帧

10.6.32 DATA_y 寄存器 (地址 = 39h + 公式) [复位 = 00h]

图 10-71 中显示了 DATA_y, 表 10-52 中对此进行了介绍。

返回[汇总表](#)。

寄存器地址 39h 到 40h

偏移 = 39h + (y * 1h); 其中 y = 0h 到 7h (对于 TCAN1145-Q1 和 TCAN1146-Q1)

图 10-71. DATA_y 寄存器

7	6	5	4	3	2	1	0
DATAx							
R/W-00h							

表 10-52. DATA_y 寄存器字段说明

位	字段	类型	复位	说明
7-0	DATAx	R/W	00h	CAN 数据字节 x

10.6.33 SW_RSVD_y 寄存器 (地址 = 41h + 公式) [复位 = 00h]

图 10-72 中显示了 SW_RSVD_y, 表 10-53 中对此进行了介绍。

返回[汇总表](#)。

寄存器地址 41h 到 43F

偏移 = 41h + (y * 1h); 其中 y = 0h 至 2h (对于 TCAN1145-Q1 和 TCAN1146-Q1)

图 10-72. SW_RSVD_y 寄存器

7	6	5	4	3	2	1	0
RSVD							
R-00h							

表 10-53. SW_RSVD_y 寄存器字段说明

位	字段	类型	复位	说明
7-0	RSVD	R	00h	保留

10.6.34 SW_CONFIG_1 寄存器 (地址 = 44h) [复位 = 50h]

图 10-73 中显示了 SW_CONFIG_1, 表 10-54 中对此进行了介绍。

返回[汇总表](#)。

TCAN1145-Q1 和 TCAN1146-Q1 的 CAN 和 CAN FD DR 以及行为

图 10-73. SW_CONFIG_1 寄存器

7	6	5	4	3	2	1	0
SW_FD_PASSIVE	CAN_DR			FD_DR		RSVD	

图 10-73. SW_CONFIG_1 寄存器 (continued)

R/W-0b	R/W-101b	R/W-00b	R-00b
--------	----------	---------	-------

表 10-54. SW_CONFIG_1 寄存器字段说明

位	字段	类型	复位	说明
7	SW_FD_PASSIVE	R/W	0b	选择性唤醒 FD 无源：当出现具有灵活数据速率的 CAN 帧时，此位将修改错误计数器的行为。 0b = 具有灵活数据速率的 CAN 帧将被计为错误帧 1b = 忽略具有灵活数据速率的 CAN 帧（无源）
6-4	CAN_DR	R/W	101b	CAN 总线数据速率 000b = 50Kbps 001b = 100Kbps 010b = 125Kbps 011b = 250Kbps 100b = 保留 101b = 500Kbps 110b = 保留 111b = 1Mbps
3-2	FD_DR	R/W	00b	CAN 总线 FD 数据速率与 CAN 数据速率之比 00b = CAN FD <= 4x CAN 数据速率 01b = CAN FD => 5x 且 <= 10x CAN 数据速率 10b = 保留 11b = 保留
1-0	RSVD	R	0b	保留

10.6.35 SW_CONFIG_2 寄存器 (地址 = 45h) [复位 = 00h]

图 10-74 中显示了 SW_CONFIG_2，表 10-55 中对此进行了介绍。

返回到 TCAN1145-Q1 和 TCAN1146-Q1 的汇总表。

帧错误计数器：对于检测到的每个接收帧错误（填充位、CRC 或 CRC 定界符形式错误），该错误计数器会递增 1。假设计数器不为零，则对于每个正确接收到的 CAN 帧，计数器都会递减 1。如果器件在具有灵活数据速率帧的 CAN 上设置为被动，则检测为 CAN FD 帧的任何帧都不会影响帧错误计数器（不进行递增或递减）。如果该帧计数器达到 FRAME_CNT_THRESHOLD[7:0] 值，则下一次递增会使计数器溢出，同时设置 FRAME_OVF 标志。可以通过以下方式重置计数器：启用帧检测或 t_{SILENCE} 检测。

图 10-74. SW_CONFIG_2 寄存器

7	6	5	4	3	2	1	0
FRAME_CNTx							
RH-00h							

表 10-55. SW_CONFIG_2 寄存器字段说明

位	字段	类型	复位	说明
7-0	FRAME_CNTx	RH	00h	帧错误计数器：对于检测到的每个接收帧错误（填充位、CRC 或 CRC 定界符形式错误），该错误计数器会递增 1。假设计数器不为零，则对于每个正确接收到的 CAN 帧，计数器都会递减 1。如果器件在具有灵活数据速率帧的 CAN 上设置为被动，则检测为 CAN FD 帧的任何帧都不会影响帧错误计数器（不进行递增或递减）。如果该帧计数器达到 FRAME_CNT_THRESHOLD[7:0] 值，则下一次递增会使计数器溢出，同时设置 FRAME_OVF 标志。可以通过以下方式重置计数器：启用帧检测或 t _{SILENCE} 检测。

10.6.36 SW_CONFIG_3 寄存器 (地址 = 46h) [复位 = 1Fh]

图 10-75 中显示了 SW_CONFIG_3，表 10-56 中对此进行了介绍。

返回汇总表。

帧错误计数器阈值：这些位设置错误计数器达到最大值的点，在下一个错误帧上将溢出并设置 FRAME_OVF 标志。对于 TCAN1145-Q1 和 TCAN1146-Q1，默认值为 31，因此第 32 个错误将设置溢出标志。

图 10-75. SW_CONFIG_3 寄存器

7	6	5	4	3	2	1	0
FRAME_CNT_THRESHOLD							
R/W-1Fh							

表 10-56. SW_CONFIG_3 寄存器字段说明

位	字段	类型	复位	说明
7-0	FRAME_CNT_THRESHOLD	读/写	1Fh	帧错误计数器阈值：这些位设置错误计数器达到最大值的点，在下一个错误帧上将溢出并设置 FRAME_OVF 标志。默认值为 31，因此第 32 个错误将设置溢出标志。

10.6.37 SW_CONFIG_4 寄存器 (地址 = 47h) [复位 = 00h]

图 10-76 中显示了 SW_CONFIG_4，表 10-57 中对此进行了介绍。

返回汇总表。

TCAN1145-Q1 和 TCAN1146-Q1 的配置

图 10-76. SW_CONFIG_4 寄存器

7	6	5	4	3	2	1	0
SWCFG	CAN_SYNC_FD	CAN_SYNC	RSVD				
RH/W-0b	RH-0b	RH-0b	R-00000b				

表 10-57. SW_CONFIG_4 寄存器字段说明

位	字段	类型	复位	说明
7	SWCFG	RH/W	0b	选择性唤醒配置完成 0b = 未配置 SW 寄存器 1b = 已配置 SW 寄存器 注意：请将此作为配置和开启选择性唤醒功能的最后一步。 <div style="text-align: center;">备注</div> 注意：写入这些唤醒配置寄存器 (8'h30-8'h44、8'h46) 中的任何一个都会清除 SWCFG 位。
6	CAN_SYNC_FD	RH	0b	如果启用帧检测，则器件正在正确地对 CAN FD 帧进行解码。此标志在接收每个帧后更新。通过轮询该标志，系统可以确定器件是否正在正确地对 CAN FD 帧进行解码，直到 (但不包括) 数据字段。该标志会自行清除。
5	CAN_SYNC	RH	0b	同步到 CAN 数据：如果启用帧检测，此标志指示器件是否正在正确地对 CAN 帧进行解码。此标志在接收每个帧后更新。通过轮询该标志，系统可以确定器件是否正确地对 CAN 帧进行解码。该标志会自行清除。
4-0	RSVD	R	00000b	保留

10.6.38 SW_CONFIG_RSVD_y 寄存器 (地址 = 48h + 公式) [复位 = 00h]

图 10-77 中显示了 SW_CONFIG_RSVD_y，表 10-58 中对此进行了介绍。

返回汇总表。

寄存器地址 48h 到 4Fh

偏移 = 48h + (y * 1h)；其中 y = 0h 至 7h (对于 TCAN1145-Q1 和 TCAN1146-Q1)

图 10-77. SW_CONFIG_RSVD_y 寄存器

7	6	5	4	3	2	1	0
RSVD							
R-00h							

表 10-58. SW_CONFIG_RSVD_y 寄存器字段说明

位	字段	类型	复位	说明
7-0	RSVD	R	00h	保留

10.6.39 INT_GLOBAL 寄存器 (地址 = 50h) [复位 = 00h]

图 10-78 中显示了 INT_GLOBAL，表 10-59 中对此进行了介绍。

返回汇总表。

全部到特定中断的逻辑或

图 10-78. INT_GLOBAL 寄存器

7	6	5	4	3	2	1	0
GLOBALERR	INT_1	INT_2	INT_3	INT_CANBUS	RSVD		
RH-0b	RH-0b	RH-0b	RH-0b	RH-0b	R-000b		

表 10-59. INT_GLOBAL 寄存器字段说明

位	字段	类型	复位	说明
7	GLOBALERR	RH	0b	所有中断的逻辑或
6	INT_1	RH	0b	INT_1 寄存器的逻辑或
5	INT_2	RH	1b	INT_2 寄存器的逻辑或
4	INT_3	RH	0b	INT_3 寄存器的逻辑或
3	INT_CANBUS	RH	0b	INT_CANBUS 寄存器的逻辑或
2-0	RSVD	R	0000b	保留

10.6.40 INT_1 寄存器 (地址 = 51h) [复位 = 00h]

图 10-79 中显示了 INT_1，表 10-60 中对此进行了介绍。

返回汇总表。

中断取决于器件。所有中断都适用于 TCAN1146-Q1。看门狗和 CAN 总线中断适用于 TCAN1144-Q1。选择性唤醒中断适用于 TCAN1145-Q1

图 10-79. INT_1 寄存器

7	6	5	4	3	2	1	0
WD	CANINT	LWU	WKERR	FRAME_OVF	CANSLNT	CANTO	CANDOM
R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 10-60. INT_1 寄存器字段说明

位	字段	类型	复位	说明
7	WD	R/W1C	0b	看门狗事件中断。 备注 此中断位将针对每个看门狗错误事件进行设置，而不依赖于看门狗错误计数器
6	CANINT	R/W1C	0b	CAN 总线唤醒中断
5	LWU	R/W1C	0b	本地唤醒

表 10-60. INT_1 寄存器字段说明 (continued)

位	字段	类型	复位	说明
4	WKERR	R/W1C	0b	当 SWE 计时器已过期且状态机已返回睡眠模式时, 将设置唤醒错误位
3	FRAME_OVF	R/W1C	0b	帧错误计数器溢出
2	CANSLNT	R/W1C	0b	CAN 总线在 $t_{SILENCE}$ 内处于非运行状态
1	CANTO	R/W1C	0b	启用选择性唤醒并处于睡眠模式时, CAN 总线在 $t_{SILENCE}$ 内处于非运行状态
0	CANDOM	R/W1C	0b	CAN 总线卡在显性状态

10.6.41 INT_2 寄存器 (地址 = 52h) [复位 = 40h]

图 10-80 中显示了 INT_2, 表 10-61 中对此进行了介绍。

返回汇总表。

所有中断都适用于 TCAN1146-Q1。看门狗和 CAN 总线中断适用于 TCAN1144-Q1。选择性唤醒中断适用于 TCAN1145-Q1

图 10-80. INT_2 寄存器

7	6	5	4	3	2	1	0
SMS	PWRON	RSVD	UVSUP	UVIO	UVCC	TSD	TSDW
R/W1C-0b	R/W1C-1b	R-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 10-61. INT_2 寄存器字段说明

位	字段	类型	复位	说明
7	SMS	R/W1C	0b	睡眠模式状态标志。仅在 WKERR、UVIO 超时或 UVIO + TSD 故障导致进入睡眠模式时设置
6	PWRON	R/W1C	1b	上电
5	RSVD	R-0b	0b	保留
4	UVSUP	R/W1C	0b	V_{SUP} 欠压
3	UVIO	R/W1C	0b	V_{IO} 欠压
2	UVCC	R/W1C	0b	V_{CC} 欠压
1	TSD	R/W1C	0b	热关断
0	TSDW	R/W1C	0b	热关断警告

10.6.42 INT_3 寄存器 (地址 = 53h) [复位 = 00h]

图 10-81 中显示了 INT_3, 表 10-62 中对此进行了介绍。

返回汇总表。

所有中断都适用于 TCAN1146-Q1。看门狗和 CAN 总线中断适用于 TCAN1144-Q1。选择性唤醒中断适用于 TCAN1145-Q1

当用于修整的内部 EEPROM 存在 CRC 错误时, 便会设置 CRC_EEPROM 中断。加电时, 器件会从 EEPROM 加载内部寄存器并执行 CRC 校验。如果在八次尝试加载有效数据后出现错误, 则会设置 CRC_EEPROM 中断。这将指示可能影响器件性能的错误。当器件因唤醒事件而退出睡眠模式或失效防护模式时, 会重复此操作。器件将对从 EEPROM 加载的内部寄存器执行 CRC 校验。如果存在错误, 器件将从 EEPROM 重新加载寄存器。如果存在 CRC 错误, 器件将尝试加载内部寄存器最多八次。在第八次尝试后, 将设置 CRC_EEPROM 中断标志。这将指示可能影响器件性能的错误。

图 10-81. INT_3 寄存器

7	6	5	4	3	2	1	0
SPIERR	SWERR	FSM	RSVD				CRC_EEPROM

图 10-81. INT_3 寄存器 (continued)

R/W1C-0b	RH-0b	R/W1C-0b	R-0000b	R/W1C-0b
----------	-------	----------	---------	----------

表 10-62. INT_3 寄存器字段说明

位	字段	类型	复位	说明
7	SPIERR	R/W1C	0b	设置 SPI 状态位时设置
6	SWERR	RH	0b	(SW_EN=1 和 NOT(SWCFG)) 和 FRAME_OVF 的逻辑或。设置 SWERR 时, 可能无法启用选择性唤醒
5	FSM	R/W1C	0b	已进入失效防护模式。可在失效防护模式下清除。
4-1	RSVD	R	0000b	保留
0	CRC_EEPROM	R/W1C	0b	EEPROM CRC 错误

10.6.43 INT_CANBUS 寄存器 (地址 = 54h) [复位 = 00h]

图 10-82 中显示了 INT_CANBUS, 表 10-63 中对此进行了介绍。

返回汇总表。

CAN 总线故障, 包括 TCAN1144-Q1 和 TCAN1146-Q1 的短路和开路

图 10-82. INT_CANBUS 寄存器

7	6	5	4	3	2	1	0
RSVD	CANBUSTERM OPEN	CANHCANL	CANHBAT	CANLGND	CANBUSOPEN	CANBUSGND	CANBUSBAT
R-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b	R/W1C-0b

表 10-63. INT_CANBUS 寄存器字段说明

位	字段	类型	复位	说明
7	RSVD	R	0b	保留
6	CANBUSTERMOPEN	R/W1C	0b	CAN 总线有一个端接点开路
5	CANHCANL	R/W1C	0b	CANH 和 CANL 短接在一起
4	CANHBAT	R/W1C	0b	CANH 短接至 Vbat
3	CANLGND	R/W1C	0b	CANL 短接至 GND
2	CANBUSOPEN	R/W1C	0b	CAN 总线开路
1	CANBUSGND	R/W1C	0b	CAN 总线短接至 GND, 或 CANH 短接至 GND
0	CANBUSBAT	R/W1C	0b	CAN 总线短接至 Vbat, 或 CANL 短接至 Vbat

10.6.44 INT_GLOBAL_ENABLE (地址 = 55h) [复位 = 00h]

图 10-83 中显示了 INT_GLOBAL_ENABLE, 表 10-64 中对此进行了介绍。

返回汇总表。

全局中断的中断屏蔽

图 10-83. INT_GLOBAL_ENABLE 寄存器

7	6	5	4	3	2	1	0
RSVD							
R-00h							

表 10-64. INT_GLOBAL_ENABLE 寄存器字段说明

位	字段	类型	复位	说明
7-0	RSVD	R	00h	保留

10.6.45 INT_ENABLE_1 寄存器 (地址 = 56h) [复位 = FFh]

图 10-84 中显示了 INT_ENABLE_1，表 10-65 中对此进行了介绍。

返回[汇总表](#)。

INT_1 的中断屏蔽；所有中断屏蔽都适用于 TCAN1146-Q1。看门狗和 CAN 总线中断屏蔽适用于 TCAN1144-Q1。选择性唤醒中断屏蔽适用于 TCAN1145-Q1

图 10-84. INT_ENABLE_1 寄存器

7	6	5	4	3	2	1	0
WD_ENABLE	CANINT_ENABLE	LWU_ENABLE	WKERR_ENABLE	FRAME_OVF_ENABLE	CANSLNT_ENABLE	CANTO_ENABLE	CANDOM_ENABLE
R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b

表 10-65. INT_ENABLE_1 寄存器字段说明

位	字段	类型	复位	说明
7	WD_ENABLE	R/W	1b	看门狗定时器中断启用
6	CANINT_ENABLE	R/W	1b	CAN 总线唤醒中断启用
5	LWU_ENABLE	R/W	1b	本地唤醒启用
4	WKERR_ENABLE	R/W	1b	唤醒错误启用
3	FRAME_OVF_ENABLE	R/W	1b	帧错误计数器溢出使能
2	CANSLNT_ENABLE	R/W	1b	CAN 静音启用
1	CANTO_ENABLE	R/W	1b	CAN 超时启用
0	CANDOM_ENABLE	R/W	1b	CAN 总线卡在显性状态启用

10.6.46 INT_ENABLE_2 寄存器 (地址 = 57h) [复位 = 1Fh]

图 10-85 中显示了 INT_ENABLE_2，表 10-66 中对此进行了介绍。

返回[汇总表](#)。

INT_2 的中断屏蔽

图 10-85. INT_ENABLE_2 寄存器

7	6	5	4	3	2	1	0
RSVD			UVSUP_ENABLE	UVIO_ENABLE	UVCC_ENABLE	TSD_ENABLE	TSDW_ENABLE
R-000b			R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b

表 10-66. INT_ENABLE_2 寄存器字段说明

位	字段	类型	复位	说明
7-5	RSVD	R	000b	保留
4	UVSUP_ENABLE	R/W	1b	V _{SUP} 欠压启用
3	UVIO_ENABLE	R/W	1b	V _{IO} 欠压启用
2	UVCC_ENABLE	R/W	1b	V _{CC} 欠压启用
1	TSD_ENABLE	R/W	1b	热关断启用
0	TSDW_ENABLE	R/W	1b	热关断警告启用

10.6.47 INT_ENABLE_3 寄存器 (地址 = 58h) [复位 = 0h]

图 10-86 中显示了 INT_ENABLE_3，表 10-67 中对此进行了介绍。

返回[汇总表](#)。

INT_3 的中断屏蔽；所有中断屏蔽都适用于 TCAN1146-Q1。看门狗和 CAN 总线中断屏蔽适用于 TCAN1144-Q1。选择性唤醒中断屏蔽适用于 TCAN1145-Q1

图 10-86. INT_ENABLE_3 寄存器

7	6	5	4	3	2	1	0
SPIERR_ENABLE	SWERR_ENABLE	FSM_ENABLE	RSVD				
R/W-1b	R/W-0b	R/W-1b	R-00000b				

表 10-67. INT_ENABLE_3 寄存器字段说明

位	字段	类型	复位	说明
7	SPIERR_ENABLE	R/W	1b	SPI 错误中断启用
6	SWERR_ENABLE	R/W	0b	选择性唤醒错误使能
5	FSM_ENABLE	R/W	1b	失效防护模式启用
4-0	RSVD	R	00000b	保留

10.6.48 INT_ENABLE_CANBUS 寄存器 (地址 = 59h) [复位 = 7Fh]

INT_ENABLE_CANBUS 寄存器中显示了 INT_ENABLE_CANBUS，INT_ENABLE_CANBUS 寄存器字段说明中对此进行了介绍。

[返回汇总表。](#)

INT_CANBUS 的中断屏蔽；适用于 TCAN1144-Q1 和 TCAN1146-Q1

图 10-87. INT_ENABLE_CANBUS 寄存器

7	6	5	4	3	2	1	0
RESERVED	CANBUSTERMOPEN_ENABLE	CANHCANL_ENABLE	CANHBAT_ENABLE	CANLGND_ENABLE	CANBUSOPEN_ENABLE	CANBUSGND_ENABLE	CANBUSBAT_ENABLE
R-0b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b	R/W-1b

表 10-68. INT_ENABLE_CANBUS 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0b	保留
6	CANBUSTERMOPEN_ENABLE	R/W	1b	CAN 总线终端开路启用
5	CANHCANL_ENABLE	R/W	1b	CANH 和 CANL 短接在一起启用
4	CANHBAT_ENABLE	R/W	1b	CANH 短接至 Vbat 启用
3	CANLGND_ENABLE	R/W	1b	CANL 短接至 GND 启用
2	CANBUSOPEN_ENABLE	R/W	1b	CAN 总线开路启用
1	CANBUSGND_ENABLE	R/W	1b	CAN 总线短接至 GND 启用
0	CANBUSBAT_ENABLE	R/W	1b	CAN 总线短接至 Vbat 启用

10.6.49 INT_RSVD_y 寄存器 (地址 = 5Ah + 公式) [复位 = 00h]

图 10-88 中显示了 INT_RSVD_y，表 10-69 中对此进行了介绍。

[返回汇总表。](#)

寄存器地址 58h 到 5Fh

偏移 = 58h + (y * 1h)；其中 y = 0h 至 7h

图 10-88. INT_RSVD_y 寄存器

7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---

图 10-88. INT_RSVD_y 寄存器 (continued)

RSVD
R-00h

表 10-69. INT_RSVD_y 寄存器字段说明

位	字段	类型	复位	说明
7-0	RSVD	R	00h	保留

11 应用信息免责声明

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

11.1 应用信息

11.1.1 总线负载能力、长度和节点数

ISO 11898-2:2016 标准规定最大总线长度为 40m，最大桩线长度为 0.3m。但是，在精心设计的情况下，用户可以拥有更长的电缆、更长的桩线长度以及更多的总线节点。拥有大量节点则要求使用具有高输入阻抗的收发器，例如此收发器系列。

许多 CAN 组织和标准已将 CAN 的使用范围扩展至原始 ISO 11898-2:2016 标准之外的应用。它们在总线的速率、电缆长度和寄生负载方面做出了系统层面的折衷决策。这些 CAN 系统级规范的示例包括 ARINC825、CANopen、DeviceNet、SAE J2284、SAE J1939 和 NMEA200。

CAN 网络系统设计就是做出一系列的权衡。ISO 11898-2:2016 规定了总线负载为 60 Ω （两个并联端接电阻器）时的驱动器差分输出，其中该差分输出必须大于 1.5V。根据规定，TCAN114x-Q1 需要在该负载范围内满足 1.5V 要求，并在 45 Ω 总线负载下满足 1.4V 差分输出要求。该系列收发器的差分输入阻抗至少为 30k Ω 。如果总线上有 167 个这样的并联收发器，这就相当于 180 Ω 差分负载与 60 Ω 端接电阻并联，因此总线负载总共为 45 Ω 。因此，该系列理论上在单个总线段上最多支持 167 个收发器，但为了满足每个接收节点 1.2V 的最小差分输入电压要求，会留有一定的裕度。但在 CAN 网络设计中，考虑到系统和电缆中的信号损失、寄生负载、时序、网络失衡、接地偏移和信号完整性等问题，必须留有一定的裕度，因此实际的最大节点数通常会减少很多。此外，通过对系统设计和数据速率加以谨慎权衡，还可以使总线长度超过原始 ISO 11898-2:2016 标准规定的 40m。例如，CANopen 网络设计指南允许通过更改端接电阻和布线、减少节点数（少于 64 个）并显著降低数据速率，将网络扩展至 1km。

这种 CAN 网络设计灵活性是其主要优势之一，允许以原始 ISO 11898-2:2016 CAN 标准为基础建立这些系统级网络扩展和附加标准。不过，在使用这种灵活性时，CAN 网络系统设计人员必须保证良好的网络设计，以确保网络稳定运行。

11.1.2 CAN 端接

ISO 11898-2:2016 标准规定了采用具有 120 Ω 特征阻抗 (ZO) 的单根双绞线电缆（屏蔽或非屏蔽）进行互连。

11.1.2.1 端接

电缆两端应采用阻值等于线路特性阻抗的电阻进行端接以避免信号反射。连接节点与总线的无端接分支线（桩线）应尽可能短，以便更大限度地减少信号反射。端接可以在节点中，但通常不建议这样做，尤其是当节点可能从总线中移除时。端接必须小心放置，以免其不会从总线上移除。CANopen 等系统级 CAN 实现可实现不同的端接和布线概念，例如增加电缆长度。

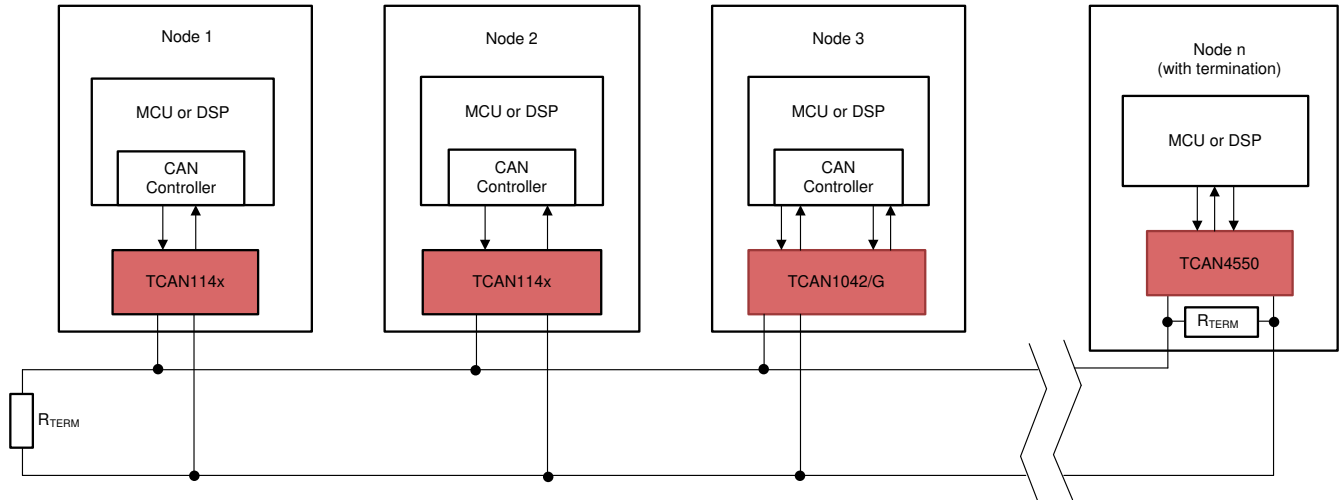


图 11-1. 典型 CAN 总线

总线末端可以采用单个 $120\ \Omega$ 电阻进行端接，放在电缆上或端接节点中。如果总线的共模电压需要进行滤波和稳压，则可以采用“分裂端接”方式，具体请参阅图 11-2。分裂端接可消除开始和结束消息传输时出现的总线共模电压电平波动，从而改善网络的电磁辐射性能。

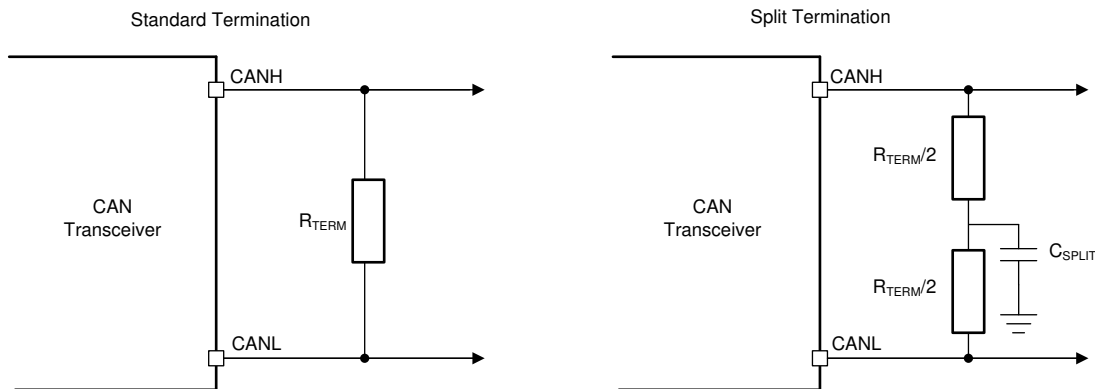


图 11-2. CAN 总线端接概念

11.1.2.2 CAN 总线偏置

无论是在正常模式下处于运行状态，还是在低功耗模式下处于非运行状态，总线偏置都可以正常偏置。自动电压偏置是指总线在正常模式下处于运行状态，但在低功耗模式下由 CANH 和 CANL 之间的电压控制。请参阅图 11-3 状态图，了解 TCAN114x-Q1 如何执行自动偏置。

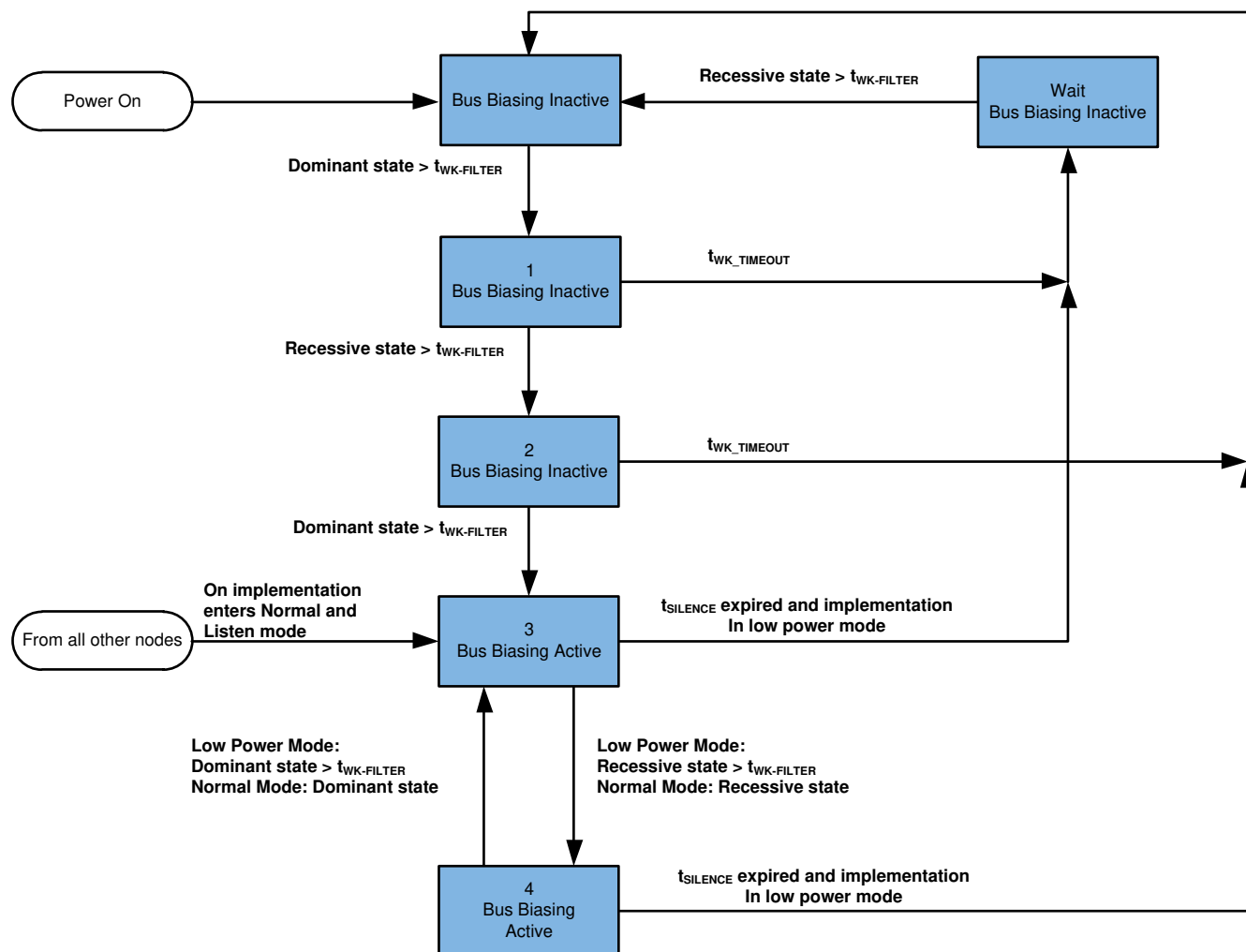


图 11-3. 自动总线偏置状态图

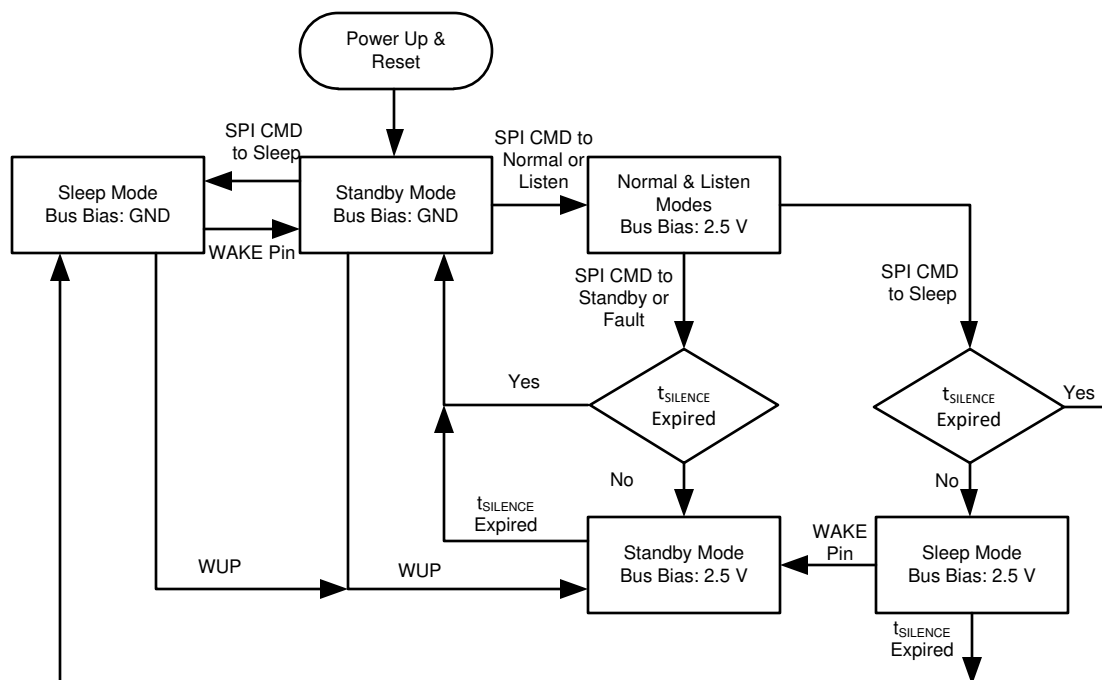


图 11-4. 总线偏置 (按模式)

备注

失效防护、TSD 和 VIO 保护模式遵循与待机模式类似的自动总线偏置。

11.2 典型应用

在主机微处理器或支持 CAN 控制器的 FPGA 没有集成 CAN 收发器的应用中，TCAN114x-Q1 通常用作 CAN FD 收发器。以下是适用于 3.3V 微处理器应用的典型应用配置。当使用微处理器稳压器的 V_{IO} 引脚时，TCAN114x-Q1 可与 3.3V 和 5V 微处理器配合使用。图中显示了总线端接以方便说明。

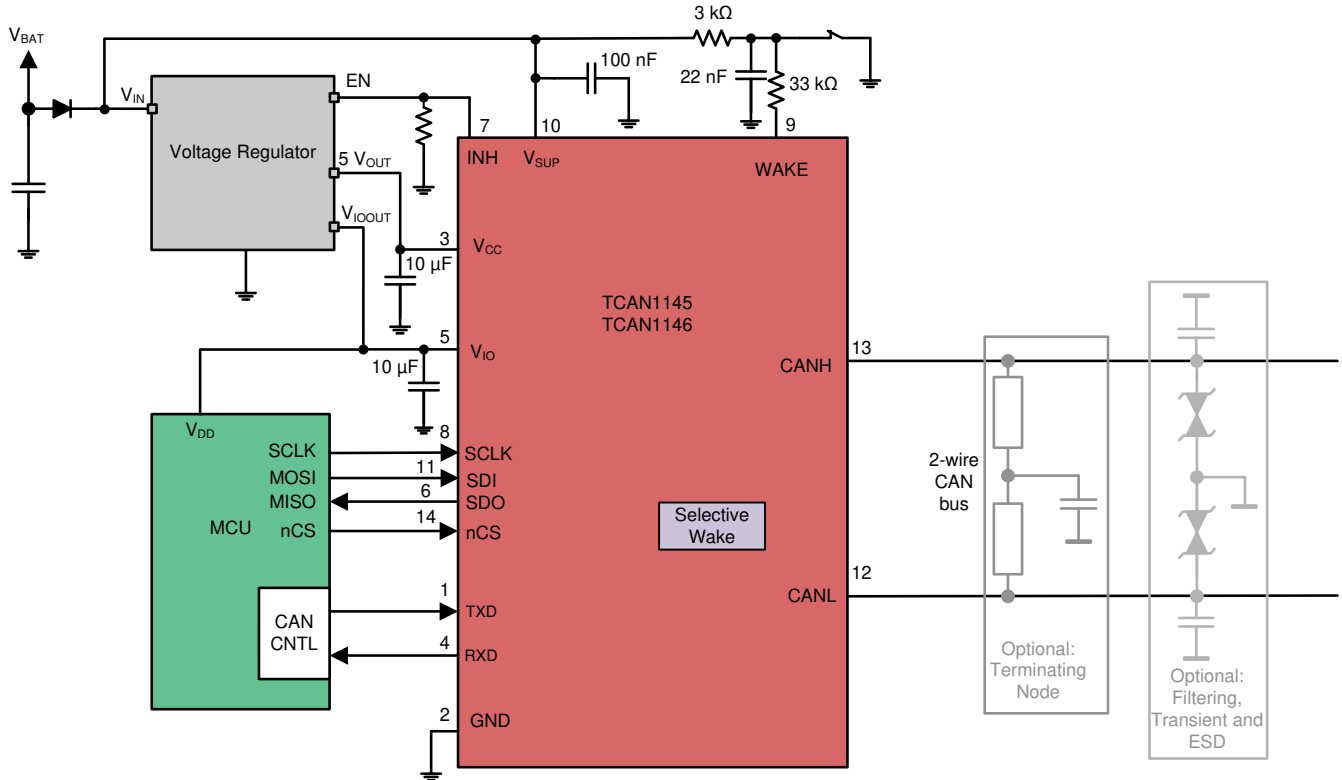


图 11-5. 典型 CAN 应用 - TCAN114x-Q1

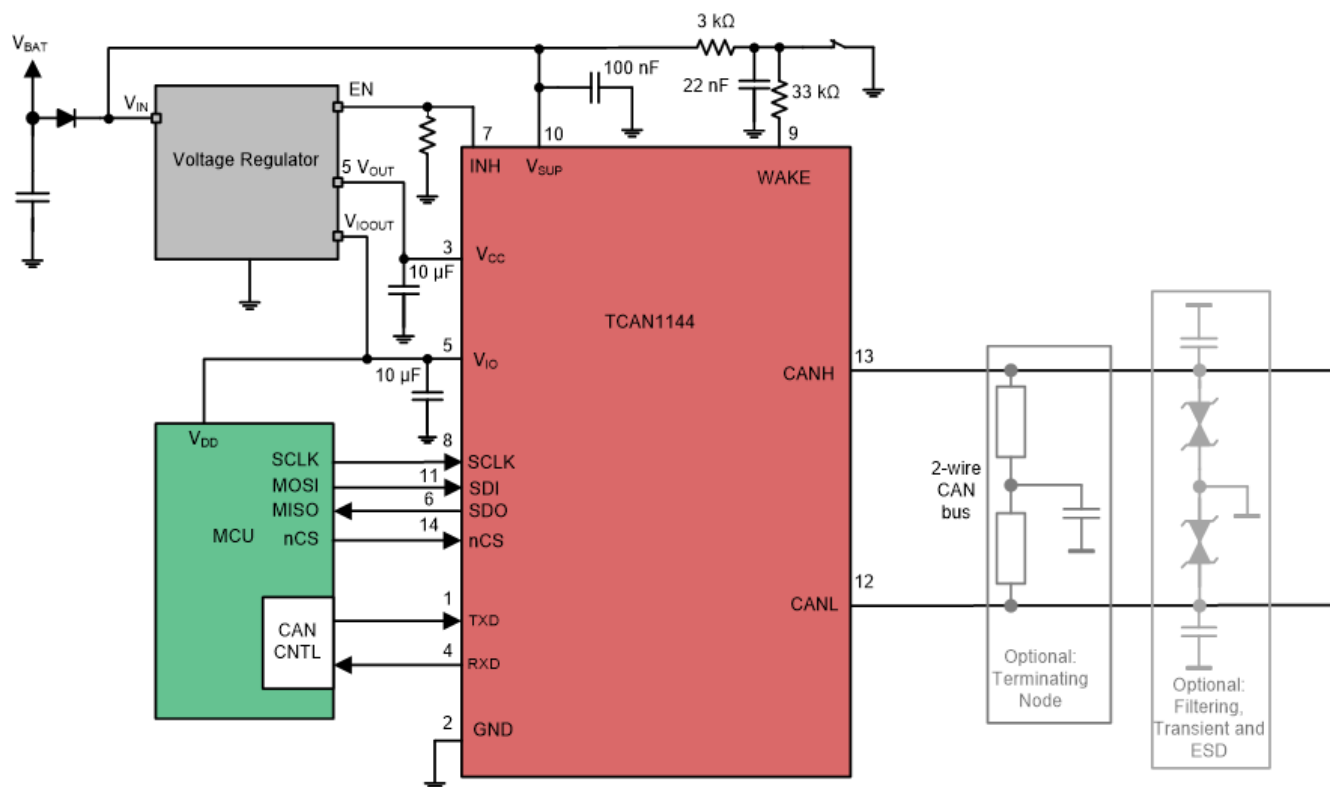


图 11-6. 典型 CAN 应用 - TCAN114x-Q1

注意：根据需要添加去耦电容器。

11.2.1 设计要求

ISO 11898-2:2016 标准规定最大总线长度为 40m，最大桩线长度为 0.3m。但是，在精心设计的情况下，用户可以拥有更长的电缆、更长的桩线长度以及更多的总线节点。拥有大量节点则要求使用具有高输入阻抗的收发器，例如 TCAN114x-Q1。许多 CAN 组织和标准已将 CAN 的使用范围扩展至原始 ISO 11898-2:2016 之外的应用。它们在总线的数据速率、电缆长度和寄生负载方面做出了系统层面的折衷决策。在采用包括并行收发器在内的最坏情况下，TCAN114x-Q1 在 50Ω 负载下满足 1.5V 要求。TCAN114x-Q1 的差分输入阻抗至少为 30kΩ。如果总线上并联了 100 个 TCAN114x-Q1，最坏情况下相当于差分负载为 300Ω。300Ω 的收发器负载与 60Ω 并联后相当于 50Ω 负载。因此，TCAN114x-Q1 理论上在单个总线段上支持多达 100 个收发器。但在 CAN 网络设计中，考虑到系统和电缆中的信号损失、寄生负载、网络失衡、接地偏移和信号完整性等问题，必须留有一定的裕度，因此实际的最大节点数通常会减少很多。此外，通过对系统设计和数据速率加以谨慎权衡，还可以使总线长度超过原始 ISO 11898-2:2016 标准规定的 40m。例如，CANopen 网络设计指南允许通过更改端接电阻和布线、减少节点数（少于 64 个）并显著降低数据速率，将网络扩展至 1km。这种 CAN 网络设计灵活性是基于原始 ISO 11898-2:2016 CAN 标准的各种扩展和附加标准的关键优势之一。这种灵活性是完成良好网络设计和进行权衡的重要因素。

11.2.2 详细设计过程

ISO 11898 标准规定了采用具有 120Ω 特征阻抗 (Z_0) 的双绞线电缆（屏蔽或非屏蔽）进行互连。电缆两端应采用阻值等于线路特性阻抗的电阻进行端接以避免信号反射。连接节点与总线的无端接分支线（桩线）应尽可能短，以便更大限度地减少信号反射。端接可在电缆上或节点中进行。如果节点可能被从总线上移除，则必须特别注意端接的位置，以确保网络中始终存在两处端接。总线末端可以采用单个 120Ω 电阻进行端接，放在电缆上或端接节点中。如果总线的共模电压需要进行滤波和稳压，则可以采用分裂端接方式。拆分端接通过消除消息传输开始和结束时出现的总线共模电压波动来改善网络的电磁辐射性能。

11.2.2.1 欠压

图 11-7 显示了欠压事件期间 INH 引脚的行为。欠压是指 V_{SUP} 小于或等于 UV_{SUP} 但大于 POR 的状态。RXD 引脚有一个内部上拉电阻器，该电阻器在此事件期间处于运行状态，并将 RXD 引脚输出上拉至 V_{IO} 的电压电平。

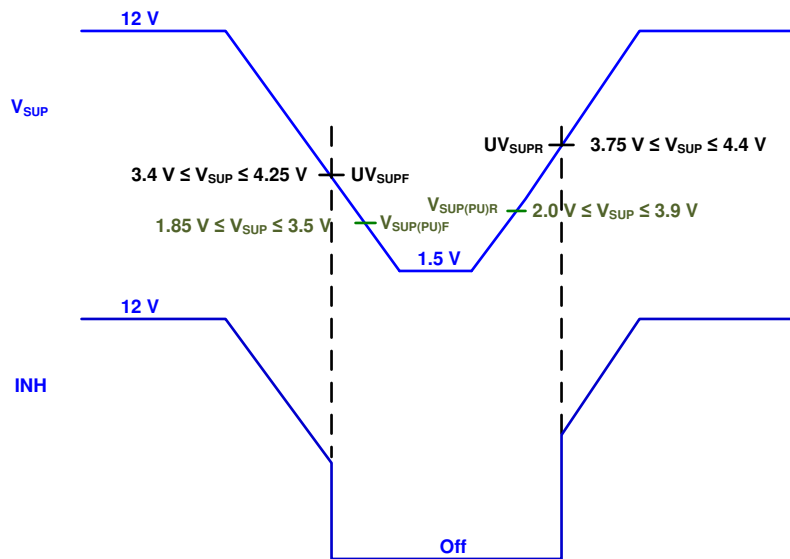
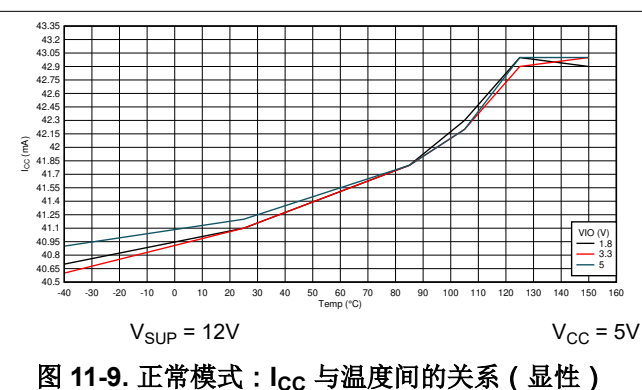
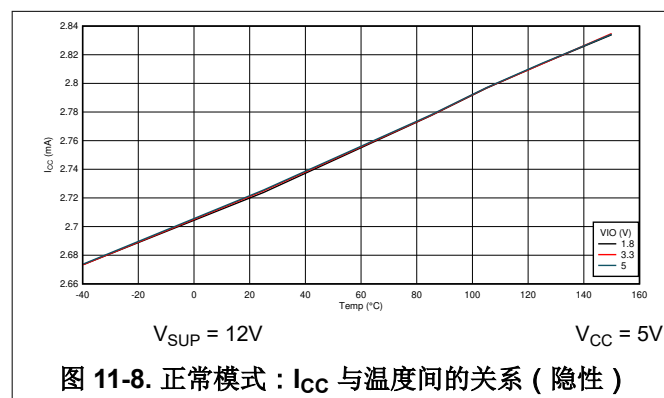


图 11-7. 欠压期间的 INH 行为

备注

当 TCAN114x 发生 UV_{SUP} 事件时，CAN 总线将偏置为接地。

11.2.3 应用曲线



12 电源相关建议

TCAN114x-Q1 设计为由电池 V_{bat} 和 5V V_{CC} 供电运行，支持 CAN 收发器和低电压 CAN 接收器。为了支持广泛的微处理器，SPI 由 V_{IO} 引脚供电，该引脚支持 1.8V、3.3V 和 5V 电平。大容量电容（通常为 $10\ \mu F$ ）应在 V_{SUP} 端子附近放置一个 100nF 电容的 V_{SUP} 电源。除了在 V_{IO} 电源附近放置大容量电容器外，还应在 CAN 收发器的 V_{IO} 电源端子附近放置一个大容量电容（通常为 $1\ \mu F$ ）。

13 布局

稳健而可靠的总线节点设计通常需要使用外部瞬态保护器件，以抑制工业环境中可能出现的 EFT 和浪涌瞬变。ESD 和瞬变脉冲群的频率带宽较宽（大约 3MHz 至 3GHz），因此在 PCB 设计过程中必须应用高频布局技术。该系列具有高性能片上 IEC ESD 保护，如果需要更高级别的系统级抗扰度，可以使用外部 TVS 二极管。TVS 二极管和总线滤波电容应置于尽可能靠近板载连接器的位置，以防瞬态事件噪声进一步传送至 PCB 和系统中。

13.1 布局布线指南

将保护和滤波电路放置于尽可能靠近总线连接器 J1 的位置，以防瞬变脉冲群、ESD 和噪声传送至电路板。布局布线示例提供了有关器件本身周围元件的信息。如需额外保护，可添加瞬态电压抑制 (TVS) 器件，如 D1 所示。双向 TVS 二极管或额定值符合应用需求的压敏电阻可用作生产解决方案。此示例还显示了可选的总线滤波电容 C10 和 C11。串联共模扼流圈 (CMC) 放置在 TCAN114x-Q1 与连接器 J1 之间的 CANH 和 CANL 线路上。

朝信号路径的方向设计总线保护组件。不得将瞬态电流从信号路径强行转移至保护器件。使用电源和接地层来提供低电感。

备注

高频电流会选择阻抗最小的路径，而非电阻最小的路径。

当旁路电容和保护器件连接电源和地时，应至少使用两个过孔以更大限度减少布线电感和过孔电感。

- 旁路电容和大容量电容应尽可能靠近收发器的电源端子放置，例如 V_{CC} 引脚上的 C1 和 V_{IO} 引脚上的 C2，以及 V_{SUP} 电源上的 C4 和 C5。
- 总线端接：本布局布线示例显示的是分裂端接。其中，端接分为 R4 和 R5 两个电阻，端接的中心或分接抽头通过电容 C6 接地。分裂端接为总线提供共模滤波。当在电路板上而非直接在总线上进行总线端接时，务必谨慎操作以确保端接节点不会从总线上移除，否则也会导致没有端接。
- 由于端子 6 (SDO/nINT) 是开漏端子，当作为 nINT 运行时， V_{IO} 需要连接一个外部电阻器。这些值可以在 $2k\Omega$ 和 $10k\Omega$ 之间。
- 如果不使用，端子 7 (INH) 可以通过一个 $100k\Omega$ 的电阻接地。
- 端子 9 (WAKE) 是一个双向唤醒端子，通常连接到外部开关。它应该按照图中所示进行配置，其中 C3 是一个连接到 GND 的 $22nF$ 电容器，而 R2 为 $33k\Omega$ 且 R3 为 $3k\Omega$ 。
- 端子 14 是 nCS 引脚。

13.2 布局示例

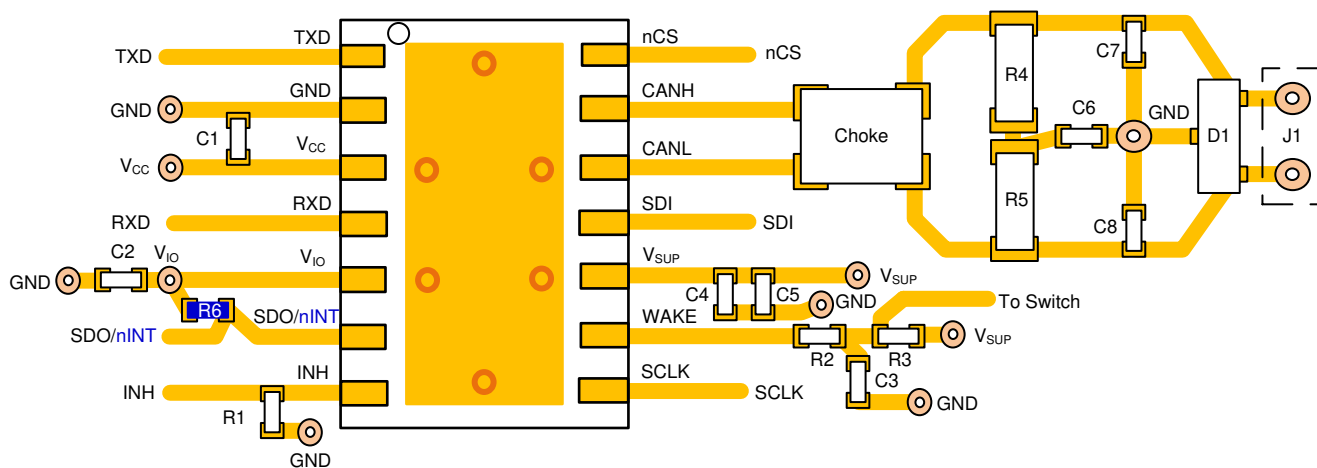


图 13-1. 布局示例

14 器件和文档支持

该器件将遵循以下 CAN 标准。本系统规范涵盖了所需的核心内容；但是，还应参考下列标准以及指出和探讨的不同之处。本文档应提供所有基本必要内容。但是，由于详细的 CAN 协议范围不在此物理层（收发器）规格范围之内，这些额外的资源对全面了解 CAN（包括协议）非常有帮助。

14.1 文档支持

14.1.1 CAN 收发器物理层标准：

- ISO 11898-2:2016：具有低功耗模式的高速媒介访问单元（取代了 ISO11898-2 标准规范中的若干电气规格，并增加了在低功耗模式下通过总线实现原始唤醒功能）。
- ISO 8802-3：CSMA/CD - 作为 ISO11898-2 碰撞检测的参考
- CAN FD 1.0 规范和论文
- Bosch “CAN 位计时配置”，第 6 届国际 CAN 会议 (ICC) 上的论文，1999 年。复制到本系统规范的 DCAN IP CAN 控制器规范中多次引用了该论文。
- GMW3122：GM 的 HS CAN 要求
- SAE J2284-2：适用于汽车应用的 250kbps 高速 CAN (HSC)
- SAE J2284-3：适用于汽车应用的 500kbps 高速 CAN (HSC)
- Bosch M_CAN 控制器局域网修订版 3.2.1.1（2016 年 3 月 24 日）

14.1.2 EMC 要求：

- SAE J2962-2：通信收发器认证要求 - CAN
- CAN、LIN、FR V1.3 的硬件要求 German OEM 的 HS CAN 要求

14.1.3 符合性测试要求：

- HS_TRX_Test_Spec_V_1_0：GIFT/ICT CAN 的高速物理层测试要求

14.1.4 相关文档

- “A Comprehensive Guide to Controller Area Network”，Wilfried Voss, Copperhill Media Corporation
- “CAN System Engineering: From Theory to Practical Applications”，2nd Edition, 2013; Dr. Wolfhard Lawrenz, Springer.

14.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [订阅更新](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

14.3 支持资源

TI E2E™ 支持论坛 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [《使用条款》](#)。

14.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

14.5 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

14.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

15 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TCAN1144DMTRQ1	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	1144
TCAN1144DMTRQ1.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	1144
TCAN1144DRQ1	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	1144
TCAN1144DRQ1.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	1144
TCAN1144DYRQ1	Active	Production	SOT-23-THIN (DYY) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	1144
TCAN1144DYRQ1.A	Active	Production	SOT-23-THIN (DYY) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	1144
TCAN1145DMTRQ1	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	1145
TCAN1145DMTRQ1.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	1145
TCAN1145DRQ1	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	1145
TCAN1145DRQ1.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	1145
TCAN1145DYRQ1	Active	Production	SOT-23-THIN (DYY) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	1145
TCAN1145DYRQ1.A	Active	Production	SOT-23-THIN (DYY) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	1145
TCAN1146DMTRQ1	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	1146
TCAN1146DMTRQ1.A	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	1146
TCAN1146DRQ1	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	1146
TCAN1146DRQ1.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	1146
TCAN1146DYRQ1	Active	Production	SOT-23-THIN (DYY) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	1146
TCAN1146DYRQ1.A	Active	Production	SOT-23-THIN (DYY) 14	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	1146

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TCAN1144DMTRQ1	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1
TCAN1144DRQ1	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TCAN1144DYRQ1	SOT-23-THIN	DYY	14	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
TCAN1145DMTRQ1	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1
TCAN1145DRQ1	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TCAN1145DRQ1	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TCAN1145DYRQ1	SOT-23-THIN	DYY	14	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
TCAN1146DMTRQ1	VSON	DMT	14	3000	330.0	12.4	3.3	4.8	1.2	8.0	12.0	Q1
TCAN1146DRQ1	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TCAN1146DYRQ1	SOT-23-THIN	DYY	14	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TCAN1144DMTRQ1	VSON	DMT	14	3000	367.0	367.0	35.0
TCAN1144DRQ1	SOIC	D	14	2500	367.0	367.0	38.0
TCAN1144DYRQ1	SOT-23-THIN	DYY	14	3000	336.6	336.6	31.8
TCAN1145DMTRQ1	VSON	DMT	14	3000	367.0	367.0	35.0
TCAN1145DRQ1	SOIC	D	14	2500	367.0	367.0	38.0
TCAN1145DRQ1	SOIC	D	14	2500	367.0	367.0	38.0
TCAN1145DYRQ1	SOT-23-THIN	DYY	14	3000	336.6	336.6	31.8
TCAN1146DMTRQ1	VSON	DMT	14	3000	367.0	367.0	35.0
TCAN1146DRQ1	SOIC	D	14	2500	367.0	367.0	38.0
TCAN1146DYRQ1	SOT-23-THIN	DYY	14	3000	336.6	336.6	31.8

D0014A**PACKAGE OUTLINE****SOIC - 1.75 mm max height**

SMALL OUTLINE INTEGRATED CIRCUIT



4220718/A 09/2016

NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.

EXAMPLE BOARD LAYOUT

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4220718/A 09/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

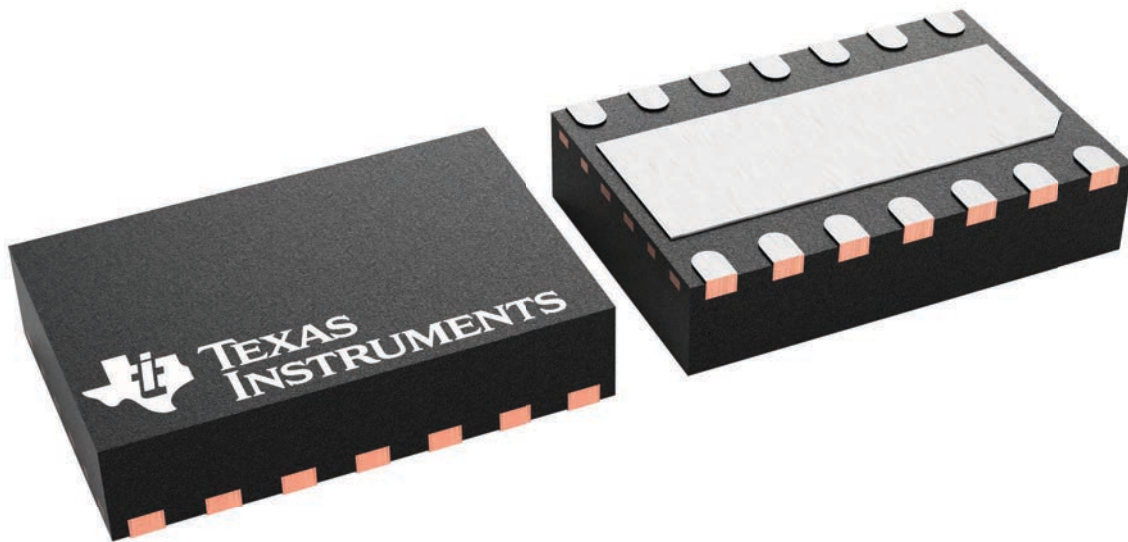
DMT 14

VSON - 0.9 mm max height

3 x 4.5, 0.65 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.





VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



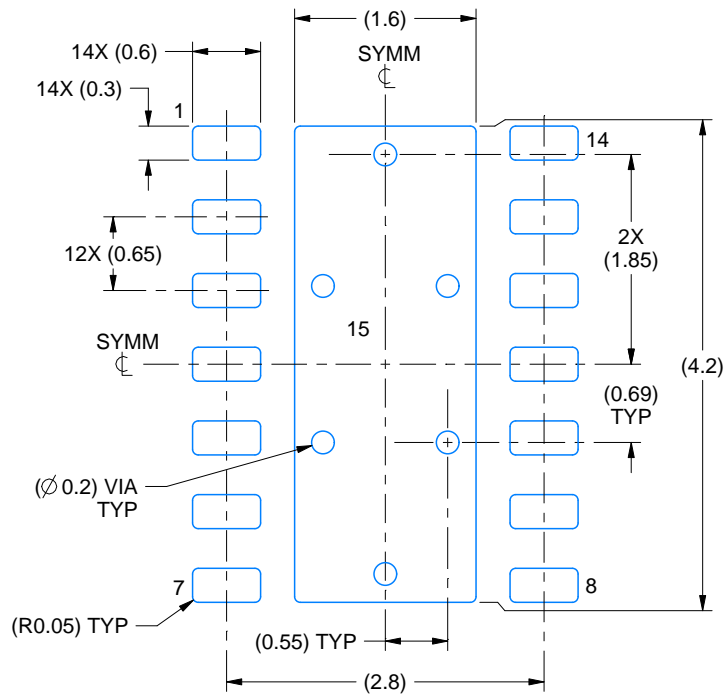
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

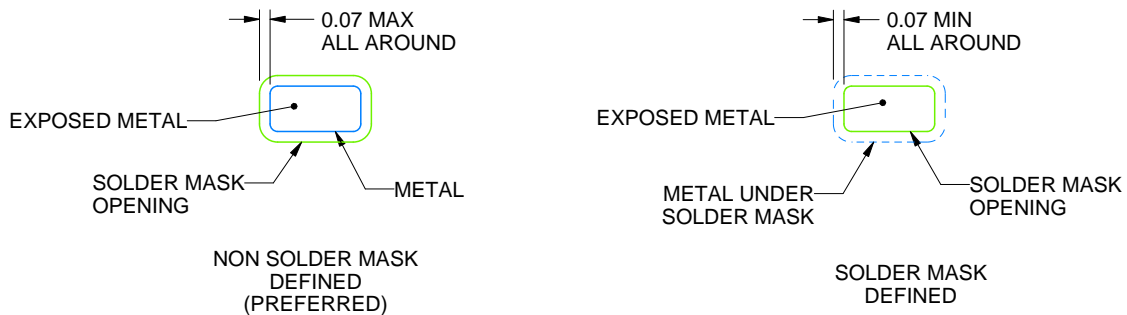
DMT0014B

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4225087/B 01/2021

NOTES: (continued)

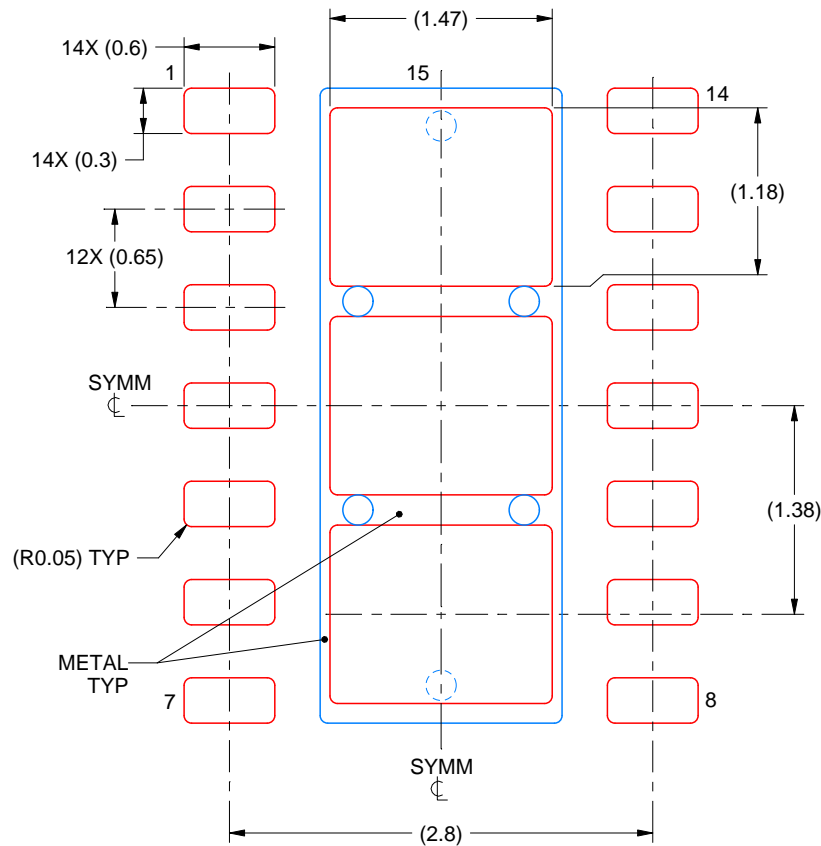
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DMT0014B

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



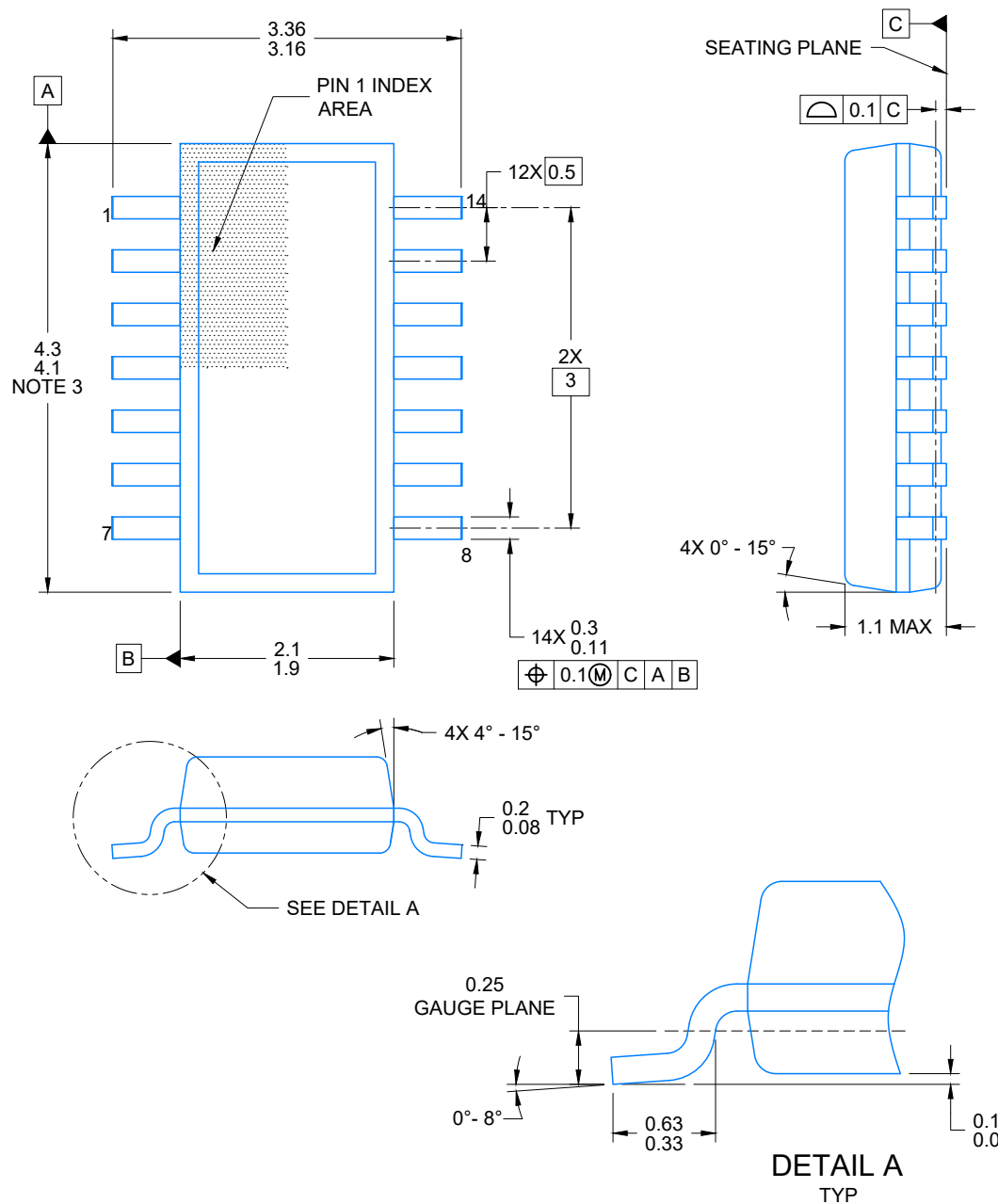
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 15
77.4% PRINTED SOLDER COVERAGE BY AREA
SCALE:20X

4225087/B 01/2021

NOTES: (continued)

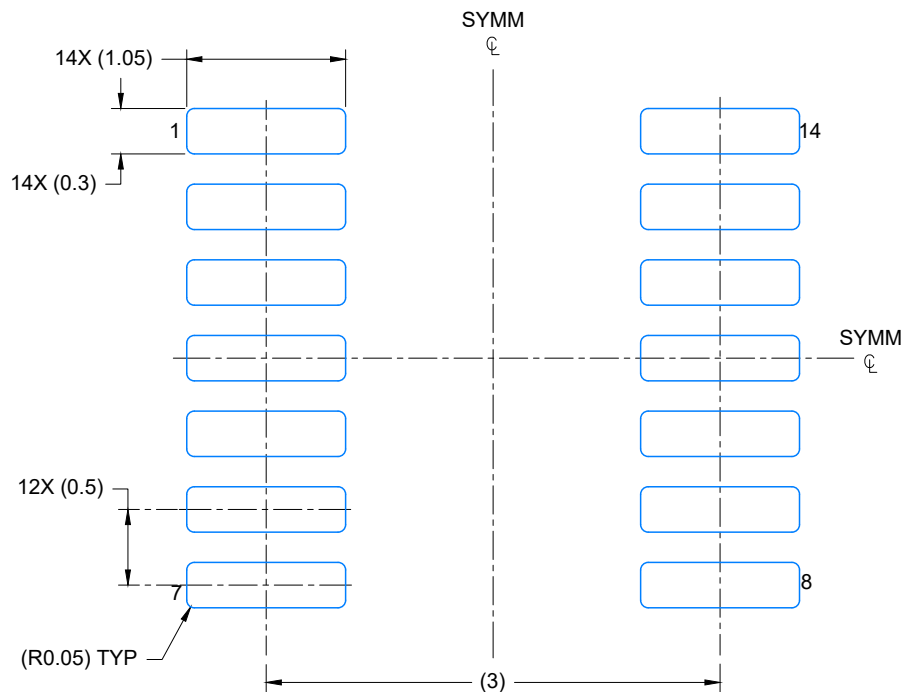
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.



4224643/D 07/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Reference JEDEC Registration MO-345, Variation AB



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



4224643/D 07/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 20X

4224643/D 07/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司