

# 蓝牙芯片的电路及 PCB 设计的重要注意事项

版本: 1E

<https://wch.cn>

图 1 图片来源: 沁恒微电子官方 CH585 EVT 开发板:

[https://www.wch.cn/downloads/CH585EVT\\_ZIP.html](https://www.wch.cn/downloads/CH585EVT_ZIP.html)

## 1. 天线设计

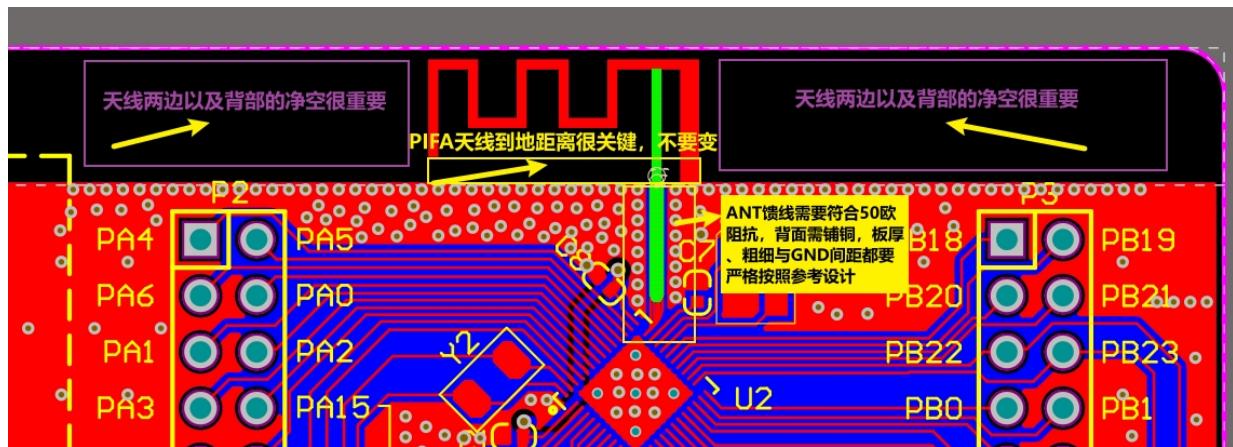


图 1. 天线设计注意事项

天线必须要有接地端，不同板厚适用的天线都有差别，我司提供了适用于多种情况的天线模板，例如适用于 1.2mmPCB 板厚的天线：

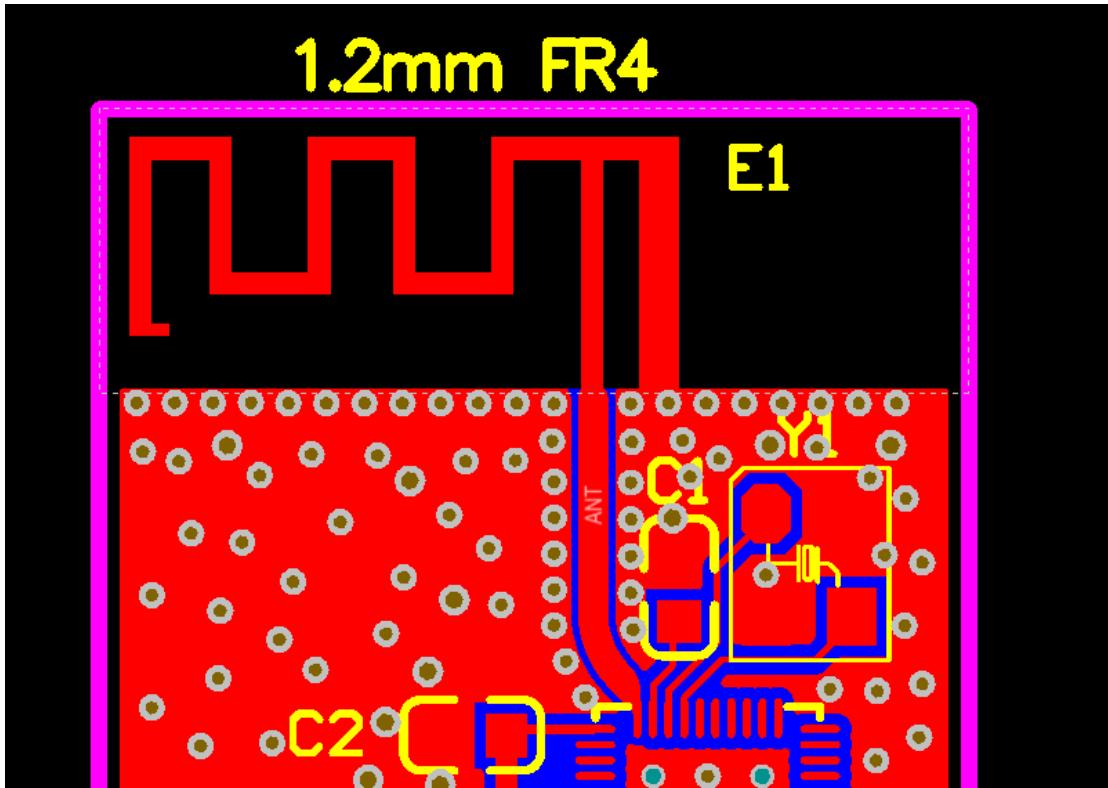


图 2. 标准 PCB 空间天线

以及满足占用更小 PCB 空间需求的天线：

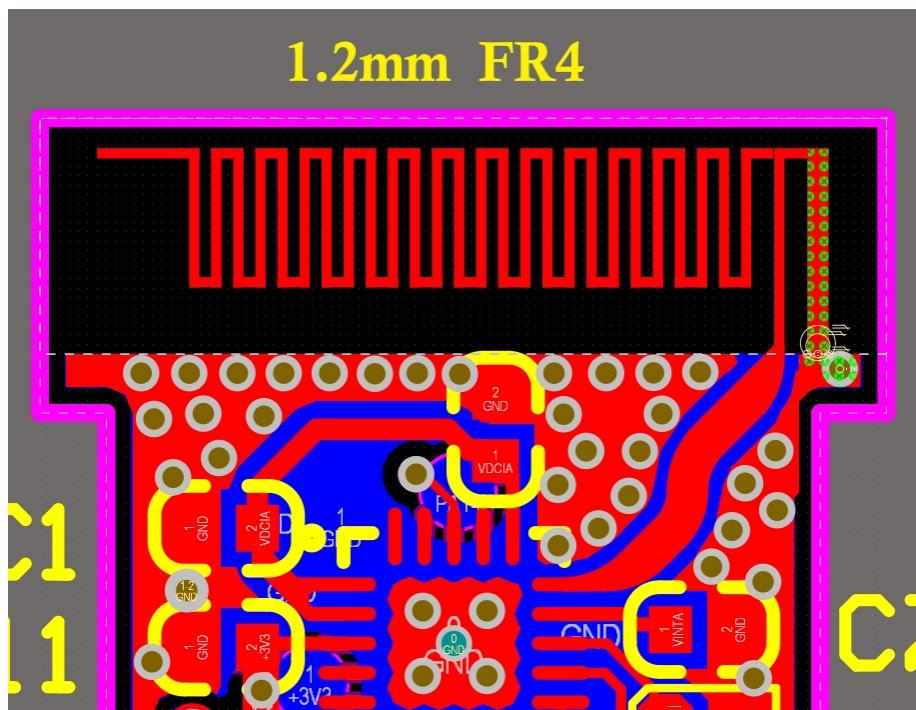


图 3. 小 PCB 空间天线

FCC 与 ESD 测试预留电路参考：

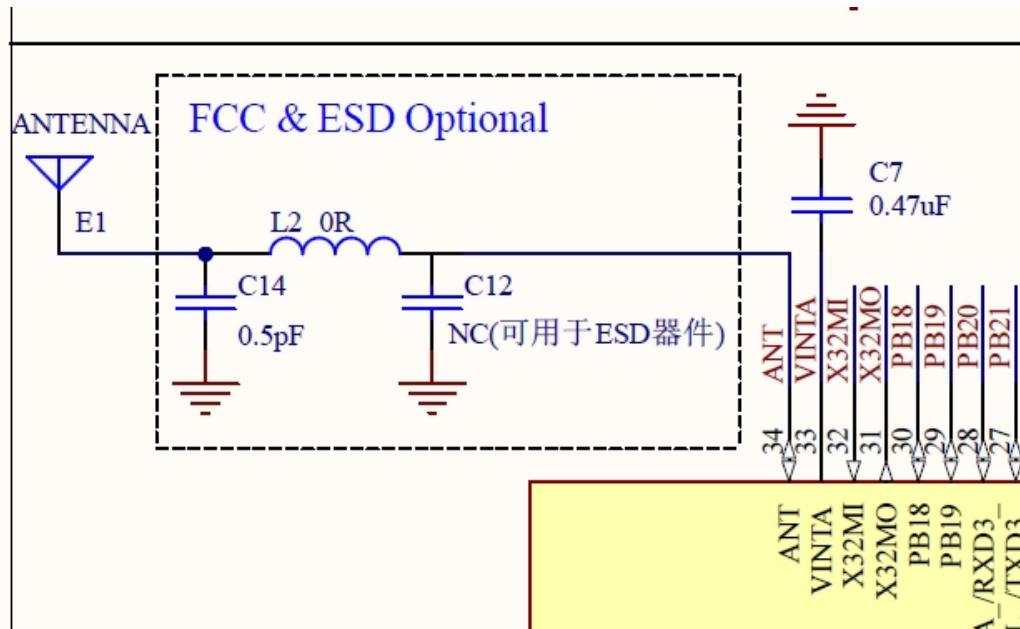


图 4. FCC 与 ESD 测试预留电路参考原理图

更多天线设计，参考 ANT-F-2. 4G-FR4. PcbDoc 文件

下载地址：<https://www.wch.cn/bbs/thread-97158-1.html>

## 2. 芯片地设计

芯片底部铺铜，打多个过孔到背部公共地，以保证良好的电流回路。

过孔大小适中，兼顾散热和焊接。

如铺铜面积较大，考虑中间留适当空隙再相连，以免焊锡分布不均影响接地。

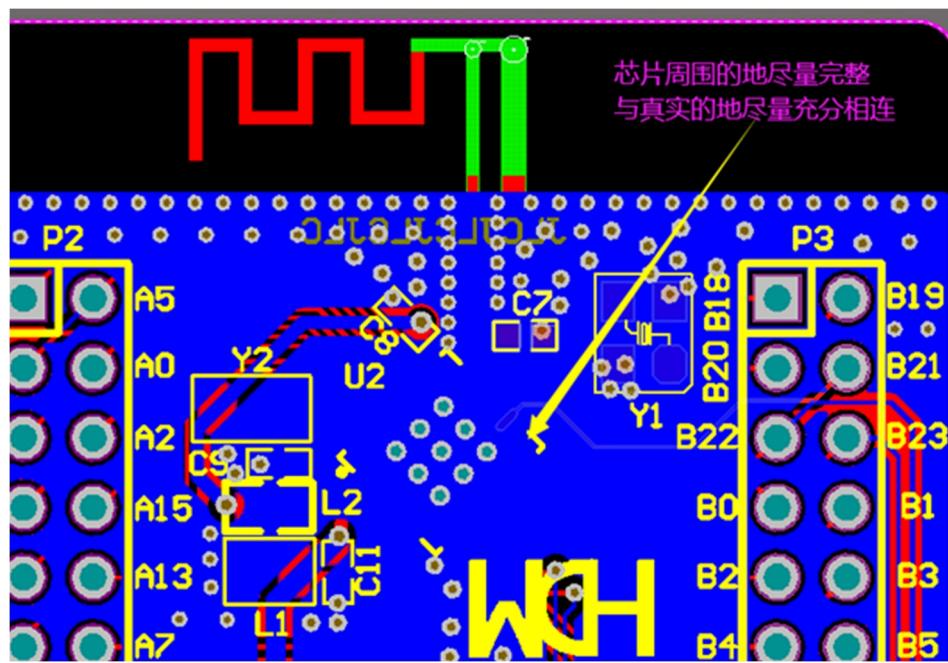


图 5. 芯片周围地的要求

### 3. 元器件布局及注意事项

外部高速晶振选型：精度需控制在±10ppm 内，匹配电容 12pF，电阻 30Ω。

所有电源的退耦电容以及天线旁边的模拟电容尽量靠近芯片不要经过过孔。外部高速晶振需做包地处理，晶振到芯片的走线平滑且尽可能短，避免干扰。

外部 32.768K 晶振走线以及 PWM 之类有快速电平翻转的走线，需要尽可能远离外部高速晶振，且最好用地隔开。

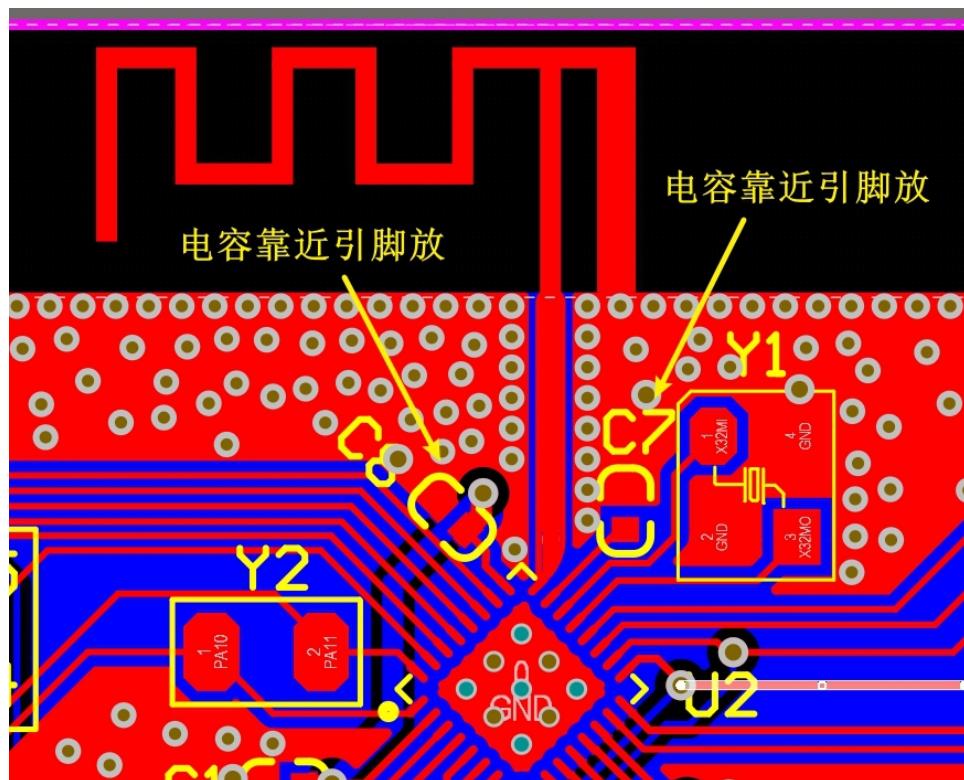


图 6. 晶振走线及电容摆放要求