

NVMe AXI4 Host Controller IP

1 介绍

NVMe AXI4 Host Controller IP 可以连接高速存储 PCIe SSD，无需 CPU，自动加速处理所有的 NVMe 协议命令，具备独立的数据写入和读取 AXI4 接口，不但适用高性能、顺序访问的应用，也适用于随机访问的应用，同时结合外部存储器（比如 DDR），使得 Host 端的数据访问管理更加灵活。

无需 CPU，NVMe AXI4 Host Controller IP 自动执行对 PCIe SSD 的 PCIe 设备枚举和配置、NVMe 控制器识别和初始化、NVMe 队列设置和初始化，实现必须以及可选的 NVMe Admin Command Set 和 NVM Command Set，实现对 PCIe SSD 的复位/断电/SMART/Error Information/Device Self-test 管理、IO（Page）读写、DMA 读写和数据擦除功能，提供用户一个简单高效的接口实现高性能存储解决方案。

NVMe AXI4 Host Controller IP 读写的顺序传输长度是 RTL 运行时动态可配置的，最小是 4K-Byte，最大是 512K-Byte。每次读写访问，用户可以指定本次传输的顺序传输长度（4K~512K Byte），不同的顺序传输长度对应不同的 DMA 读写性能。

针对多路数据通道访问 PCIe SSD，使用 NVMe 的多队列特性，NVMe AXI4 Host Controller IP 支持灵活配置 DMA 读写的通道个数，按照 NVMe 队列优先级仲裁（循环仲裁或加权循环仲裁）机制，实现多个 DMA 通道对同一块 PCIe SSD 的高效访问，从而达到多路数据通道访问的并行需求和 QoS 要求。

1.1 特性

- 支持 Ultrascale+, Ultrascale, 7 Series FPGA
- 支持 PCIe Gen4, PCIe Gen3, PCIe Gen2 SSD
- 无需 CPU
- 自动实现对 PCIe SSD 的 PCIe 设备枚举、NVMe 控制器识别和 NVMe 队列设置
- 支持对 PCIe SSD 的 NVM Subsystem Reset、Controller Reset 和 Shutdown
- 支持 NVMe Admin Command Set: Identify、SMART、Error Information、

Device Self-test、Create/Delete IO Submission/Completion Queue、Set Features – Volatile Write Cache/Arbitration

- 支持 NVMe NVM Command Set: Write、Read、Flush、Dataset Management
- 提供 1 个 Admin 命令接口,实现对 PCIe SSD 的复位/断电/SMART/Error Information/Device Self-test 管理功能
- 提供 1 个 IO 命令接口,实现对 PCIe SSD 的 IO (Page) 读写、Cache Flush 和逻辑数据块擦除功能;提供 1 个 IO-AXI4-MM 接口读写 IO (page) 数据
- 提供 1 个 DMA 命令接口,实现对 PCIe SSD 的 DMA 读写功能
 - 提供 1 个 DMA-AXI4 接口实现 DMA 数据的输入和输出
- DMA 读写的顺序传输长度可以动态配置,4K-Byte~512K-Byte;不同的顺序传输长度对应不同的 DMA 读写性能
- 针对多通道 DMA 需求,可以配置 4 个 DMA 命令接口,1 个 DMA-AXI4 接口
- NVMe 队列的个数(配置 DMA 通道的个数)和深度可配置,平衡对 PCIe SSD 的 DMA 性能和消耗的逻辑资源
- 支持循环仲裁(Round Robin Arbitration)和加权循环仲裁(Weighted Round Robin Arbitration)
- 支持 NVMe Admin 和 IO 命令的超时和错误处理恢复机制,提供详尽以及扩展的访问错误状态输出
- 支持的 NVMe 设备:
 - Base Class Code: 01h (mass storage), Sub Class Code: 08h (Non-volatile), Programming Interface: 02h (NVMHCI)
 - MPSMIN (Memory Page Size Minimum): 0 (4K-byte)
 - MDTS (Maximum Data Transfer Size): 大于等于顺序传输长度或 0 (无限制)
 - LBA Unit: 512-byte, 1024-byte, 2048-byte 或 4096-byte
- 一个 NVMe AXI4 Host Controller IP 直接连接到 PCIe SSD
- 易于集成的同步、可综合 Verilog 设计
- 通过完全验证的 NVMe AXI4 Host Controller IP

2 概述

NVMe AXI4 Host Controller IP 作为一个对 PCIe SSD 的高性能存储控制器，不但提供对 PCIe SSD 的配置管理功能，而且提供对 PCIe SSD 的 IO（Page）读写以及 DMA 读写功能。

NVMe AXI4 Host Controller IP 具备 PCIe SSD Management，实现对 PCIe SSD 的复位/断电/SMART/Error Information/Device Self-test 管理功能。

NVMe AXI4 Host Controller IP 具备 ASQ/ACQ 引擎，实现 NVMe Admin Command Set: Identify、SMART、Error Information、Device Self-test、Create/Delete IO Submission/Completion Queue、Set Features – Volatile Write Cache/Arbitration。

NVMe AXI4 Host Controller IP 具备 IO（Page）Wr/Rd 引擎和 SQ1/CQ1 引擎，实现对 PCIe SSD 的 IO（Page）读写、Cache Flush 和逻辑数据块擦除功能。

NVMe AXI4 Host Controller IP 具备 DMA Wr/Rd 引擎和 SQn/CQn 引擎，实现对 PCIe SSD 的 DMA 读写功能。

上电后，NVMe AXI4 Host Controller IP 内置的 PCIe Device Enumerate & Configuration 自动实现对 PCIe SSD 的 PCIe 设备枚举和配置；然后内置的 NVMe Controller Identify & Initialization 自动实现对 PCIe SSD 的 NVMe 控制器识别和初始化；最后内置的 Queue Setup & Initialization 自动实现对 PCIe SSD 的 NVMe 队列设置和初始化。至此，NVMe AXI4 Host Controller IP 完成对 PCIe SSD 的所有配置和初始化工作，可以开始提供对 PCIe SSD 的读写、擦除、复位、断电、SMART、Device Self-test 操作。

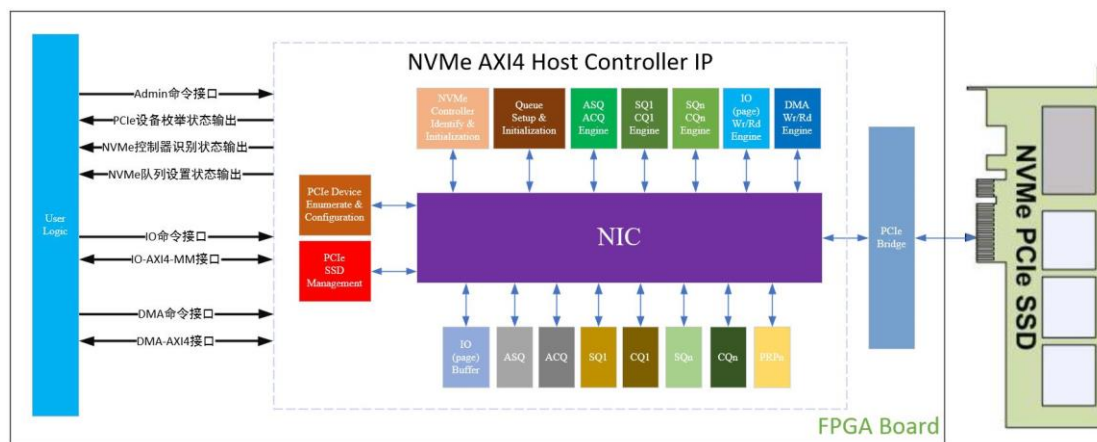


图 2 NVMe AXI4 Host Controller IP 结构框图

3 产品规格

3.1 性能

PCIe 配置参数: Max Payload Size=256-byte, Max Read Request Size=512-byte

1. PCIe Gen3 SSD (三星 990 Pro 4TB), Seq=512KB, 1 个 DMA 通道:
 - a) DMA 写入速度 3380MB/s
 - b) DMA 读取速度 3550MB/s
2. PCIe Gen3 SSD (三星 970EVO Plus 1TB), Seq=512KB, 1 个 DMA 通道:
 - a) DMA 写入速度 3320MB/s
 - b) DMA 读取速度 3480MB/s
3. PCIe Gen3 SSD (Intel D5-P5530 3.84TB), Seq=512KB, 1 个 DMA 通道:
 - a) DMA 写入速度 3350MB/s
 - b) DMA 读取速度 3440MB/s
4. PCIe Gen3 SSD (三星 980 Pro 1TB), Seq=512KB, 1 个 DMA 通道:
 - a) DMA 写入速度 2950MB/s
 - b) DMA 读取速度 3430MB/s

3.2 资源

1. KU040

表 3.1 PCIe Gen3 SSD, Seq=512K, Queue Depth=8, 1-DMA

	LUTs	FFs	BRAMs	PCIe
总资源	15190	21095	21	1
NVMe Host Controller	9688	13049	4	0
PCIe Bridge	5502	8046	17	1

表 3.2 PCIe Gen3 SSD, Seq=512K, Queue Depth=8, 2-DMA

	LUTs	FFs	BRAMs	PCIe
总资源	18100	25003	23	1
NVMe Host Controller	12590	16951	6	0
PCIe Bridge	5507	8052	17	1

表 3.3 PCIe Gen3 SSD, Seq=512K, Queue Depth=8, 4-DMA

	LUTs	FFs	BRAMs	PCIe
总资源	24455	32717	27	1
NVMe Host Controller	18960	24647	10	0
PCIe Bridge	5498	8070	17	1

2. ZU7EV

表 3.4 PCIe Gen3 SSD, Seq=512K, Queue Depth=8, 1-DMA

	LUTs	FFs	BRAMs	PCIe
总资源	21149	30268	38	1
NVMe Host Controller	9776	13132	4	0
PCIe Bridge	11375	17137	34	1

表 3.5 PCIe Gen3 SSD, Seq=512K, Queue Depth=8, 2-DMA

	LUTs	FFs	BRAMs	PCIe
总资源	24050	34196	40	1
NVMe Host Controller	12672	17056	6	0
PCIe Bridge	11379	17140	34	1

表 3.6 PCIe Gen3 SSD, Seq=512K, Queue Depth=8, 4-DMA

	LUTs	FFs	BRAMs	PCIe
总资源	30637	41887	44	1
NVMe Host Controller	19225	24729	10	0
PCIe Bridge	11414	17158	34	1

4 交付清单

可交付资料:

1. 详细的用户手册
2. 设计文件: 源代码或网表
3. 时序约束

4. 测试或 Demo 工程
5. 技术支持：邮件，电话，现场，培训服务
6. Email: neteasy163z@163.com