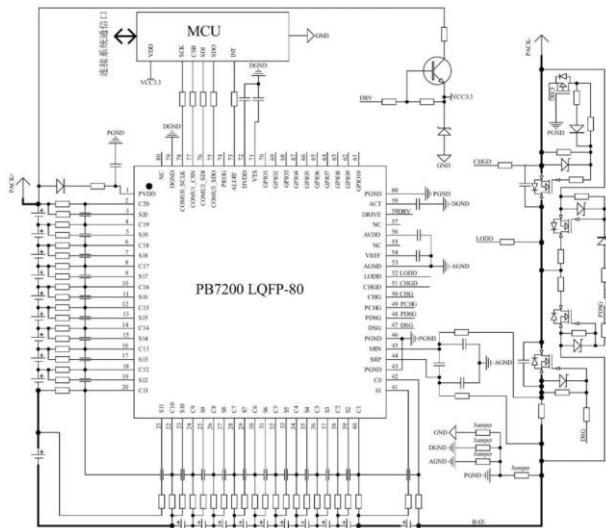




## 4 产品信息

产品编号	封装	最小包装
PB7200	LQFP80/PB7200P1	TBD
PB7130	LQFP64/PB7130P1	160



# 5 管脚定义

## 5.1 脚位图

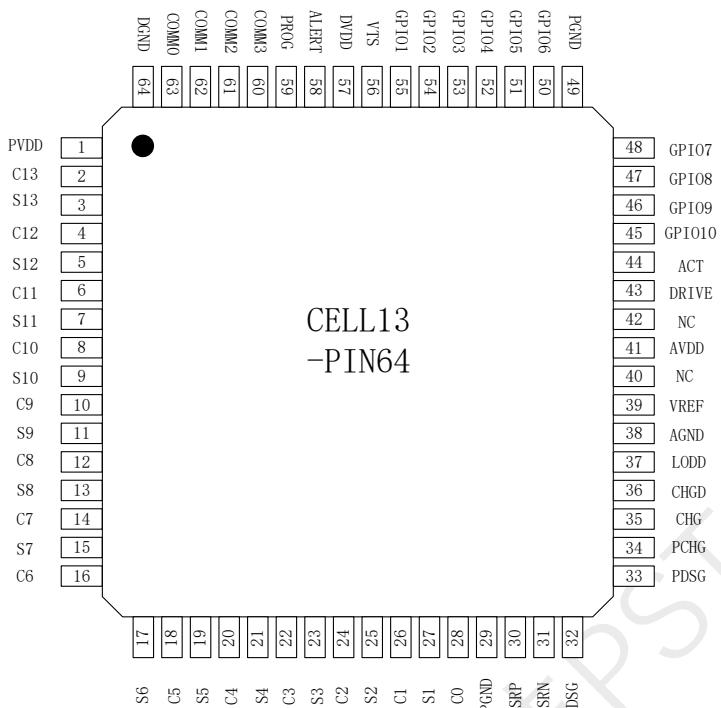


图 5.1-1 PB7130 脚位图

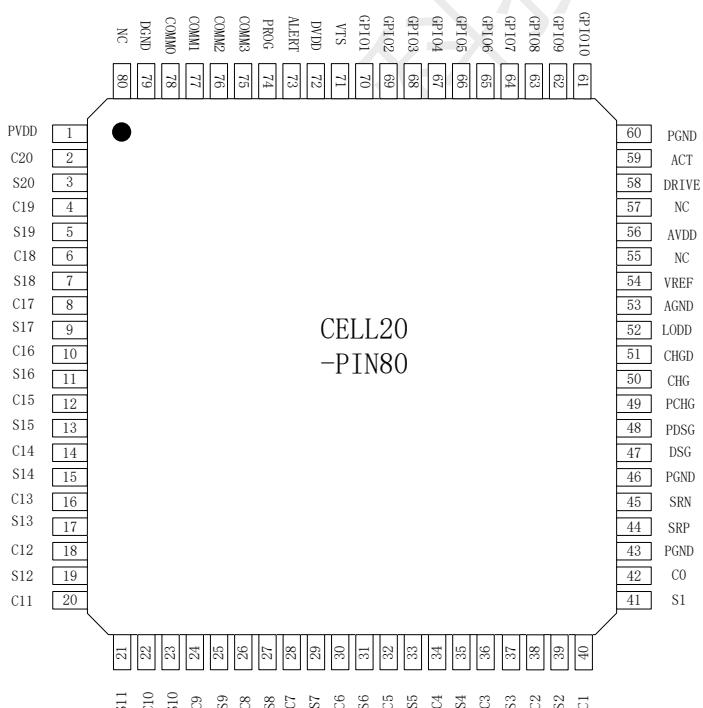


图 5.1-2 PB7200 脚位图

PB7130 采用 LQFP64 封装, PB7200 采用 LQFP80 封装, 脚 1 为 PVDD 电源引脚, PGND, AGND, DGND 为芯片电源地, AVDD, DVDD, VREF 为内部电源和基准的退耦外接。Cn 为各电芯单元连接接口, Sn 为外置均衡引脚。GPIO1-10 可复用为外部温敏检测信号或外部电压测量信号输入端, 可由 VTS 提供外挂电阻的供电。SRP 和 SRN 引脚为电流检测电阻的接入端点。DSG, PDSG, PCHG, CHG 为充放电 MOS 的驱动引脚, 可提供 10V 驱动电压。LODD 为负载检测输入引脚, CHGD 为外部充电器检测输入引脚。

DRIVE 引脚提供 4/5.7V 电压, 可经外部 NPN 管为外部其他模块提供 3.3/5V 供电。COMM0-3 为 SPI 通讯或菊花链通讯的接口。ALERT 为 AFE 中断输出引脚, 同时兼容外部保护。

## 5.2 脚位功能描述

引脚定义列表如下:

PB7200	引脚名	功能	描述
1	PVDD	Power	高压直流供电正输入管脚, 连接所测量电芯的最高电压点
2	C20	Input	电芯单元 20 的正极连接端口
3	S20	Output	电芯单元 20 的放电开关端口
4	C19	Input	电芯单元 19 的正极连接端口, 电芯单元 20 的负极连接端口
5	S19	Output	电芯单元 19 的放电开关端口
6	C18	Input	电芯单元 18 的正极连接端口, 电芯单元 19 的负极连接端口
7	S18	Output	电芯单元 18 的放电开关端口
8	C17	Input	电芯单元 17 的正极连接端口, 电芯单元 18 的负极连接端口
9	S17	Output	电芯单元 17 的放电开关端口
10	C16	Input	电芯单元 16 的正极连接端口, 电芯单元 17 的负极连接端口
11	S16	Output	电芯单元 16 的放电开关端口
12	C15	Input	电芯单元 15 的正极连接端口, 电芯单元 16 的负极连接端口
13	S15	Output	电芯单元 15 的放电开关端口
14	C14	Input	电芯单元 14 的正极连接端口, 电芯单元 15 的负极连接端口
15	S14	Output	电芯单元 14 的放电开关端口
16	C13	Input	电芯单元 13 的正极连接端口, 电芯单元 14 的负极连接端口
17	S13	Output	电芯单元 13 的放电开关端口
18	C12	Input	电芯单元 12 的正极连接端口, 电芯单元 13 的负极连接端口
19	S12	Output	电芯单元 12 的放电开关端口
20	C11	Input	电芯单元 11 的正极连接端口, 电芯单元 12 的负极连接端口
21	S11	Output	电芯单元 11 的放电开关端口
22	C10	Input	电芯单元 10 的正极连接端口, 电芯单元 11 的负极连接端口
23	S10	Output	电芯单元 10 的放电开关端口
24	C9	Input	电芯单元 9 的正极连接端口, 电芯单元 10 的负极连接端口
25	S9	Output	电芯单元 9 的放电开关端口
26	C8	Input	电芯单元 8 的正极连接端口, 电芯单元 9 的负极连接端口
27	S8	Output	电芯单元 8 的放电开关端口
28	C7	Input	电芯单元 7 的正极连接端口, 电芯单元 8 的负极连接端口
29	S7	Output	电芯单元 7 的放电开关端口
30	C6	Input	电芯单元 6 的正极连接端口, 电芯单元 7 的负极连接端口

31	S6	Output	电芯单元 6 的放电开关端口
32	C5	Input	电芯单元 5 的正极连接端口, 电芯单元 6 的负极连接端口
33	S5	Output	电芯单元 5 的放电开关端口
34	C4	Input	电芯单元 4 的正极连接端口, 电芯单元 5 的负极连接端口
35	S4	Output	电芯单元 4 的放电开关端口
36	C3	Input	电芯单元 3 的正极连接端口, 电芯单元 4 的负极连接端口
37	S3	Output	电芯单元 3 的放电开关端口
38	C2	Input	电芯单元 2 的正极连接端口, 电芯单元 3 的负极连接端口
39	S2	Output	电芯单元 2 的放电开关端口
40	C1	Input	电芯单元 1 的正极连接端口, 电芯单元 2 的负极连接端口
41	S1	Output	电芯单元 1 的放电开关端口
42	C0	Input	电芯单元 1 的负极连接端口
43	PGND	Ground	高压直流供电负输入, 连接所测量电芯最低电压点
44	SRP	Input	电流检测传感器负端 (接 PGND)
45	SRN	Input	电流检测传感器正端
46	PGND	Ground	高压直流供电负输入, 连接所测量电芯最低电压点
47	DSG	Output	放电 MOS 驱动
48	PDSG	Output	预放电 MOS 驱动
49	PCHG	Output	预充电 MOS 驱动
50	CHG	Output	充电 MOS 驱动
51	CHGD	Input	充电器检测输入引脚
52	LODD	Input	负载检测输入引脚
53	AGND	Ground	内部模拟电源地
54	VREF	Output	基准电压端口, 需要外接退耦电容
55	NC		浮空不接
56	AVDD	Power	模拟电源输出引脚, 需要外接退耦电容
57	NC		浮空不接
58	DRIVE	Output	外部线性稳压三极管驱动电压, $V_{be} + 3.3V$ 电压输出, 连接 NPN 三极管的基极, 可以在发射极获得 3.3V 电压。可采用 DRIVE 连接外部线性稳压器的方法来获得更大的驱动电流
59	ACT	Input	芯片激活引脚, 高电平激活, 外界需要接电容到地, 内部有 $8M\Omega$ 上拉电阻。可短接到地进入超低功耗的关机模式
60	PGND	Ground	高压直流供电负输入, 连接所测量电芯最低电压点
61	GPIO10	Input	通用输入输出引脚 10
62	GPIO9	Input/Output	通用输入输出引脚 9
63	GPIO8	Input	通用输入输出引脚 8
64	GPIO7	Input/Output	通用输入输出引脚 7
65	GPIO6	Input/Output	通用输入输出引脚 6
66	GPIO5	Input/Output	通用输入输出引脚 5
67	GPIO4	Input/Output	通用输入输出引脚 4
68	GPIO3	Input/Output	通用输入输出引脚 3
69	GPIO2	Input/Output	通用输入输出引脚 2
70	GPIO1	Input/Output	通用输入输出引脚 1

71	VTS	Output	外部测量输出电源, 可用于给热敏电阻的分压网络供电
72	DVDD	Power	数字电源输出引脚
73	ALERT	Output	中断输出引脚
74	PROG		接 DGND
75	COMU3	Output	SPI 直连时用作 AFE 输出信号端 SDO, 菊花链时作为 UP 口 N 端
76	COMU2	Input	SPI 直连时用作 AFE 输入信号端 SDI, 菊花链时作为 UP 口 P 端
77	COMU1	Input	SPI 直连时用作片选信号接收端 CSN, 下降沿可作为 AFE 唤醒信号, 菊花链时作为 DW 口 N 端。
78	COMU0	Input	SPI 直连时用作时钟信号接收端 SCLK, 用作菊花链的 DW 口 P 端。
79	DGND	Ground	数字电源地
80	NC		浮空不接

PB7130	引脚名	功能	描述
1	PVDD	Power	高压直流供电正输入管脚, 连接所测量电芯的最高电压点
2	C13	Input	电芯单元 13 的正极连接端口, 电芯单元 14 的负极连接端口
3	S13	Output	电芯单元 13 的放电开关端口
4	C12	Input	电芯单元 12 的正极连接端口, 电芯单元 13 的负极连接端口
5	S12	Output	电芯单元 12 的放电开关端口
6	C11	Input	电芯单元 11 的正极连接端口, 电芯单元 12 的负极连接端口
7	S11	Output	电芯单元 11 的放电开关端口
8	C10	Input	电芯单元 10 的正极连接端口, 电芯单元 11 的负极连接端口
9	S10	Output	电芯单元 10 的放电开关端口
10	C9	Input	电芯单元 9 的正极连接端口, 电芯单元 10 的负极连接端口
11	S9	Output	电芯单元 9 的放电开关端口
12	C8	Input	电芯单元 8 的正极连接端口, 电芯单元 9 的负极连接端口
13	S8	Output	电芯单元 8 的放电开关端口
14	C7	Input	电芯单元 7 的正极连接端口, 电芯单元 8 的负极连接端口
15	S7	Output	电芯单元 7 的放电开关端口
16	C6	Input	电芯单元 6 的正极连接端口, 电芯单元 7 的负极连接端口
17	S6	Output	电芯单元 6 的放电开关端口
18	C5	Input	电芯单元 5 的正极连接端口, 电芯单元 6 的负极连接端口
19	S5	Output	电芯单元 5 的放电开关端口
20	C4	Input	电芯单元 4 的正极连接端口, 电芯单元 5 的负极连接端口
21	S4	Output	电芯单元 4 的放电开关端口
22	C3	Input	电芯单元 3 的正极连接端口, 电芯单元 4 的负极连接端口
23	S3	Output	电芯单元 3 的放电开关端口
24	C2	Input	电芯单元 2 的正极连接端口, 电芯单元 3 的负极连接端口
25	S2	Output	电芯单元 2 的放电开关端口
26	C1	Input	电芯单元 1 的正极连接端口, 电芯单元 2 的负极连接端口
27	S1	Output	电芯单元 1 的放电开关端口
28	C0	Input	电芯单元 1 的负极连接端口
29	PGND	Ground	高压直流供电负输入, 连接所测量电芯最低电压点
30	SRP	Input	电流检测传感器负端 (接 PGND)

31	SRN	Input	电流检测传感器正端
32	DSG	Output	放电 MOS 驱动
33	PDSG	Output	预放电 MOS 驱动
34	PCHG	Output	预充电 MOS 驱动
35	CHG	Output	充电 MOS 驱动
36	CHGD	Input	充电器检测输入引脚
37	LODD	Input	负载检测输入引脚
38	AGND	Ground	内部模拟电源地
39	VREF	Output	基准电压端口, 需要外接退耦电容
40	NC		浮空不接
41	AVDD	Power	模拟电源输出引脚, 需要外接退耦电容
42	NC		浮空不接
43	DRIVE	Output	外部线性稳压三极管驱动电压, $V_{be} + 3.3V$ 电压输出, 连接 NPN 三极管的基极, 可以在发射极获得 3.3V 电压。可采用 DRIVE 连接外部线性稳压器的方法来获得更大的驱动电流
44	ACT	Input	芯片激活引脚, 高电平激活, 外界需要接电容到地, 内部有 $8M\Omega$ 上拉电阻。可短接到地进入超低功耗的关机模式
45	GPIO10	Input	通用输入输出引脚 10
46	GPIO9	Input/Output	通用输入输出引脚 9
47	GPIO8	Input	通用输入输出引脚 8
48	GPIO7	Input/Output	通用输入输出引脚 7
49	GND	Ground	接地
50	GPIO6	Input/Output	通用输入输出引脚 6
51	GPIO5	Input/Output	通用输入输出引脚 5
52	GPIO4	Input/Output	通用输入输出引脚 4
53	GPIO3	Input/Output	通用输入输出引脚 3
54	GPIO2	Input/Output	通用输入输出引脚 2
55	GPIO1	Input/Output	通用输入输出引脚 1
56	VTS	Output	外部测量输出电源, 可用于给热敏电阻的分压网络供电
57	DVDD	Power	电源输出
58	ALERT	Output	中断报警引脚
59	PROG		接 DGND
60	COMU3	Output	SPI 直连时用作 AFE 输出信号端 SDO, 菊花链时作为 UP 口 N 端
61	COMU2	Input	SPI 直连时用作 AFE 输入信号端 SDI, 菊花链时作为 UP 口 P 端
62	COMU1	Input	SPI 直连时用作片选信号接收端 CSN, 下降沿可作为 AFE 唤醒信号, 菊花链时作为 DW 口 N 端。
63	COMU0	Input	SPI 直连时用作时钟信号接收端 SCLK, 用作菊花链的 DW 口 P 端。
64	DGND	Ground	数字电源地

## 6 电气参数规格

### 6.1 极限电气参数

端口	说明	最小值	最大值	单位
PVDD	$V_{PVDD} - V_{PGND}$	-0.3	81 (PB7130) 95 (PB7200)	V
$C_n$	$V_{Cn} - V_{Cn-1}$ , n=1-20	-0.3	7	V
$S_n$	$V_{Sn} - V_{Cn-1}$ , n=1-20	-0.3	7	V
AUXIN 输入电压	$V_{AUXIN} - V_{AGND}$	-0.3	7	V
电流采样电压	$V_{SRP} - V_{SRN}$	-500	500	mV
MOS 驱动输出	CHG, DSG, PCHG, PDSG	-0.3	20	V
DRIVE 输出		-0.3	10	V
数字信号	CSN, SDI, SDO, SCLK, ALERT GPIO1~GPIO10, PROG	-0.3	7	V
其它端口	DVDD, AVDD, ACT, VAA, VREF, CHGD, LOADD, SPR, SRN	-0.3	7	V
内部均衡电流	单个 CELL		150	mA
工作温度		-40	125	°C
存储温度		-65	150	°C
焊接温度	持续时间 10S		300	°C
ESD HBM			2	kV
ESD CDM			500	V

### 6.2 推荐工作范围

信号	说明	最小值	最大值	单位
总电源电压	$V_{PVDD} - V_{PGND}$	12	81 (PB7130) 95 (PB7200)	V
电芯单元电压	$V_{Cn} - V_{Cn-1}$ , n=1-20	-0.5	5	V
AUXIN 输入电压	$V_{AUXIN} - V_{AGND}$	0.5	3.3	V
电流输入	$V_{SRP} - V_{SRN}$	-230	230	mV
MOS 驱动输出	CHG, DSG, PCHG, PDSG	0	13	V
DRIVE 输出	可配置 4V	0	4	V
数字信号输入	CSN, SDI, SCLK, ALERT	0	3.6	V
数字信号输出	SDO, GPIOn, ALERT	0	3.6	V
内部均衡电流	单个 CELL		100	mA
工作温度		-20	85	°C

### 6.3 电气参数规格

以下电气特性，均在  $T_A=25^\circ\text{C}$  测量

工作电流						
参数	说明	测试条件	最小值	典型值	最大值	单位
$I_{PVDD}$	运输模式	ACT 引脚拉低		2		$\mu\text{A}$
	工作模式	常规状态: 250mS 测量间隔, CADC 开启		150		$\mu\text{A}$
		静置状态: 1S 测量间隔, CADC 开启		72		$\mu\text{A}$
	睡眠模式	数据保持		5		$\mu\text{A}$
VADC 电压/外部测量						
参数	说明	测试条件	最小值	典型值	最大值	单位
$V_{\text{RANGE}}$	测量范围		-0.3		5	V
$V_{\text{LSB}}$	LSB			100		$\mu\text{V}$
$V_{\text{ACC1}}$	测量精度	$T_A=25^\circ\text{C}$ $V_{\text{cell}}=3.6\text{V}$	-2		2	$\text{mV}$
		-20~85°C	-5		5	$\text{mV}$
		-40~125°C	-10		10	$\text{mV}$
$T_{\text{VADC}}$	单通道采样时间			128		$\mu\text{s}$
VADC 快速电流测量						
参数	说明	测试条件	最小值	典型值	最大值	单位
$C_{\text{RANGE}}$	测量范围		-300		300	$\text{mV}$
$C_{\text{LSB}}$	LSB			12.5		$\mu\text{V}$
$C_{\text{ACC}}$	测量精度				$\pm 35$	LSB
$T_c$	采样时间			240		$\mu\text{s}$
CADC 电流积分						
参数	说明	测试条件	最小值	典型值	最大值	单位
$\text{RANGE}_{\text{CC}}$	测量范围	配置 CADC_MSR [2]=0	-250		250	$\text{mV}$
$\text{RANGE}_{\text{CC}}$	测量范围	配置 CADC_MSR [2]=1	-125		125	$\text{mV}$
$\text{LSB}_{\text{CC}}$	LSB	62.5mS 积分 配置 CADC_MSR [2]=0		31.25		$\mu\text{V}$
		125mS 积分 配置 CADC_MSR [2]=0		15.625		$\mu\text{V}$
		250mS 积分 配置 CADC_MSR [2]=0		7.8125		$\mu\text{V}$
		62.5mS 积分 配置 CADC_MSR [2]=1		15.625		$\mu\text{V}$
		125mS 积分 配置 CADC_MSR [2]=1		7.8125		$\mu\text{V}$
		250mS 积分 配置 CADC_MSR [2]=1		3.9062		$\mu\text{V}$
		配置 CADC_MSR [1:0] =1		5		
		配置 CADC_MSR [1:0] =2		125		$\text{mS}$
$T_{\text{CC}}$	转换时间					$\text{mS}$

		配置 CADC_MSR [1:0] =3		250		mS
CC <sub>INL</sub>	积分非线性误差			±2		LSB
<b>芯片内部温度</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
V <sub>DIE25</sub>	对应温度的电压	T <sub>A</sub> =25°C		2043		mV
V <sub>DIEDRIFT</sub>	温度漂移			-5.897		mV/°C
T <sub>THM_SHUT</sub>	热关断温度			120		°C
T <sub>THM_RECV</sub>	热恢复温度			110		°C
<b>内外部供电</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
V <sub>DRIVE</sub>	DRIVE 电压	配置 ANA_CTRL(0x45)[4]=0		4		V
		配置 ANA_CTRL(0x45)[4]=1		5.7		V
I <sub>DRIVE</sub>	DRIVE 电流	PVDD=80V		5		mA
		PVDD=12V		30		mA
V <sub>TS</sub>	VTS 电压			3.3		V
V <sub>AVDD</sub>	AVDD 电压			5		V
V <sub>DVDD</sub>	DVDD 电压			3.3		V
<b>MOSFET 驱动</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
V <sub>MOS_ON</sub>	MOS 驱动电压	CHG, DSG, PDSG, PCHG	8	10	13	V
T <sub>MOS_ON</sub>	上拉开启时间	负载电容 20nF		25		μS
T <sub>MOS_OFF</sub>	下拉关闭时间	负载电容 20nF		25		μS
R <sub>CHG_OFF</sub>	CHG 关闭阻抗			130		Ω
R <sub>DSG_OFF</sub>	DSG 关闭阻抗			130		Ω
<b>过压保护</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
V <sub>OV</sub>	过压保护阈值	配置 THR_OVSET [9:0]	0	4.2	5	V
V <sub>OVR</sub>	过压恢复阈值 = 过压保护阈值 - 过压保护迟滞	配置 HYS_OV [7:0] 配置过压保护迟滞	0	0.2	4.0	V
T <sub>OV</sub>	过压保护延迟计数	配置 PRT_DLY_OV [2:0]	1	3	15	采样周期
T <sub>OVR</sub>	过压保护恢复延迟计数	配置 REC_DLY_OV [2:0]	1	3	15	采样周期
<b>欠压保护</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
V <sub>UV</sub>	欠压保护阈值	配置 THR_UV_SET [9:0]	0	2.8	5	V
V <sub>UVR</sub>	欠压恢复阈值 = 欠压保护阈值 + 欠压保护迟滞	配置 HYS_UV [7:0] 配置欠压保护迟滞	0	0.2	4.0	V
T <sub>UV</sub>	欠压保护延迟计数	配置 PRT_DLY_UV [2:0]	1	3	15	采样周期

$T_{OVR}$	欠压保护恢复延时计数	配置 REC_DLY_UV [2:0]	1	3	15	采样周期
<b>放电过流保护</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
$V_{OCD3}$	放电过流保护阈值 3	配置 CUR_CTRL3[15]=0 配置 CUR_CTRL3[14:10]	10	80	200	mV
$V_{OCD2}$	放电过流保护阈值 2	配置 CUR_CTRL3[15]=0 配置 CUR_CTRL3[9:5]	10	80	200	mV
$V_{OCD1}$	放电过流保护阈值 1	配置 CUR_CTRL3[15]=0 配置 CUR_CTRL3[4:0]	10	100	200	mV
$V_{OCD2}$	放电过流保护阈值 2	配置 CUR_CTRL3[15]=1 配置 CUR_CTRL3[9:5]	5	40	100	mV
$V_{OCD3}$	放电过流保护阈值 3	配置 CUR_CTRL3[15]=1 配置 CUR_CTRL3[14:10]	5	40	100	mV
$V_{OCD1}$	放电过流保护阈值 1	配置 CUR_CTRL3[15]=1 配置 CUR_CTRL3[4:0]	5	50	100	mV
$T_{OCD3}$	放电过流保护延迟时间 3	配置 DLY_OCD3[2:0]	125	875	31875	μS
$T_{OCD2}$	放电过流保护延迟时间 2	配置 DLY_OCD2[2:0]	10	40	1280	μS
$T_{OCD1}$	放电过流保护延迟时间 1	配置 DLY_OCD1[2:0]	10	40	1280	μS
<b>放电短路保护</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
$V_{SCD}$	放电短路保护阈值	配置 CUR_CTRL3[15]=0 配置 CUR_CTRL2[4:0]	20	200	400	mV
$V_{SCD}$	放电短路保护阈值	配置 CUR_CTRL3[15]=1 配置 CUR_CTRL2[4:0]	10	100	200	mV
$T_{SCD}$	短路保护延迟时间	配置 DLY_SCD [5:0]	0	256	1008	μS
<b>充电过流保护</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
$V_{OCC}$	充电过流保护阈值	配置 CUR_CTRL3[15]=0 配置 CUR_CTRL2[9:5]	10	40	200	mV
$V_{OCC}$	充电过流保护阈值	配置 CUR_CTRL3[15]=1 配置 CUR_CTRL2[9:5]	5	20	100	mV
$T_{OCC}$	充电过流保护延迟时间	配置 DLY_OCC [2:0]	10	40	1280	μS
<b>放电过流锁定</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
$T_{OCDL}$	放电过流锁定触发计数次数	配置 OCDL_LMT[5:0],	1	5	64	次
$T_{OCDLR}$	放电过流锁定报	配置 OCDL_DEC[6:0]	2	20	256	S

	警恢复计数					
<b>放电短路锁定</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
$T_{SCDL}$	放电过流锁定触发计数次数	配置 SCDL_LMT[5:0],	1	5	64	次
$T_{SCDLR}$	放电过流锁定报警恢复计数	配置 SCDL_DEC[6:0],	2	28	256	s
<b>高电压二次保护</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
$V_{HVD}$	高压二次过压阈值 $V_{HV}$ $V_{HV} = V_{OV} + V_{HVD}$ $V_{HVD} =$ $VOL\_CTRL7[9:5]*51.2mV$	配置 VOL_CTRL7[9:5],	0	0.2	1.6	V
<b>低电压二次保护</b>						
$V_{LVD}$	低压二次过压阈值 $V_{LV}$ $V_{LV} = V_{OV} - V_{LVD}$ $V_{LVD} =$ $VOL\_CTRL7[4:0]*51.2mV$	配置 VOL_CTRL7[4:0]	0	1.28	1.6	V
<b>预充电流保护</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
$I_{PCHG}$	预充电流阈值	配置 CUR_CTRL3[15]=0 配置 CUR_CTRL2[15:10]	0.25	1	1.6	mV
$I_{PCHG}$	预充电流阈值 (阈值减半)	配置 CUR_CTRL3[15]=1 配置 CUR_CTRL2[15:10]	0.125	0.5	0.8	mV
$V_{PCHGD}$	预充电压阈值 $V_{PCHG}$ $V_{PCHG} = V_{UV} - V_{PCHGD}$ $V_{PCHGD} =$ $VOL\_CTRL7[14:10]*51.2mV$	配置 VOL_CTRL7[14:10]	0	0.8	1.6	V
<b>负载移除延时</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
$T_{LOADR}$	负载移除延时 $2^{(N)}s$	配置 RECV_DLY_LOAD[1:0]	1	2	8	s
<b>电流保护恢复延时</b>						
参数	说明	测试条件	最小值	典型值	最大值	单位
$T_{CR}$	用于 SCD OCD1 OCD2 OCC 保护恢复 $2^N$	配置 RECV_DLY_CUR[2:0] 为 N	1	2	64	s
<b>低电压睡眠</b>						

参数	说明	测试条件	最小值	典型值	最大值	单位
$V_{LVPD}$	低电压睡眠阈值 $V_{LVP}$ $V_{LVP} = V_{UV} - V_{LVPD}$ $V_{LVPD} =$ $VOL\_CTRL3[11:7] *51.2mV$	VOL_CTRL3[11:7]	0	0.2	1.6	V
$T_{INTH}$	芯片内部高温阈值	THR_TINTH [5:0] 配置值*25.6+1000mV	1000	1716.8	2612.8	mV
$T_{INTL}$	芯片内部低温阈值	THR_TINTL [5:0] 配置值*25.6+1000mV	1000	2305.6	2612.8	mV
$T_{OTD}$	电池放电高温阈值	配置 THR_OTD [7:0]	0	0.7424	3.264	V
$T_{OTC}$	电池充电高温阈值	配置 THR_OTC [7:0]	0	0.9472	3.264	V
$T_{UTC}$	电池放电低温阈值	配置 THR_UTC [7:0]	0	2.4192	3.264	V
$T_{UTD}$	电池充电低温阈值	配置 THR_UTD [7:0]	0	2.4192	3.264	V
$T_{OTF}$	MOS 高低温保护	配置 THR_OTF[7:0]	0	0.4608	3.264	V

**ALERT 引脚**

参数	说明	测试条件	最小值	典型值	最大值	单位
$V_{ALERT\_OH}$	ALERT 输出高	ALERT 外部上拉	2.5			V
$V_{ALERT\_OL}$	ALERT 输出低	$I_{OL} = 1mA$ , ALERT 外部上拉			0.6	V
$V_{ALERT\_IH}$	ALERT 输入高		2.5		3.6	V
$V_{ALERT\_IL}$	ALERT 输入低	ALERT 外部下拉	-0.3		0.6	V
中断类型	0: 1ms 低脉冲 1: 持续低电平	INT_TYPE		0		

 \* $V_{PUP}$  为外置 ALERT 上拉电源电压

**充电器/负载/小电流检测**

参数	说明	测试条件	最小值	典型值	最大值	单位
$V_{CHGD}$	CHGD 检测电压	CHG 断开	-950	-500		mV
$V_{LODD}$	LODD 检测电压	DSG 断开		1	1.7	V
$R_{CHGD}$	CHGD 内部下拉电阻			5M		$\Omega$
$R_{LODD}$	LODD 内部下拉电阻			1M		$\Omega$
$V_{IDET}$	小电流检测电压	PROT_AUTO [1:0]=0		0.25		mV
		PROT_AUTO [1:0]=1		0.5		mV
		PROT_AUTO [1:0]=2		1		mV
		PROT_AUTO [1:0]=3		2		mV

**均衡**

参数	说明	测试条件	最小值	典型值	最大值	单位

$R_{BL}$	均衡内阻	内部均衡 MOS 的 $R_{ds\_on}$		5		$\Omega$
$T_{BL}$	手动均衡定时时间	配置 $DISC\_CNT[11:0]$	0.	0	17	min
$V_{RBLS}$	静置状态均衡停止压差	配置 $BLSW\_CTRL0[15:11]$	0	0.2	0.4	V
$V_{RBLMIN}$	静置状态均衡开启最小电压	配置 $BLSW\_CTRL0[10:6]$	2.0	4.0	5.2	V
$V_{RBLD}$	静置状态均衡开启压差	配置 $BLSW\_CTRL0[5:0]$	0	0.4	0.8	V
$V_{CBLS}$	充电模式停止均衡电压 = 均衡开启电压 - $N \times 12.8mV$	配置 $BLSW\_CTRL0[15:11]$	0	0.2	0.4	V
$V_{CBLMIN}$	充电状态均衡开启最小电压	配置 $BLSW\_CTRL0[10:6]$	2.0	3.8	5.2	
$V_{CBLD}$	充电模式均衡开启压差	配置 $BLSW\_CTRL0[5:0]$	0	0.4	0.8	
$X_{BL}$	PWM 放电占空比 0 -> 1/8, 1->2/8 … 7->8/8	配置 $PWM\_DUTY[2:0]$	12.5	100	100	%
$I_{BL}$	均衡电流	内部均衡			100	mA
工作模式切换						
参数	说明	测试条件	最小值	典型值	最大值	单位
$V_{POR}$	上电电压	PVDD 对 PGND	12			V
$V_{ACT}$	激活电压	ACT 对 AGND 关机模式切换到工作模式	2.5			V
$V_{SD}$	关机电压	ACT 对 AGND 待机模式切换到关机模式			0.6	V
$T_{wakeup}$	睡眠模式唤醒时间	SLEEP_CTRL [1] = 1 睡眠模式切换到工作模式	0.9	1	1.1	ms
数字输入输出						
参数	说明	测试条件	最小值	典型值	最大值	单位
$V_{IL}$	输入低电平	CSN, SCLK, SDI, ALERT, PROG			0.6	V
$V_{IH}$	输入高电平	CSN, SCLK, SDI, ALERT, PROG	2		4	V
$V_{OL}$	输出低电平	GPIOn, SDO, ALERT			0.4	V
$V_{OH}$	输出高电平	GPIOn, SDO, ALERT	2.8		3.6	V
$I_{OH}$	拉电流				16	mA
$I_{OL}$	灌电流				16	mA
SPI 通信						
参数	说明	测试条件	最小值	典型值	最大值	单位
$T_{clk}$	时钟频率		500		8000	nS
$T_{cs\_pre}$	CSN 提前时间		20			nS
$T_{cs\_po}$	CSN 延后时间		50			nS

st						
Thold	输入数据 保持时间		20			nS
Tsu	输入数据 建立时间		20			nS
Tdata	数据输出延迟			80		nS

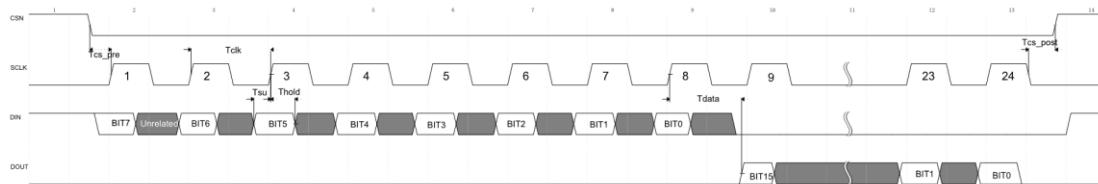


图 6.3-1 SPI 通信电气时序图

## 7 运行模式

### 7.1 模式切换

AFE 提供了运输模式、工作模式、和睡眠模式。系统可通过 ACT 引脚拉低来进入运输模式，此种模式下所有功能模块关闭，内部电源关闭，当 ACT 引脚拉高或者浮空时，系统会自动启动进入工作模式。系统也可以通过发送睡眠指令或者 PF 失效指令，进入睡眠模式。睡眠模式下，除了 DRIVE 模块功能和充电器唤醒功能为可选配，其它功能关闭，内部电源保持，AFE 的寄存器依然可以被读取；系统可通过 Wakup 指令退出睡眠模式，如果充电器接入功能开启，可通过充电器接入唤醒退出睡眠模式。

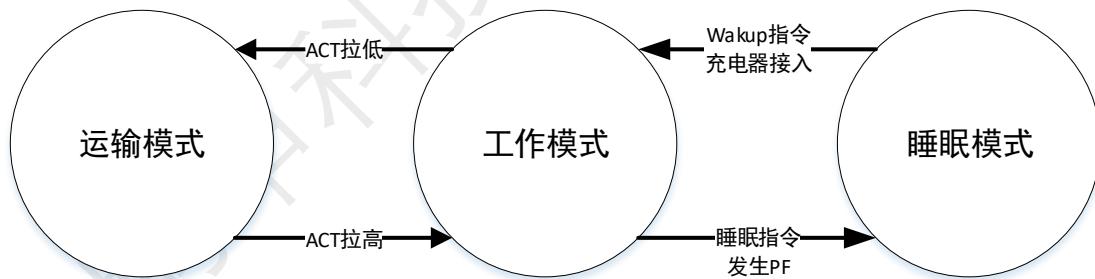


图 7.1-1 模式切换

\*注：wakup 指令：对寄存器 FUNC\_CMD[15:0] 写 0x8899，芯片经过 1ms 后，由睡眠模式进入工作模式。  
 睡眠指令：对寄存器 FUNC\_CMD[15:0] 写 0xE483，AFE 由工作模式进入睡眠模式。

	工作模式	睡眠模式	运输模式
CADC	可选	关	关
VADC	可选	关	关
电流保护	可选	关	关
SPI	开	可读	关
均衡	可选	关	关
小电流唤醒	可选	关	关

充电器唤醒	可选	可选	关
MOS 驱动	可选	关	关
DRIVE	可选	可选	关
功耗	50-150uA	5uA	2uA

### 7.1.1 运输模式

PB7130/PB7200 提供了一种极低功耗的运输模式，便捷用于电池系统的长期存储运输或者其它应用场景。

运输模式由外部 ACT 引脚下拉来进入，系统检测到 ACT 引脚的低电压，将依次关闭 AFE 内部的各个功能模块，关闭时钟与电源，仅保留最少供电。

ACT 引脚上拉或者浮空，系统将退出运输模式，依次开启电源与时钟，进入工作模式。ACT 引脚浮空时，内部提供了弱上拉，可缓慢使得系统启动退出运输模式。

### 7.1.2 工作模式

系统上电默认为工作模式，可正常通讯，也可以进行数据测量以及调度控制等指令执行。系统由睡眠模式退出时候也会直接进入工作模式。

由于低功耗的考量，工作模式下可采用一个静置状态，采用较长时间静置状态的调度测量来获得低功耗。调度功能可参考章节 10.2，对应低功耗的静置状态参考 10.2.4。

### 7.1.3 睡眠模式

系统共有三种进入睡眠模式的方式：

- 收到睡眠命令（对配置 FUNC\_CMD (0x17) 写入 0xE483）
- 检测到故障，PF 故障保护发生
- 单体电压过低，并且不处于充电状态，触发低电压睡眠

系统进入睡眠模式，将关闭 AFE 的基本功能模块，保留电源并保持寄存器配置信息，DRIVE 模块功能和充电器唤醒功能为可选。

睡眠模式的退出和系统唤醒可由唤醒指令或者充电器接入来触发。

正常睡眠指令或者低电压进入睡眠后的退出睡眠模式，系统将继续执行睡眠前的配置和操作。如果由于 PF 故障保护进入的睡眠模式，在退出睡眠模式后，系统会先进行软复位，执行开机流程，加载 MTP 配置，进行开机诊断，确认没有异常后开始工作，如果软复位和诊断过程中系统异常，将再次进入睡眠模式。

后面将针对 PF 故障的充电器唤醒流程和低电压进入睡眠的唤醒流程的详细说明

#### 7.1.3.1 PF 故障充电器唤醒流程：

系统 PF 故障保护发生后，在收到 Wakup 指令或者充电器唤醒信号后，会先启动系统进行软复位，加载 MTP，在加载完成时发出 RST 中断，并进行开机诊断，确认无异常后开始工作。

具体流程图如下所示：

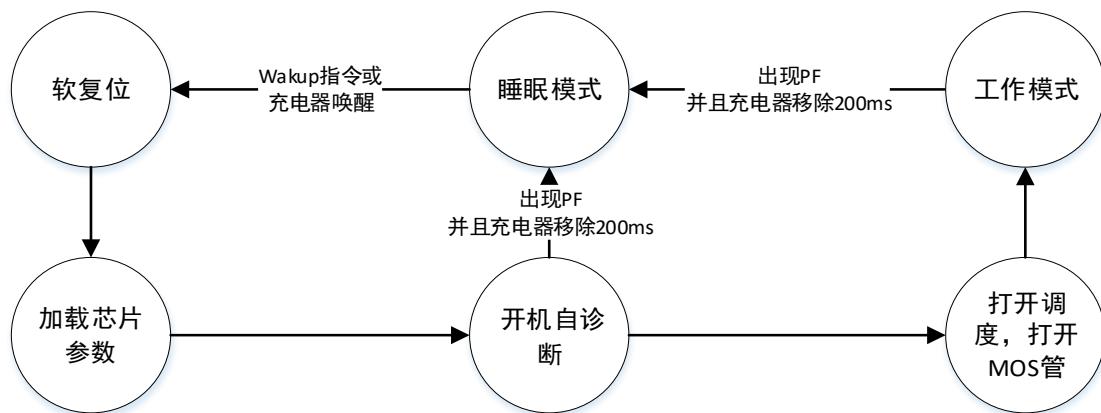


图 7.1-2 PF 故障后 AFE 唤醒流程图

### 7.1.3.2 低电压睡眠唤醒流程

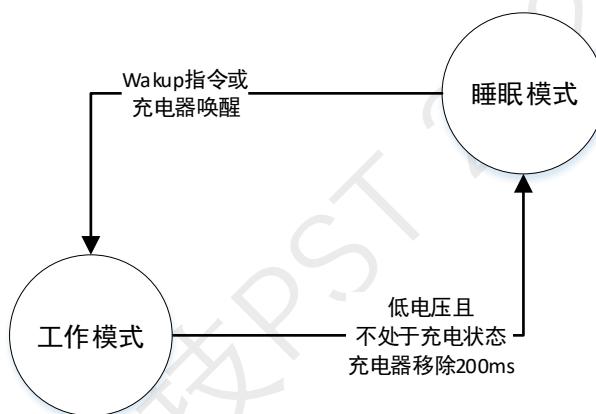


图 7.1-3 低电压睡眠唤醒

当电池严重亏电时，会触发低电压保护，系统进入睡眠模式，AFE 实现最低功耗。

低电压保护的触发条件为，电芯电压低于低电压睡眠阈值，并且不处于充电状态，连续发生 4 次后，系统会进入睡眠模式。对于 AFE，低电压保护进入睡眠模式后，可通过 Wakeup 指令或者接入充电器唤醒，退出睡眠模式后，系统将继续原来的工作。

### 7.1.3.3 唤醒指令

AFE 系统在睡眠模式下，可采用 Wakeup 指令或者插入充电器唤醒，唤醒指令 Wakeup 的具体操作为，对寄存器 FUNC\_CMD[15:0] 写 0x8899，AFE 接收到唤醒指令后，经过 1ms，可由睡眠模式进入工作模式。插入充电器唤醒，需要系统提前配置充电器检测模块功能为激活状态，否则系统无法检测充电器接入。

## 7.2 软硬件方式

PB7130/PB7200 还提供硬件保护的工作配置，通过提前烧写 MTP 寄存器对应的 USR\_CFG(0x49)[0]位为 1。AFE 再次上电后，将自动进入硬件方式。如果烧写 USR\_CFG(0x49)[0]位为 0，上电后，AFE 进入软件方式，由 MCU 来具体配置相关参数。

AFE 系统上电复位后，先从 MTP 加载配置，判断软硬件工作方式，再按各自方式开始工作。PB7130/PB7200 硬件方式下，不需要 MCU 支持，系统进入自动托管，可以独立完成电池系统的测量、充放电管理（包含预充预防策略）、SOC 数值的 LED 输出、保护、以及保护恢复。

PB7130/PB7200 软件方式下，由 MCU 来控制和处理 AFE 的功能模块，提升充放电管理、保护、保护恢复等的灵活度，以及 SOC 算法的精度。

以下列表为硬件方式和软件方式在开机流程、GPIO 口功能、MOS 控制功能上的区别。

	硬件方式	软件方式
开机上电	MTP 加载配置 执行自诊断 自动打开 MOS	等待 MCU 操作
GPIO 口	测温 SOC 输出（OCV 法） FUSE	测温 FUSE 中断 RST（MCU 长时间不通讯， AFE 接管控制 MCU 的重置口）
MOS 控制	自动保护 自动恢复 体二极管保护 自动预充预放	自动保护 MCU 恢复 体二极管保护 MCU 控制预充预放

### 7.3 自动托管

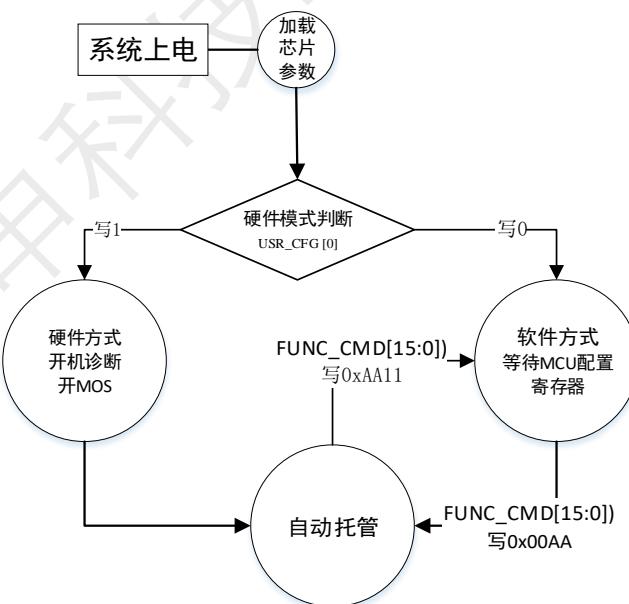


图 7.3-1 AFE 自动托管

AFE 系统在硬件方式下或者软件方式下均可进行自动托管，自动托管工作状态下，AFE 系统根据相关配置，开启调度进行数据测量；执行配置的预充预放策略，控制 MOS 进行充放电管理；自动根据 OCV 法进行 SOC 计算和 LED 输出；根据配置阈值，自动进行电压和电流等保护；并进行自动的保护恢复。

系统上电后，检查寄存器 USR\_CFG(0x49)[0]，如果是 1，则进入硬件方式开机，加载 MTP 执行自诊断

等操作，随后进入自动托管方式，否则，进入软件方式开机，等待 MCU 配置操作。软件方式下，系统配置寄存器 FUNC\_CMD[15:0]为 0x00AA，可进入自动托管。MCU 对 FUNC\_CMD[15:0]写 0xAA11，则 AFE 可从自动托管退回软件方式，转交由 MCU 控制系统。

## 8 应用指引

### 8.1 典型应用电路

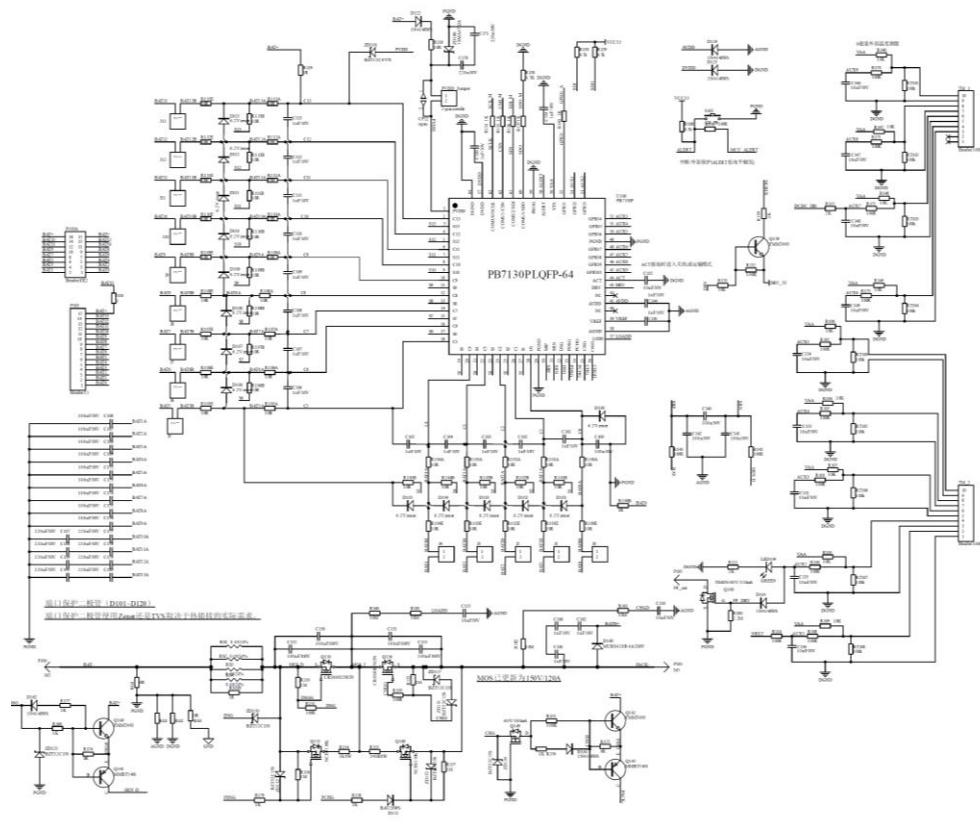


图 8.1-1 20 串同口应用典型电路 (简明电路)

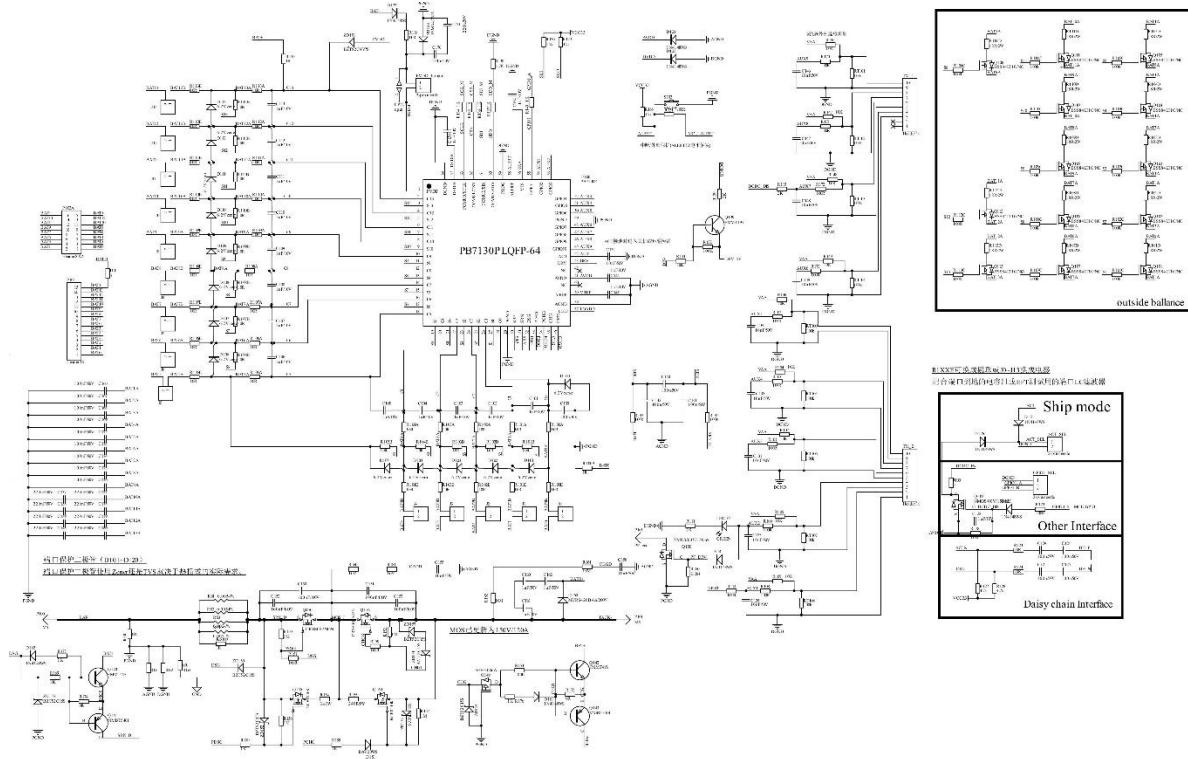
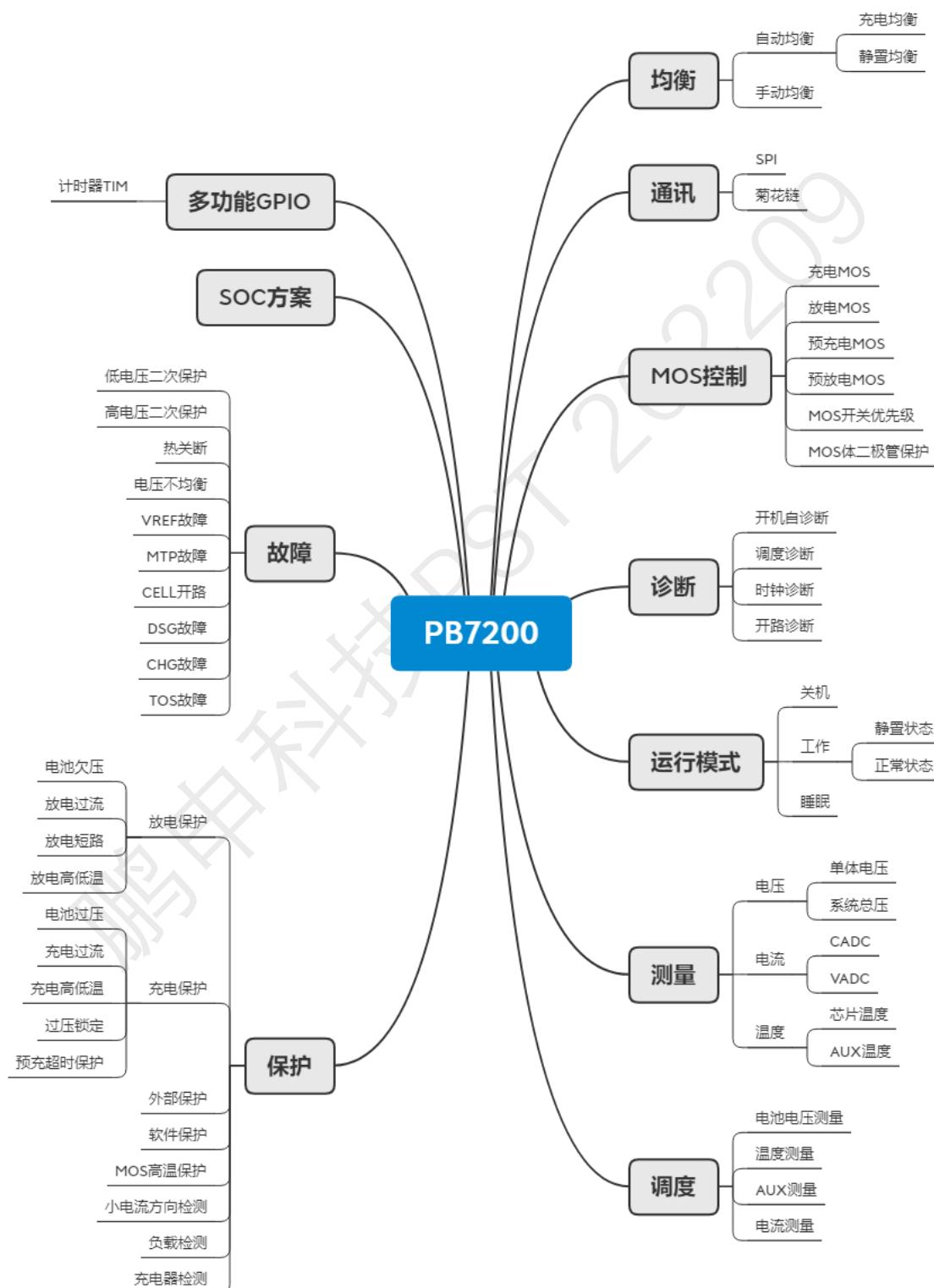


图 8.1-2 20 串同口应用典型电路 (简明电路)

## 8.2 功能设计

### 8.2.1 PB7130/PB7200 功能图



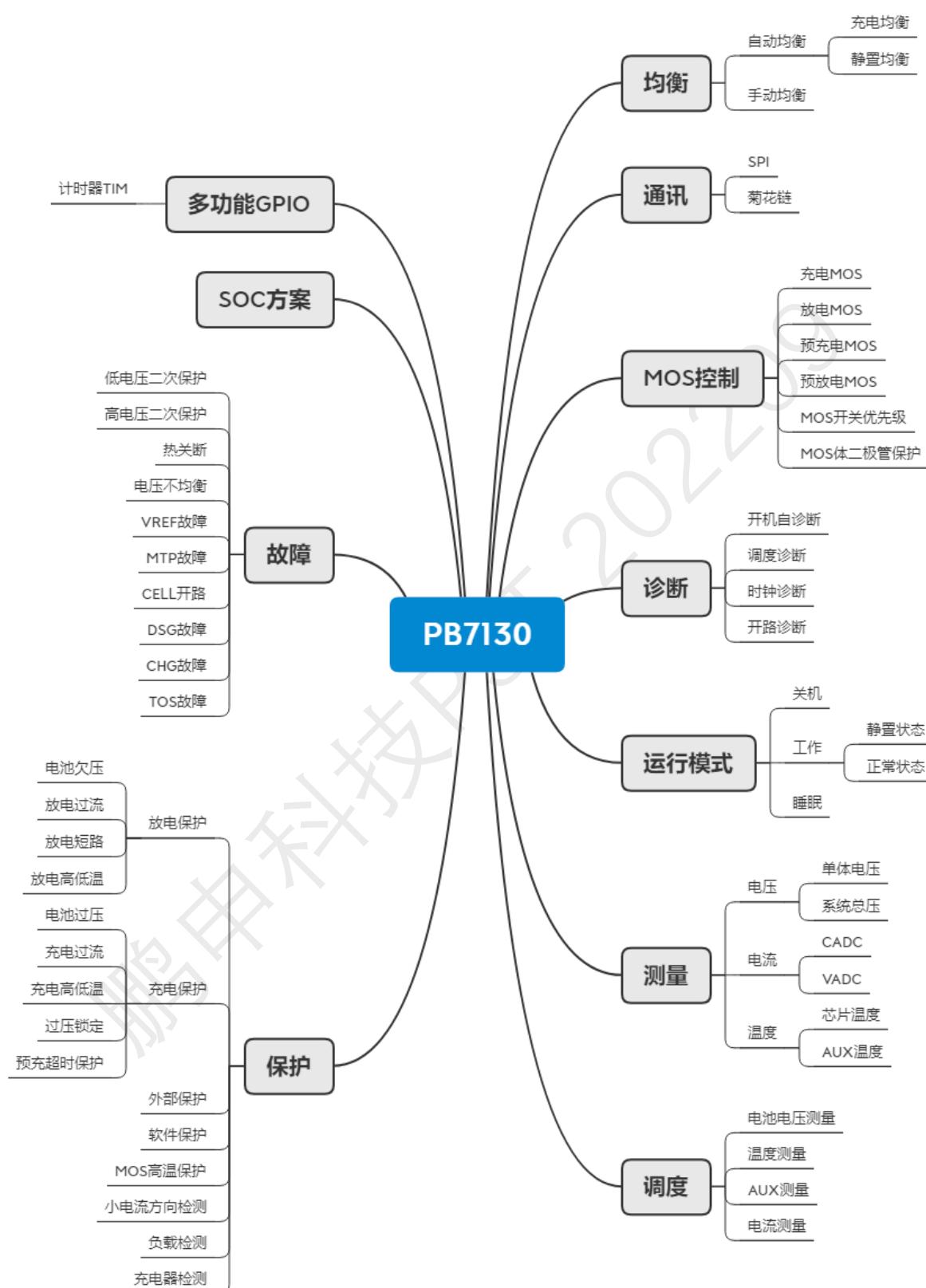


图 8.2.1-1 PB7130/PB7200 功能图

### 8.2.2 MTP 操作

PB7130/PB7200 中内置有 MTP，可以储存部分寄存器中的数据，并在硬件方式上电时自动加载。存储部分的地址为 (0x20-0x4F)，配置如何操作 MTP 的指令寄存器地址为 0x1F。

指令名称	设定值
烧写指令	0x1111
擦除指令	0x0000
加载指令	0x2222

#### 指令说明

烧写：将区域范围内寄存器的值写入到 MTP 中。

擦除：将 MTP 中的数据擦除，不影响当前寄存器值。

加载：将 MTP 中的值加载至寄存器中。

#### 烧写步骤

发送擦除指令，等待 6ms (待确认)；

更改寄存器值；

发送烧写指令，等待 6ms；

发送加载指令，等待 6ms；

### 8.2.3 模式说明

PB7130/PB7200 具有硬件方式、软件方式两种工作方式。

工作模式	是否有 MCU	使用场景
硬件方式	否	芯片在没有 MCU 参与的情况下独立进行电池管理
硬件方式	是	MCU 对芯片采集信息进行上报 MCU 与芯片共同完成信息采集、保护等功能
软件方式	是	MCU 与芯片共同完成信息采集、保护等功能

PB7130/PB7200 的工作模式分为软件方式和硬件方式，由上电后自动加载的 0x49[0]决定，寄存器设置为 1，AFE 自动加载 MTP，进入硬件方式，寄存器设置为 0，AFE 不加载 MTP。

	软件方式	硬件方式
上电诊断	无	有
上电时根据诊断结果自动操作 MOS	无	有
上电自动进入调度模式	无	有
保护时自动关闭 MOS	有	有
保护恢复后自动打开 MOS	无	有
指令退出调度	有	无

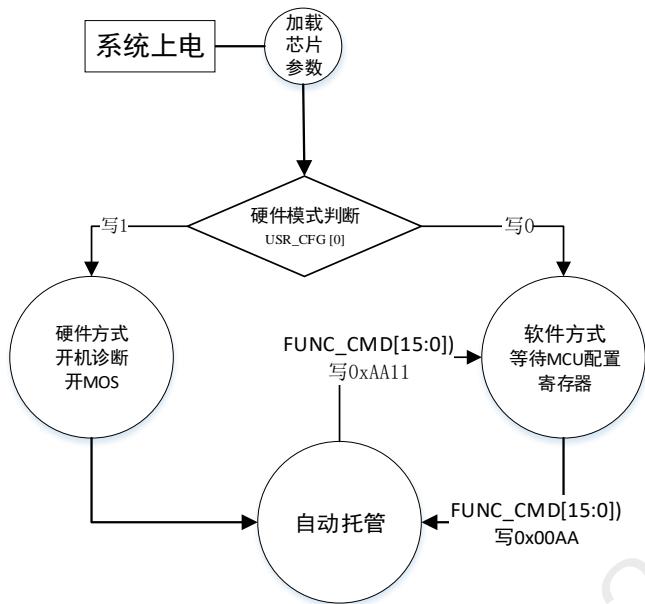


图 8.2-1 软硬件方式框图

#### 硬件方式进入方式：

烧写成硬件方式后进入自动托管状态，自动托管状态下，AFE 会自动执行寄存器内的保护，报警，故障等一系列设置。

软件方式下向 0x17 写入 0x00AA

#### 软件方式进入方式：

自动托管状态下向 0x17 写入 0xAA11，退出自动状态，进入软件方式。

### 8.2.4 寄存器操作模式

部分寄存器具有写保护功能，寄存器锁默认加锁。

	0x80-0xAD	0x00-0x1F	0x20-0x56	0x60-0x68
正常模式	只读	可读可写	只读	只读
配置模式	只读	可读可写	可读可写	只读

#### 配置模式

在进入配置模式时，调度将会自动关闭，在退出配置模式时维持进入配置模式前的调度状态。

进入方式：向 0x17 写入 0x6677。

退出方式：向 0x17 写入 0x7766。

#### 正常模式

不处于配置模式时即为正常模式。

### 8.2.5 通信接口

PB7130/PB7200 具有 SPI 通信接口。以下是 SPI 连续读取的代码。

```

1. void AFE_Reg_ReadBLK(char add, char num, u16 *data)      //初始地址 add, 连续读取器数量 num,
   存取首地址指针*data
2. {
  
```

```

3.     u8 databuff[67];
4.     u8 crc;
5.     int i;
6.
7.     databuff[0] = add << 1;                                //定义为读 add 地址的寄存器
8.     databuff[1] = add & 0x80;                                //寄存器地址高位
9.     databuff[1] |= num - 1;                                //定义连续读取数量
10.    AFE_Delay(100);                                         //CSN 拉低, 开始 SPI 通讯
11.    CSN = 0;                                                 //CSN 拉低, 开始 SPI 通讯
12.    AFE_Delay(100);
13.    SPI_WR_One(databuff[0]);                                //命令字
14.    SPI_WR_One(databuff[1]);                                //读寄存器地址高位+连续读取寄存器的数
    量
15.    for (i = 0; i < num*2+1; i++)
16.    {
17.        databuff[2 + i] = SPI_WR_One(0);                      //连续读取 num 个寄存器
18.    }
19.    crc = crc8_check(databuff, 2+num*2);
20.    AFE_Delay(100);
21.    CSN = 1;
22.    for (i = 0; i < num; i++)                                //将结果合并到相应的 data 数组内。
23.    {
24.        data[i] = (databuff[2*(i+1)] << 8) + databuff[2*(i+1)+1];
25.    }
26.    if (crc != databuff[2+num*2])
27.    {
28.        CRCError = 1;
29.    }
30.    CRCError = 0;
31.    return ;
32. }

```

### 连续写入的指令

```

1. void AFE_Reg_Write(char add[], u16 data[], int len)      //把数组 data 内的数据连续写入 len 个地
    址为 add 的寄存器
2. {
3.     int i;
4.
5.     for (i = 0; i < len; i++)
6.     {
7.         AFE_Reg_WriteOne(add[i], data[i]);                  //单次写第 i 个 data 给第 i 个寄存器
8.         AFE_Delay(1000);
9.     }
10. }

```

### 8.2.6 保护系统

PB7130/PB7200 拥有 15 种保护及 14 种永久故障，其中每种保护及其恢复、每种永久故障都可以单独使能。在此基础上，CHG 拥有 13 种保护源头，DSG 拥有 15 种保护源头，每种保护源头都可以单独使能。保护源头

充电 MOS 动作源头													
永久故障	外部保护	MOS 高温	单体过压	过压锁定	充电过流	充电高温	充电低温	放电短路	短路锁定	芯片高温	芯片低温	看门狗溢出	保护触发
1	X	X	X	X	X	X	X	X	X	X	X	X	1
X	1	X	X	X	X	X	X	X	X	X	X	X	1
X	X	1	X	X	X	X	X	X	X	X	X	X	1
X	X	X	1	X	X	X	X	X	X	X	X	X	1
...	...	...	...	...	...	...	...	...	...	...	...	...	...
X	X	X	X	X	X	X	X	X	X	X	X	1	1
0	0	0	0	0	0	0	0	0	0	0	0	0	0

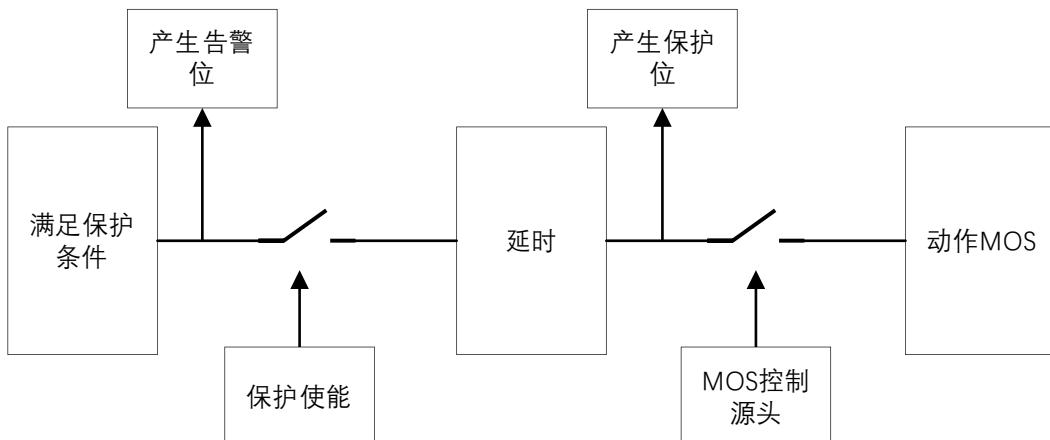
\*注：任一保护触发源头出现 1，则保护触发置 1，只有全部保护触发源头均为 0，保护触发才为 0，X 代表不管是 0 还是 1 都可以。

### 放电 MOS 动作源头

放电 MOS 动作源头															
永久故障	外部保护	MOS 高温	单体欠压	放电高温	放电低温	放电短路	放电过流 1	放电过流 2	放电过流 3	短路锁定	过流锁定	芯片高温	芯片低温	看门狗溢出	保护触发
1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	1
X	1	X	X	X	X	X	X	X	X	X	X	X	X	X	1
X	X	1	X	X	X	X	X	X	X	X	X	X	X	X	1
X	X	X	1	X	X	X	X	X	X	X	X	X	X	X	1
...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
X	X	X	X	X	X	X	X	X	X	X	X	X	X	1	1
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

\*注：任一保护触发源头出现 1，则保护触发置 1，只有全部保护触发源头均为 0，保护触发才为 0，X 代表不管是 0 还是 1 都可以。

保护生效路径



保护使能	MOS 控制源头	告警位	保护位	MOS 动作
0	X	产生	不产生	不动作
1	0	产生	产生	不动作
1	1	产生	产生	产生

保护路径如上图所示，当满足保护条件时产生告警位，如果使能了保护使能位，在连续多次（有一次不满足则计数清零）满足保护条件时产生保护位，如果此时使能了 MOS 控制源头位，则 MOS 会关闭。

保护	阈值	告警位	保护使能	延时	保护位	MOS 源头
单体欠压*	VOL_CTRL0 (0x2A)[0:9]	ALRT_STATUS1 (0x05)[5]	PROT_EN (0x21)[6]	VOL_CTRL0 (0x2A)[10:12]	PROT_STATUS (0x02)[6]	DSG_PROT_EN (0x28)[3]
单体过压*	VOL_CTRL1 (0x2B)[0:9]	ALRT_STATUS1 (0x05)[6]	PROT_EN (0x21)[5]	VOL_CTRL1 (0x2B)[10:12]	PROT_STATUS (0x02)[5]	CHG_PROT_EN (0x27)[3]
单体过压锁定***	VOL_CTRL6 (0x30)[0:3]	ALRT_STATUS1 (0x05)[4]	PROT_EN (0x21)[9]	无	PROT_STATUS (0x02)[7]	CHG_PROT_EN (0x27)[4]
放电过流3****	CUR_CTRL3 (0x39)[10:14]	ALRT_STATUS0 (0x04)[4]	PROT_EN (0x21)[12]	CUR_CTRL5 (0x3B)[6:8]	PROT_STATUS (0x02)[12]	DSG_PROT_EN (0x28)[9]
放电过流2**	CUR_CTRL3 (0x39)[5:9]	ALRT_STATUS0 (0x04)[5]	PROT_EN (0x21)[13]	CUR_CTRL5 (0x3B)[3:5]	PROT_STATUS (0x02)[13]	DSG_PROT_EN (0x28)[8]
放电过流1**	CUR_CTRL3 (0x39)[0:4]	ALRT_STATUS0 (0x04)[6]	PROT_EN (0x21)[14]	CUR_CTRL5 (0x3B)[0:2]	PROT_STATUS (0x02)[14]	DSG_PROT_EN (0x28)[7]
放电过流锁定***	CUR_CTRL0 (0x36)[0:5]	ALRT_STATUS0 (0x04)[1]	PROT_EN (0x21)[9]	无	PROT_STATUS (0x02)[9]	DSG_PROT_EN (0x28)[11]
短路**	CUR_CTRL2 (0x38)[0:4]	ALRT_STATUS0 (0x04)[7]	PROT_EN (0x21)[11]	CUR_CTRL4 (0x3A)[0:5]	PROT_STATUS (0x02)[11]	DSG_PROT_EN (0x28)[6]

短路锁定***	0x37[0:5]	ALRT_STATUS0 (0x04)[2]	PROT_EN (0x21)[8]	无	PROT_STATUS (0x02)[8]	DSG_PROT_EN (0x28)[10]
充电过流**	CUR_CTRL2 (0x38)[5:9]	ALRT_STATUS0 (0x04)[3]	PROT_EN (0x21)[10]	CUR_CTRL5 (0x3B)[9:11]	PROT_STATUS (0x02)[10]	CHG_PROT_EN (0x27)[5]
放电低温*	TEMP_CTRL2 (0x34)[0:7]	ALRT_STATUS1 (0x05)[14]	PROT_EN (0x21)[3]		PROT_STATUS (0x02)[3]	DSG_PROT_EN (0x28)[5]
放电高温*	TEMP_CTRL1 (0x33)[8:15]	ALRT_STATUS1 (0x05)[12]	PROT_EN (0x21)[1]		PROT_STATUS (0x02)[1]	DSG_PROT_EN (0x28)[4]
充电低温*	TEMP_CTRL2 (0x34)[8:15]	ALRT_STATUS1 (0x05)[15]	PROT_EN (0x21)[4]		PROT_STATUS (0x02)[4]	CHG_PROT_EN (0x27)[7]
充电高温*	TEMP_CTRL1 (0x33)[0:7]	ALRT_STATUS1 (0x05)[13]	PROT_EN (0x21)[2]		PROT_STATUS (0x02)[2]	CHG_PROT_EN (0x27)[6]
MOS高温*	TEMP_CTRL3 (0x35)[0:7]	ALRT_STATUS1 (0x05)[11]	PROT_EN (0x21)[0]		PROT_STATUS (0x02)[0]	CHG_PROT_EN (0x27)[2] DSG_PROT_EN (0x28)[2]

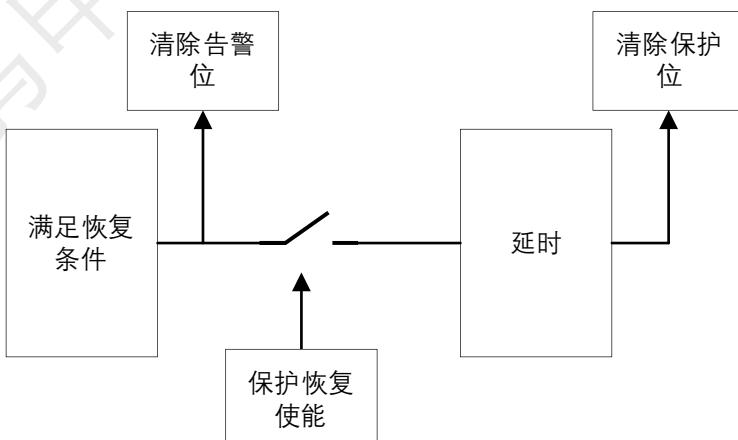
注：\*为 VADC 采样保护，连续多次采集（调度或单次测量）到电压满足阈值条件，连续次数大于延时后产生保护。

\*\*为比较器保护，连续时间内电流满足阈值条件，持续时间大于延时后产生保护。

\*\*\*为计数器保护，多次触发保护，且两次保护之间时间间隔小于恢复延时，次数大于阈值后产生保护。

\*\*\*\*为 CADC 保护，连续多次采集（调度或单次测量）到电压满足阈值条件，连续次数大于延时后产生保护。

#### 恢复生效路径



保护恢复路径如上图所示，当满足恢复条件时清除告警位，如果使能了保护恢复使能位，在连续多次（有一次不满足则计数清零）满足保护恢复时清除保护位。在充电 MOS 源头同时为 0 时打开充电 MOS，在放电 MOS 源头同时为 0 时打开放电 MOS。

保护	恢复条件	阈值寄存器	保护恢复使能	延时
----	------	-------	--------	----

单体欠压	迟滞	VOL_CTRL0 (0x2A)[0:9]	RECV_EN (0x23)[6]	VOL_CTRL0 (0x2A)[13:15]
单体过压	迟滞	VOL_CTRL1 (0x2B)[0:9]	RECV_EN (0x23)[5]	VOL_CTRL1 (0x2B)[13:15]
单体过压锁定	延时	VOL_CTRL6 (0x30)[4:7]	RECV_EN (0x23)[7]	无
	充电器移除			固定 1 秒
放电过流 3	延时	无	RECV_EN (0x23)[12]	CUR_CTRL4 (0x3A)[6:8]
	负载移除			CUR_CTRL4 (0x3A)[12:13]
放电过流 2	延时	无	RECV_EN (0x23)[13]	CUR_CTRL4 (0x3A)[9:11]
	负载移除			CUR_CTRL4 (0x3A)[12:13]
放电过流 1	延时	无	RECV_EN (0x23)[14]	CUR_CTRL4 (0x3A)[9:11]
	负载移除			CUR_CTRL4 (0x3A)[12:13]
放电过流锁定	延时	CUR_CTRL0 (0x36)[6:12]	RECV_EN (0x23)[9]	无
	负载移除			CUR_CTRL4 (0x3A)[12:13]
短路	延时	无	RECV_EN (0x23)[11]	CUR_CTRL4 (0x3A)[9:11]
	负载移除			CUR_CTRL4 (0x3A)[12:13]
短路锁定	延时	CUR_CTRL1 (0x37)[6:12]	RECV_EN (0x23)[8]	无
	负载移除			CUR_CTRL4 (0x3A)[12:13]
充电过流	延时	无	RECV_EN (0x23)[10]	无
	充电器移除			固定 1 秒
放电低温	迟滞	固定 51.2mV	RECV_EN (0x23)[3]	固定为 4
放电高温	迟滞		RECV_EN (0x23)[1]	
充电低温	迟滞		RECV_EN (0x23)[4]	
充电高温	迟滞		RECV_EN (0x23)[2]	
MOS 高温	迟滞		RECV_EN (0x23)[0]	

### 8.2.7 中断系统

PB7220 具有一个外部中断引脚, 以及 12 个可以独立使能的中断源头。中断引脚的状态可通过 USR\_CFG (0x49)[6]配置为脉冲中断或者低电平中断, 当 INT\_STATUS (0x06)为 0 时, 中断引脚为高电平 (需外加上拉电阻), 当 INT\_STATUS (0x06)不为 0 时, 中断引脚产生动作。

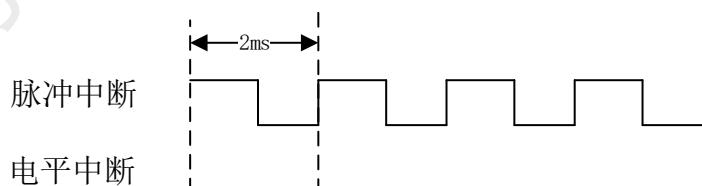


图 8.2-2 中断形式时序图

脉冲中断: 当 INT\_STATUS (0x06)不为 0 时, 中断引脚输出周期为 2 毫秒, 占空比为 50% 的 PWM 波。

电平中断: 当 INT\_STATUS (0x06)不为 0 时, 中断引脚输出低电平。

INT\_RAW (0x07)为未经屏蔽的中断状态位, 在发生中断事件的同时将会被置位, 通过对 INT\_STATUS (0x06)的对应位进行写 1 操作, 可以同时清除 INT\_STATUS (0x06)和 INT\_RAW (0x07)寄存器的对应位。INT\_RAW (0x07)的状态不会影响外部中断引脚输出。

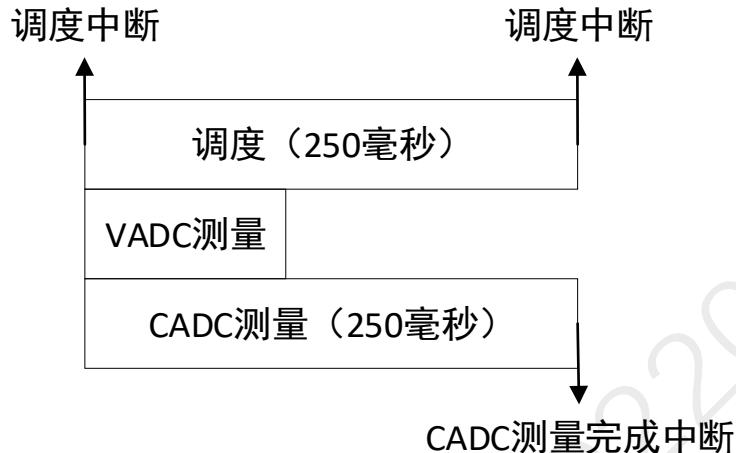
INT\_STATUS (0x06)为经屏蔽后的中断状态, 是由 INT\_RAW (0x07)和 INT\_EN (0x20)相与产生, 并影响外

部中断引脚输出。

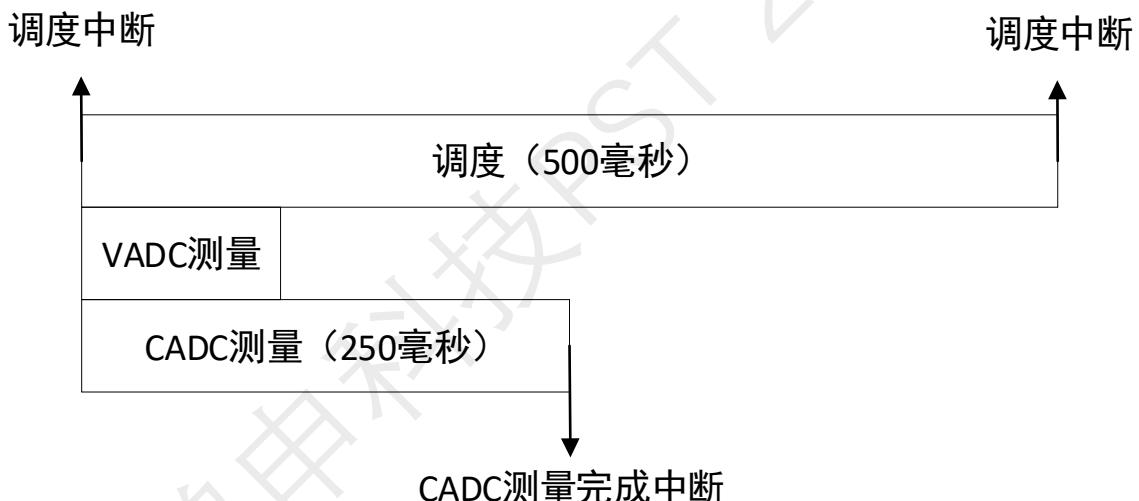
#### 中断特别说明

对于单次测量完成中断、CADC 测量完成中断、调度中断的产生时机进行如下说明。

在调度过程中，三个中断均有可能触发。一般只选择 VADC 单次测量完成中断进行操作配置。



\*注：调度颗粒设置为 4，中断颗粒为 4，电流积分颗粒度设置为 4 个，



\*注：静置状态 CADC 间歇性开启，上报中断，VADC 中断可以用调度中断来判断，不必单独开启中断。

在使用单次测量指令的场景下，向 MSR\_CMD (0x16)写入任何指令都会产生单次测量完成中断，向 FUNC\_CMD (0x17)写入 0x3311 会产生 CADC 测量完成中断。

## 8.3 减少电芯串联数量应用规则

### 8.3.1 高串短接

PB7130/PB7200 可以支持最少 5 个电芯单元串联使用 (5S)，最多 20 或 13 个电芯单元串联使用 (20S 或 13S)。5S 到 20S (13S) 应用推荐减少电芯串联数量应用的规则如下图所示：

引脚名	实际应用的电芯串数															
	20串	19串	18串	17串	16串	15串	14串	13串	12串	11串	10串	9串	8串	7串	6串	5串
C20																
C19																
C18																
C17																
C16																
C15																
C14																
C13																
C12																
C11																
C10																
C9																
C8																
C7																
C6																
C5																

图 8.3-1 PB7200 减少电芯串联数量短接脚位示意图

注: PB7200 从 CELL20 (C20 到 C19 短路, S20 悬空) 开始依次连续按需短接, 最多短接到 CELL6 (C6 到 C5 短路, S6 悬空), 分别依次对应 20S~5S 应用。

引脚名	实际应用的电芯串数								
	13串	12串	11串	10串	9串	8串	7串	6串	5串
C13									
C12									
C11									
C10									
C9									
C8									
C7									
C6									
C5									

图 8.3-2 PB7130 减少电芯串联数量短接脚位示意图

PB7130 从 CELL13 (C13 到 C12 短路, S13 悬空) 开始依次连续按需短接, 最多短接到 CELL6 (C6 到 C5 短路, S6 悬空), 分别依次对应 13S~5S 应用。

通过配置相应寄存器关闭减少的相应电芯使能位:

地址	VOL_CTRL5 (0x2F)[15:0]	VADC_MSR (0x3F)[11:8]
寄存器名称	CELL_ALRT_EN	ALRT_EN20
访问权限	读/写	读/写
默认值	0xFFFF	0xF

\*注 VOL\_CTRL5 (0x2F)[15:0]的 16 位由高位到低位分别代表对应的 cell16~cell1, 比方说 VOL\_CTRL5 (0x2F)[2]设置为 1, 表示 CELL3 测量后有问题就报警。VADC\_MSR (0x3F)[11:8]的四位, 分别由高到低一一对应 CELL20-17。

### 8.3.2 连接线

通过 VOL\_CTRL5 (0x2F)[15:0]配置 16-1 串, 只测量不报警, 寄存器 ALRT\_EN20[3:0], 决定 CELL20-17 只进行测量, 不报警, 不保护。可以实现一些特殊场景的测量需求。

## 8.4 注意事项

PVDD 和最高通道测量线（如 C20）上电需要同步，PVDD 和最高通道测量线（如 C20）之间放置稳压管(如 4.7V)，以避免上电时序差异过大冲击损坏 AFE 芯片。(参考图 12.3.2 12.1)

必须要 AFE 的 PVDD 上电完成后才能接入负载以避免上电时的大电流对 AFE 芯片 PGND 引脚冲击。

低串应用时，需短路的电芯单元必须在 AFE 的 Cn 处进行，即短路 AFE 端口并联的电容以避免降低 AFE 芯片的测量精度。(参考图 12.1)

低功耗 AFE DRIVE 参与供电方案中，建议在输出位置 (DRV\_5V) 加上合适的稳压管或先经过线性调压器的输入端以避免损坏后端器件。(参考图 12.1)

电池包测量线束接入 BMS 时最好从 BAT0 开始依次从低压端接入以避免对 AFE 芯片端口的过度冲击。

## 8.5 PCB 布线指引

推荐将 AFE 的 DGND, AGND 单点在 AFE 的 PGND 连接后再单点连接到 BAT0 供电端，其余 BMS 器件供电 GND 另单点连接至 BAT0 供电端。

注意 BAT+从最高串测量线输入针脚处（如 BAT20）接入，以单独给 PVDD 供电，如果 MOS 驱动需要增加驱动缓冲器，那么 MOS 驱动缓冲器的 BAT+供电需要单独从最高串（如 BAT20）针脚接入处引出，以规避电源交叉干扰。

注意 SRP 和 SRN 引脚串联的电阻（如错误!未找到引用源。中的 R143 和 R142）接电流采样电阻端的走线最好单独连线到电流采样电阻两端焊盘处（开尔文接法），严格采用差分线走线。

单元电压测量线尽量平行等长走线（开尔文接法）

MOS 等走功率大电流的线路建议适当开窗喷锡处理以增强散热

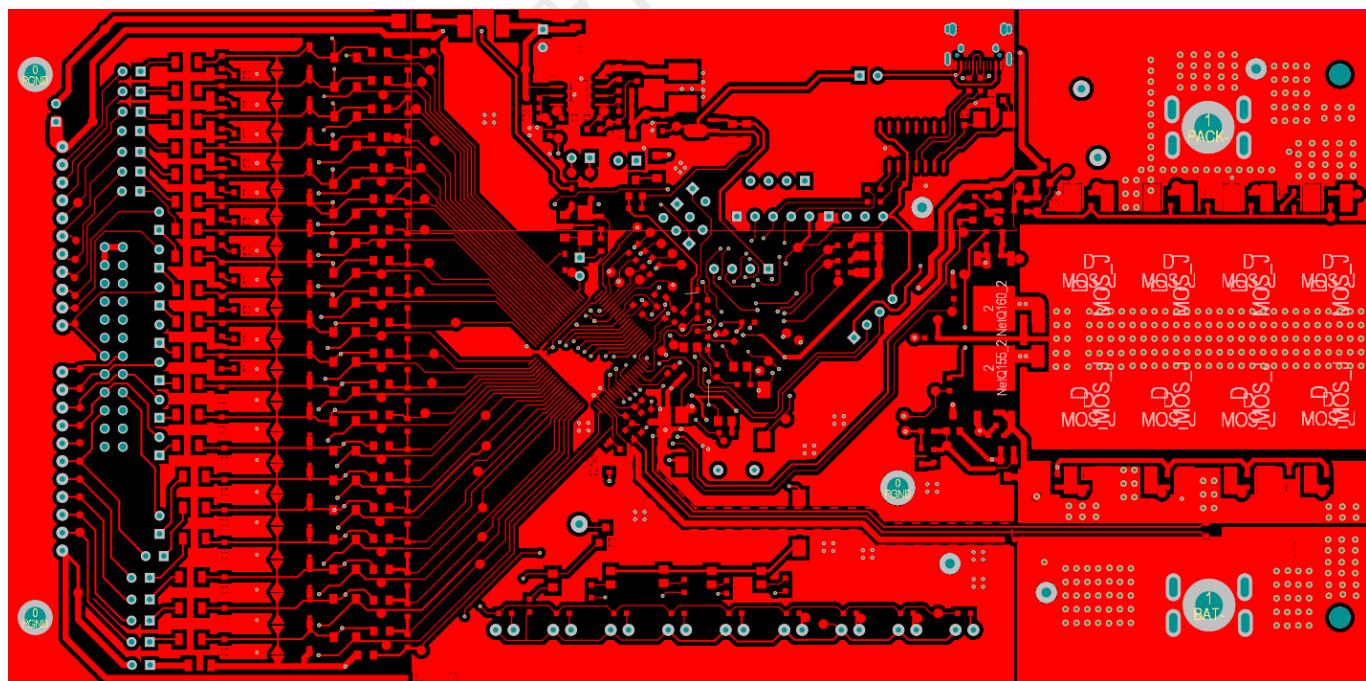


图 8.5-1 20 串应用板 (190mmX95mm) 顶层布线示例

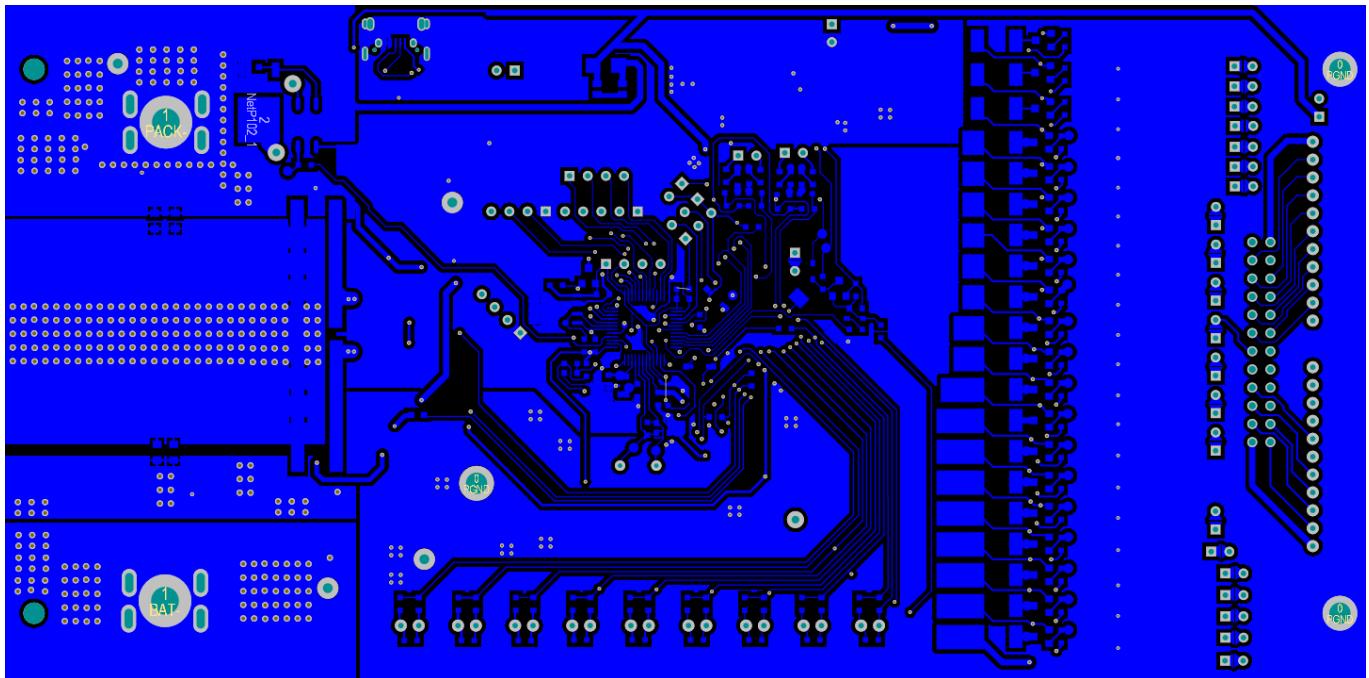


图 8.5-2 20 串应用板 (190mmX95mm) 底层布线示例

## 9 包装

TBD

### 9.1 器件和包装机械尺寸

TBD

### 9.2 器件焊盘设计推荐

参考标准的 LQFP64 封装。

## 10 订货信息

TBD