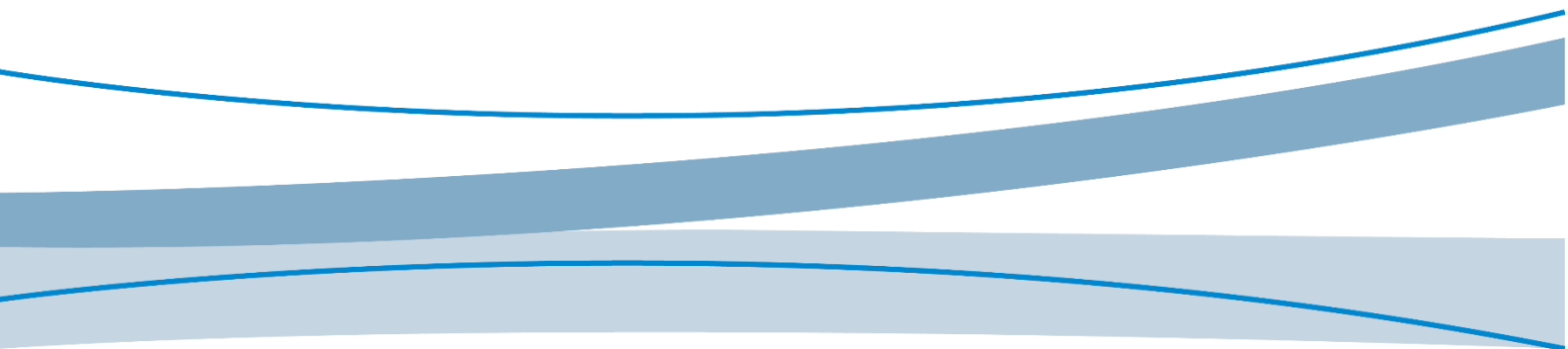




MC660 硬件指南

V1.4



免责声明


客户须参照文档中提供的信息来设计和开发其产品。因未能遵守有关操作、规范或规则而造成的损害，本公司不承担任何责任。由于产品版本升级或其他原因，本公司保留随时修改本文档中任何信息的权利，无需提前通知且不承担任何责任。除非另有约定，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

版权声明

版权所有 ©2023 深圳市广和通无线股份有限公司。本公司保留一切权利。

除非本公司特别授权，文档的接收方须对所接收的文档和信息保密，不得将其用于除本项目的实施与开展以外的任何其他目的。非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。对于任何违反保密义务、未经授权使用或以其他非法形式恶意使用所述文档和信息的违法侵权行为，本公司有权追究法律责任。

商标声明

 为深圳市广和通无线股份有限公司的注册商标，由所有人拥有。

本文档中出现的其他商标、产品名称、服务名称以及公司名称，由其各自的所有人拥有。

联系方式

网站：<https://www.fibocom.com>

地址：深圳市南山区西丽街道西丽社区打石一路深圳国际创新谷六栋 A 座 10-14 层

电话：0755-26733555

安全须知

在没有适当设备认证的情况下，不要在不建议使用无线电的区域操作无线通信产品。这些区域包括可能产生无线电干扰的环境，如易燃易爆环境、医疗设备、飞机或可能受到任何形式无线电干扰的任何其他设备。

任何车辆的驾驶员在控制车辆时不得操作无线通信产品，否则会降低驾驶员对车辆的控制，带来安全风险。

无线通信设备并不保障在任何情况下都能有效连接，例如在(U)SIM 卡无效或设备欠费时。在紧急情况下，请在开机状态下使用紧急呼叫功能，同时确保设备位于信号强度足够的区域。

目录

适用型号	3
修订记录	4
1 产品概述	5
1.1 产品介绍	5
1.2 产品规格	6
1.3 硬件框图	8
1.4 开发板说明	9
2 引脚定义	10
2.1 管脚属性	10
2.2 管脚分布	11
2.3 管脚详情	12
3 应用接口	19
3.1 电源接口	19
3.1.1 电气指标	19
3.1.2 电源输入	19
3.1.3 电源输出	21
3.2 控制接口	21
3.2.1 开机	21
3.2.2 关机	23
3.2.3 复位	24
3.2.4 下载	25
3.3 基带接口	26
3.3.1 USB2.0	26
3.3.2 UART	27
3.3.3 SPI	29
3.3.4 I ² C	29
3.3.5 SDIO	30
3.3.6 PCM/I2S	31
3.3.7 USIM	31
3.3.8 ADC	35
3.3.9 状态指示	35

3.3.10 LCD	36
3.3.11 Keypad.....	37
3.3.12 Camera	37
3.4 工作模式	37
3.4.1 飞行模式	37
3.4.2 休眠模式	38
4 射频特性	40
4.1 射频指标	40
4.2 射频天线	44
4.2.1 天线简介	44
4.2.2 阻抗设计原则.....	45
4.2.3 天线无源测试.....	48
5 可靠性.....	51
5.1 温湿度要求.....	51
5.2 可靠性指标.....	51
5.3 ESD 指标	52
6 热设计	54
6.1 概述	54
6.2 热基础	54
6.3 热设计	55
6.3.1 产品主板	55
6.3.2 产品结构	55
7 结构规格	57
7.1 物理外观	57
7.2 机械尺寸	58
8 包装生产	59
8.1 包装	59
8.2 存储	61
8.3 SMT	62
附录 A 名词解释	63
附录 B 引用标准	64
附录 C 参考文档.....	65

适用型号

序号	适用型号	说明
1	MC660-CN-32	CAT1、8MB NOR FLASH、16MB PSRAM、CN 频段、三天线、带 GNSS 和 BLE
2	MC660-CN-19	CAT1、4MB NOR FLASH、8MB PSRAM、CN 频段、单天线
3	MC660-CN-12	CAT1、4MB NOR FLASH、8MB PSRAM、CN 频段、双天线、带 BLE
4	MC660-CN-29	CAT1、8MB NOR FLASH、8MB PSRAM、CN 频段、单天线
5	MC660-CN-20	CAT1、8MB NOR FLASH、8MB PSRAM、CN 频段、双天线、带 BLE、带内置 CODEC
6	MC660-CN-26	CAT1、8MB NOR FLASH、8MB PSRAM、CN 频段、单天线、带内置 CODEC

修订记录

V1.4 (2023-08-09)	更新适用型号，更新功耗信息，更新灵敏度信息，更新机械尺寸图，更新产品包装描述，优化细节描述
V1.3 (2023-04-15)	增加复位电平，更新功耗信息，优化细节描述
V1.2 (2023-03-01)	增加更新适用型号，优化细节描述
V1.1 (2022-11-28)	更新适用型号，增加射频灵敏度信息
V1.0 (2022-10-25)	初始版本

1 产品概述

1.1 产品介绍

MC660 系列产品采用 ARM CORTEX-A5 内核的基带处理器，主频最高可达 500MHz，支持 LTE 网络制式，是一款高度集成的无线通信模块，可以广泛应用于 Tracker，资产追踪，POS，新能源等场景。

产品子型号说明如下：

表 1. 子型号信息

项目	MC660-CN-32	MC660-CN-19	MC660-CN-12	MC660-CN-29
LTE FDD	Band 1/3/5/8	Band 1/3/5/8	Band 1/3/5/8	Band 1/3/5/8*
LTE TDD	Band 34/38/39/40/41 (ALL)	Band 34/38/39/40/41 (ALL)	Band 34/38/39/40/41 (ALL)	Band 34/38/39/40/41 (ALL)
ANT	Main/Wifi Scan +GNSS+BLE	Main/Wifi Scan	Main/Wifi Scan+BLE	Main/Wifi Scan
GNSS	支持	不支持	不支持	不支持
BLE	支持	不支持	支持	不支持
内置 CODEC	不支持	不支持	不支持	不支持
Memory	8MB Flash+16MB RAM	4MB Flash+8MB RAM	4MB Flash+8MB RAM	8MB Flash+8MB RAM

项目	MC660-CN-20	MC660-CN-26
LTE FDD	Band 1/3/5/8	Band 1/3/5/8
LTE TDD	Band 34/38/39/40/41 (ALL)	Band 34/38/39/40/41 (ALL)
ANT	Main/Wifi Scan+BLE	Main/Wifi Scan

GNSS	不支持	不支持
BLE	支持	不支持
内置 CODEC	支持	支持
Memory	8MB Flash+8MB RAM	8MB Flash+8MB RAM



特定子型号：MC660-CN-12-81 内存信息为 8MB Flash+8MB RAM

特定子型号：MC660-CN-29-85 仅支持 LTE TDD 频段

特定子型号：MC660-CN-12-12 支持 BLE, GNSS, 内置 CODEC

USIM 接口硬件支持两组,但模块是否支持双卡主要由软件区分,单卡型号默认只支持 PIN13 14 15 16 17, 该组 USIM 接口功能

1.2 产品规格

产品硬件提供如下特性：

表 2. 基带特性

类别	描述
存储空间	MC660-CN-32：8MB NOR FLASH、16MB PSRAM
	MC660-CN-19：4MB NOR FLASH、8MB PSRAM
	MC660-CN-12：4MB NOR FLASH、8MB PSRAM
	MC660-CN-29：8MB NOR FLASH、8MB PSRAM
	MC660-CN-20：8MB NOR FLASH、8MB PSRAM
	MC660-CN-26：8MB NOR FLASH、8MB PSRAM

功能接口	USB×1：USB2.0，可用于 AT 通讯、抓 log 和升级软件版本
	I2C×2：标准版本子型号且无内置 CODEC 的模块支持两组，支持标准模式 100Kbps、快速模式 400Kbps 和高速模式 1Mbps（预留内部 Codec 型号仅支持一组，Open 版本且无内置 CODEC 的子型号支持 3 组，内置 CODEC 子型号 PIN141 PIN142 不可用）
	SPI×1：仅 Open 型号支持
	ADC×3：支持 12 位 ADC，电压范围 0V~VBAT
	UART：标准版本支持 3 组，仅 Open 版本支持 4 组
外设接口	LCD×1：SPI 接口，仅 Open 版本支持
	Camera×1：SPI 接口，仅 Open 版本支持
	SDIO×1：仅 Open 版本支持
	SIM×2：支持 1.8V 和 3V 卡，默认双卡单待，仅 Open 型号支持两组
	PCM/I2S×1:可通过 PCM 接口外接 Codec 芯片。预留内部 Codec 型号不支持提供外部 PCM 接口*。如有需要，该组接口可复用为 I2S 接口
	Keypads: 提供矩阵键盘接口，可组合按键使用

表 3. 射频特性

类别	描述
天线接口	Main 天线×1
	BLE 天线×1
	GNSS 天线×1

请注意，若使用内置 CODEC 型号的 MC660 系列产品，I2C 只能保留一组供外部使用，原本外供的 PCM 接口也将无法使用。



PCM 和 I2S 接口共硬件通道，使用时仅能进行二选一。

BLE 和 GNSS 天线仅在支持的此项功能型号上提供。

特定子型号：MC660-CN-12-81 内存信息为 8MB Flash+8MB RAM。

1.3 硬件框图

MC660 系列产品的硬件由以下几方面构成：

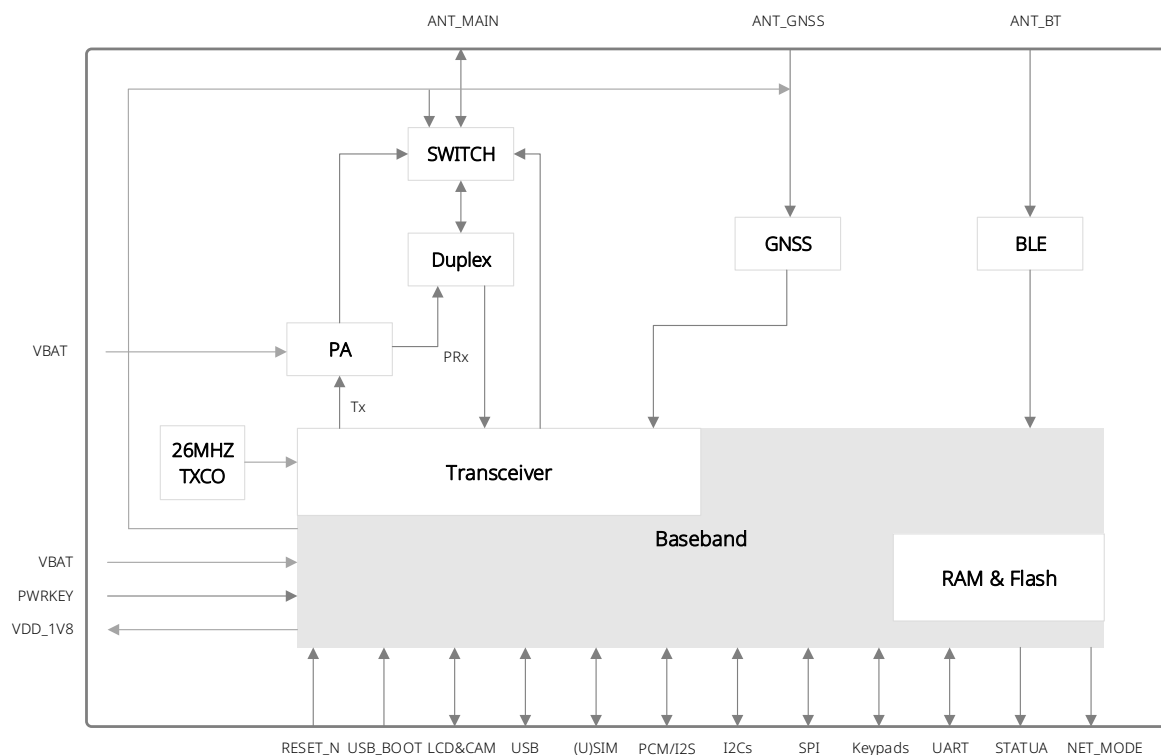


图 1. 硬件框图



请注意，该硬件框图为示意图，不同子型号所对应的框架结构可能有所不同，如有相关疑问可咨询广和通技术支持人员

模块的主要硬件功能包含了基带和射频功能。

基带部分：

- SOC
- Application interface

射频部分：

- GNSS
- BLE
- RF PA
- RF Switch

1.4 开发板说明

为了帮助客户开发 MC660 系列模块，广和通提供了 MC660 系列开发板用来控制或测试模块，更多细节请参考《Fibocom_MC660 ADP-开发板使用指南》。

2 引脚定义

2.1 管脚属性

以下属性被用于描述管脚。

表 4. 管脚属性

属性	含义
编号	管脚的编号
名称	管脚的名称
I/O	表明管脚信号的方向。
	• PI：电源输入
	• PO：电源输出
	• DI：数字输入
	• DO：数字输出
	• DIO：数字输入输出
	• AI：模拟输入
	• AO：模拟输出
	• AIO：模拟输入输出
	• OD：漏极开路
	• G：接地
	• PU：高电平
	• PD：低电平
电压	表明端口所处的电源域。
描述	管脚的详细含义，以及不使用时的处理。

2.2 管脚分布

MC660 产品采用了 LCC+LGA 封装，共 144 个管脚，包括 80 个 LCC 管脚、64 个 LGA 管脚。管脚的分布如下所示：

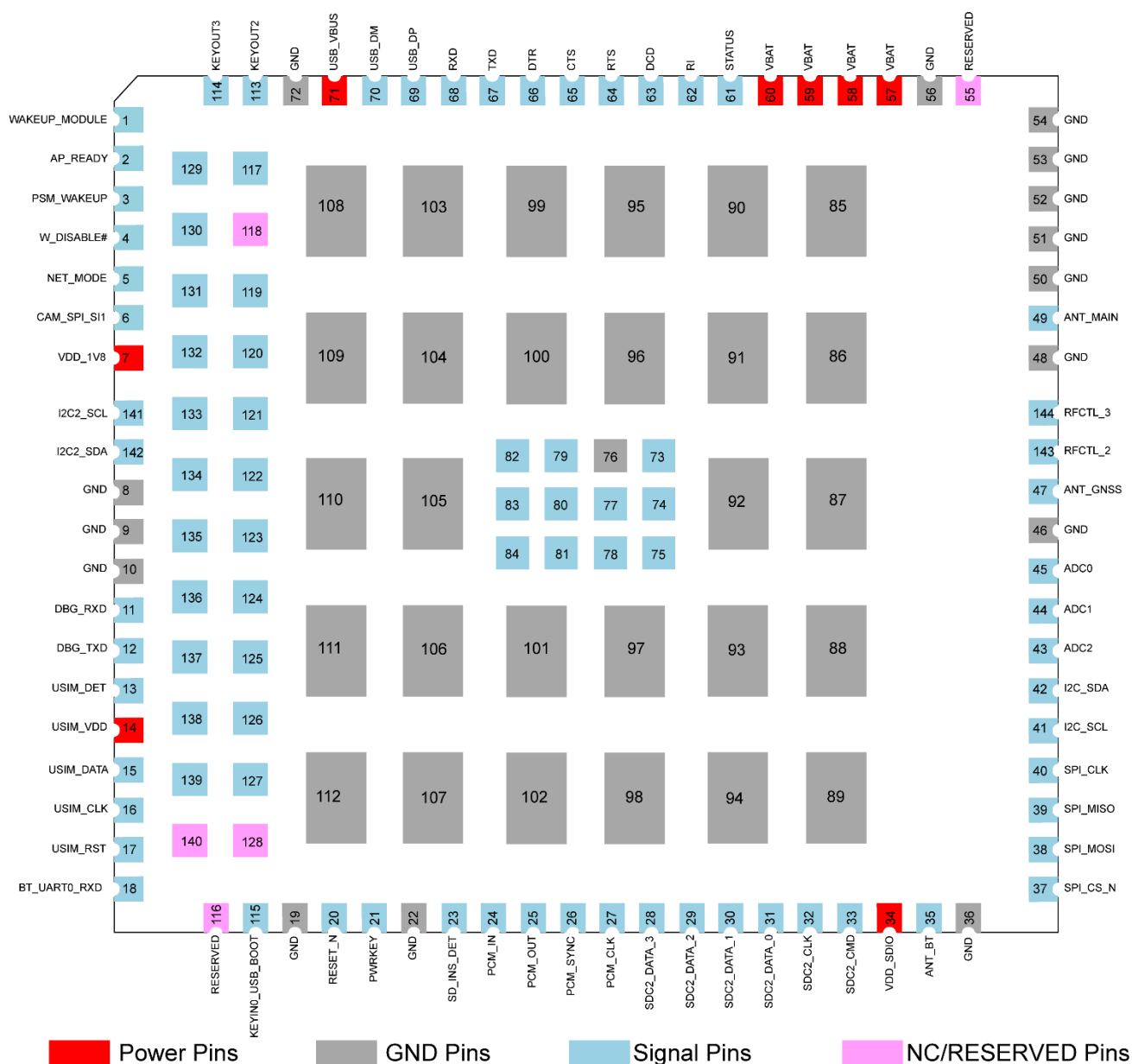


图 2. 引脚分布（顶部透视图，模组 PIN1 位于该图左上角）



所有 GND 引脚需要连接到地网络上。

2.3 管脚详情



1. “*” 表示正在开发中。
2. Reset Value 是指当模块 Reset 管脚被拉低时，对应管脚（GPIO 复用表 Function0 功能）的状态。PU 表示高电平。PD 表示低电平。复位之后 GPIO 的状态变化情况请参考该型号对应的 GPIO 复用表。
3. OPEN 版本部分管脚可复用为其他功能，具体见《Fibocom_MC660-CN-32 GPIO 功能复用_V1.1》。

表 5. 电源接口

引脚号	引脚名	I/O	电源域	Reset Value	引脚描述
7	VDD_1V8	PO	1.8V	--	模块数字电平 1.8V 输出，100mA
14	USIM_VDD	PO	1.8V/3V	--	(U)SIM 电源
34	VDD_SDIO	PO	1.8V/3.1V	--	VDD_SDIO
57	VBAT	PI	3.4V~4.5V	--	模块电源输入，推荐 3.8V 供电，供电能力要求 2A
58	VBAT	PI		--	
59	VBAT	PI		--	
60	VBAT	PI		--	
118	VDD_SIM2	PO	1.8V/3V	--	预留(U)SIM 2 电源
8~10、19、 22、36、46、 48、50~54、 56、72、76、 85~112	GND	G	--	--	地

表 6. 控制接口

引脚号	引脚名	I/O	电源域	Reset Value	引脚描述
1	WAKEUP_MODULE	DI	1.8V	PD	外部设备唤醒模块 不用则悬空

引脚号	引脚名	I/O	电源域	Reset Value	引脚描述
2	AP_READY*	DI	1.8V	PD	应用处理器睡眠状态检测 不用则悬空
3	PSM_WAKEUP*	DI	1.8V	PD	PSM 唤醒（预留）
4	W_DISABLE#	DI	1.8V	PD	模块飞行模式控制，默认上拉，低电平可使模块进入飞行模式 不用则悬空
5	NET_MODE	DO	1.8V	PD	网络状态指示（默认） 不用则悬空
13	USIM_DET	DI	1.8V	PD	USIM 卡热插拔检测（默认关闭），不使用请串 10k 电阻到地，软件关闭检测功能
20	RESET_N	DI	VBAT	--	模块复位信号，低电平有效，内部已上拉，不需要外部上拉
21	PWRKEY	DI	VBAT	--	模块开机/关机，低电平有效，内部已上拉，不需要外部上拉
23	SD_INS_DET*	DI	1.8V	PD	SD 插入检测 不用则悬空
61	STATUS	DO	1.8V	PD	模块状态指示 不用则悬空
115	KEYIN0_USB_BOOT	DI	1.8V	PU	预留强制下载功能，低电平有效（高低电平均可进入下载，强烈建议按照低电平有效进行设计）

表 7. 基带接口

引脚号	引脚名	I/O	电源域	Reset Value	引脚描述
6	CAM_SPI_SI1	DO	1.8V	--	预留管脚，无法复用 GPIO 功能
11	DBG_RXD	DI	1.8V	PU	DEBUG 串口接收，管脚不防倒灌，模块下电时外部不能有上拉

引脚号	引脚名	I/O	电源域	Reset Value	引脚描述
12	DBG_TXD	DO	1.8V	PU	DEBUG 串口接发送，管脚不防倒灌，模块下电时外部不能有上拉
15	USIM_DATA	DIO	1.8V/3V	--	(U)SIM 数据信号线（模块内部已上拉，外部可预留上拉保持 NC）
16	USIM_CLK	DO	1.8V/3V	--	(U)SIM 时钟信号线
17	USIM_RST	DO	1.8V/3V	--	(U)SIM 复位信号线
18	BT_UART0_RXD	-	-	--	预留
24	PCM_IN	DI	1.8V	PD	PCM 数据输入（内置 CODEC 型号，该组接口不可用），可复用为 I2S 功能接口
25	PCM_OUT	DO	1.8V	PD	PCM 数据输出（内置 CODEC 型号，该组接口不可用），可复用为 I2S 功能接口
26	PCM_SYNC	DIO	1.8V	PD	PCM 同步信号（内置 CODEC 型号，该组接口不可用），可复用为 I2S 功能接口
27	PCM_CLK	DIO	1.8V	PD	PCM 时钟信号（内置 CODEC 型号，该组接口不可用），可复用为 I2S 功能接口
28	SD2_DATA3	DIO	1.8V/3.1V	PU	SD2_DATA3 不用则悬空
29	SD2_DATA2	DIO	1.8V/3.1V	PU	SD2_DATA2 不用则悬空
30	SD2_DATA1	DIO	1.8V/3.1V	PU	SD2_DATA1 不用则悬空
31	SD2_DATA0	DIO	1.8V/3.1V	PU	SD2_DATA0 不用则悬空
32	SD2_CLK	DO	1.8V/3.1V	PD	SD2_CLK 不用则悬空
33	SD2_CMD	DIO	1.8V/3.1V	PU	SD2_CMD 不用则悬空
37	SPI_CS_N	DO	1.8V	PD	SPI 片选信号
38	SPI_MOSI	DO	1.8V	PD	SPI 主设备数据输出，从设备数据输入

引脚号	引脚名	I/O	电源域	Reset Value	引脚描述
39	SPI_MISO	DI	1.8V	PD	SPI 主设备数据输入，从设备数据输出
40	SPI_CLK	DO	1.8V	PD	SPI 时钟信号
41	I2C_SCL	DIO	1.8V	PU	I ² C 时钟信号（模块内部已上拉，外部可预留上拉并保持 NC）
42	I2C_SDA	DIO	1.8V	PU	I ² C 数据信号（模块内部已上拉，外部可预留上拉并保持 NC）
43	ADC2	AI	VBAT	--	模数转换 2（建议串联 1K 电阻防静电）
44	ADC1	AI	VBAT	--	模数转换 1（建议串联 1K 电阻防静电）
45	ADC0	AI	VBAT	--	模数转换 0（建议串联 1K 电阻防静电）
62	RI*	DO	1.8V	PD	振铃提示
63	DCD*	DO	1.8V	PD	载波检测
64	RTS	DO	1.8V	PU	主串口发送请求
65	CTS	DI	1.8V	PU	主串口清除发送
66	DTR*	DI	1.8V	PD	准备就绪
67	TXD	DO	1.8V	PU	主串口发送数据
68	RXD	DI	1.8V	PU	主串口接收数据
69	USB_DP	DIO	--	--	USB 差分数据信号+ 保证 90Ω差分阻抗
70	USB_DM	DIO	--	--	USB 差分数据信号- 保证 90Ω差分阻抗
71	USB_VBUS	DI	3.4~5.25V	--	USB 插入检测，推荐 5V 供电
73	SPK_P	AO	--	--	耳机差分信号+，若外接喇叭，需外加 PA
74	SPK_N	AO	--	--	耳机差分信号-，若外接喇叭，需外加 PA

引脚号	引脚名	I/O	电源域	Reset Value	引脚描述
75	MIC_P	AI	--	--	麦克差分信号+
77	MIC_N	AI	--	--	麦克差分信号-
78	KEYIN1	DI	1.8V	PU	矩阵键盘输入 1，开机前不能拉低，会使模块进入下载模式。
79	KEYIN2	DI	1.8V	PU	矩阵键盘输入 2，开机前不能拉低，会使模块进入下载模式。
80	KEYIN3	DI	1.8V	PD	矩阵键盘输入 3
81	KEYOUT4	DO	1.8V	PD	矩阵键盘输出 4
82	KEYOUT5	DO	1.8V	PD	矩阵键盘输出 5
83	KEYOUT0	DO	1.8V	PD	矩阵键盘输出 0
84	KEYOUT1	DO	1.8V	PD	矩阵键盘输出 1
113	KEYOUT2	DO	1.8V	PD	矩阵键盘输出 2
114	KEYOUT3	DO	1.8V	PD	矩阵键盘输出 3
117	26M_OUT	DO	--	--	26M 时钟输出
119	LCD_FMARK	DO	1.8V	PD	LCD_FMARK
120	LCD_RSTB	DO	1.8V	PD	LCD_RSTB
121	LCD_SEL	DO	1.8V	PD	LCD_SEL
122	LCD_CS	DO	1.8V	PD	LCD_CS
123	LCD_CLK	DO	1.8V	PD	LCD_CLK
124	LCD_SDC	DO	1.8V	PD	LCD_SDC
125	LCD_SIO	DIO	1.8V	PD	LCD_SIO
126	GPIO1	DIO	1.8V	PU	通用 IO 口 1
127	PM_EN_WLAN	DO	1.8V	PU	WLAN 电源使能
					SD1_DATA3
129	SD1_DATA3	DIO	1.8V	PD	默认为 GPIO，若需使用请单独提需求评估

引脚号	引脚名	I/O	电源域	Reset Value	引脚描述
130	SD1_DATA2	DIO	1.8V	PD	SD1_DATA2 默认为 GPIO，若需使用请单独提需求评估
131	SD1_DATA1	DIO	1.8V	PD	SD1_DATA1 默认为 GPIO，若需使用请单独提需求评估
132	SD1_DATA0	DIO	1.8V	PD	SD1_DATA0 默认为 GPIO，若需使用请单独提需求评估
133	SD1_CLK	DO	1.8V	PU	SD1_CLK 默认为 GPIO，若需使用请单独提需求评估
134	SD1_CMD	DIO	1.8V	PU	SD1_CMD 默认为 GPIO，若需使用请单独提需求评估
135	WAKE_WLAN	DO	1.8V	PD	WLAN 唤醒
136	WLAN_EN	DO	1.8V	PD	WLAN 使能
137	COEX_UART_RXD	DI	1.8V	PD	COEX 串口接收
138	COEX_UART_TXD	DO	1.8V	PD	COEX 串口发送
139	BT_EN	DO	1.8V	PU	BT 使能
141	I2C2_SCL	DIO	1.8V	PU	I ² C2 时钟信号（模块内部已上拉，外部可预留上拉并保持 NC，内置 CODEC 型号,该组接口不可用）
142	I2C2_SDA	DIO	1.8V	PU	I ² C2 数据信号（模块内部已上拉，外部可预留上拉并保持 NC，内置 CODEC 型号,该组接口不可用）
143	RFCTL_2	DIO	1.8V	--	射频调谐口 2

引脚号	引脚名	I/O	电源域	Reset Value	引脚描述
144	RFCTL_3	DIO	1.8V	--	射频调谐口 3

表 8. 射频接口

引脚号	引脚名	I/O	电源域	引脚描述
35	ANT_BT	AIO	--	蓝牙天线
47	ANT_GNSS	AI	--	GNSS 天线
49	ANT_MAIN	AIO	--	LTE 天线

表 9. 预留接口

引脚号	引脚名	I/O	电源域	引脚描述
55、116 和 140	RESERVED	--	--	预留
128	NC	--	--	--

3 应用接口

3.1 电源接口

3.1.1 电气指标

表 10. 电气指标

指标		最小值	典型值	最大值	单位
供电电压	VBAT 供电	3.4	3.8	4.5	V
	USB_VBUS 供电	3.5	5	5.2	V
逻辑电平	数字输入高电平	1.2	--	--	V
	数字输入低电平	-0.3	--	0.50	V
	数字输出高电平	1.6	--	--	V
	数字输出低电平	--	--	0.3	V

表 11. 极限电压指标

指标		最小值	最大值	单位
供电电压	VBAT 供电	-0.3	4.6	V
	USB_VBUS 供电	-0.3	5.2	V
数字电平	数字电平输入电压	-0.3	2.0	V

3.1.2 电源输入

背景信息

模块电源的性能，如负载能力、纹波的大小等都会直接影响模块正常工作时的性能和稳定性。若供电能力不足，电源电压瞬间跌落，模块可能会出现掉电关机或重启等异常现象。

电源供电限制如下所示。

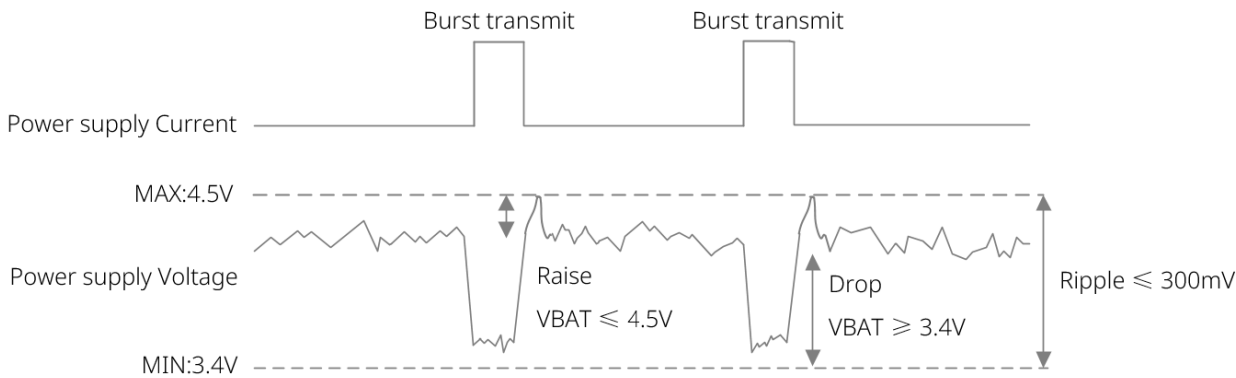


图 3. 电源供电限制

电源的纹波要低于 300mV，线路 ESR（等效串联电阻） $<150m\Omega$ 。当模块工作时需要确保直流供电电源电压在 3.4V-4.5V 之间，包括电压跌落，纹波和尖峰。

原理图设计

假设 VBAT 为模块的电源管脚。

参考设计如图所示：

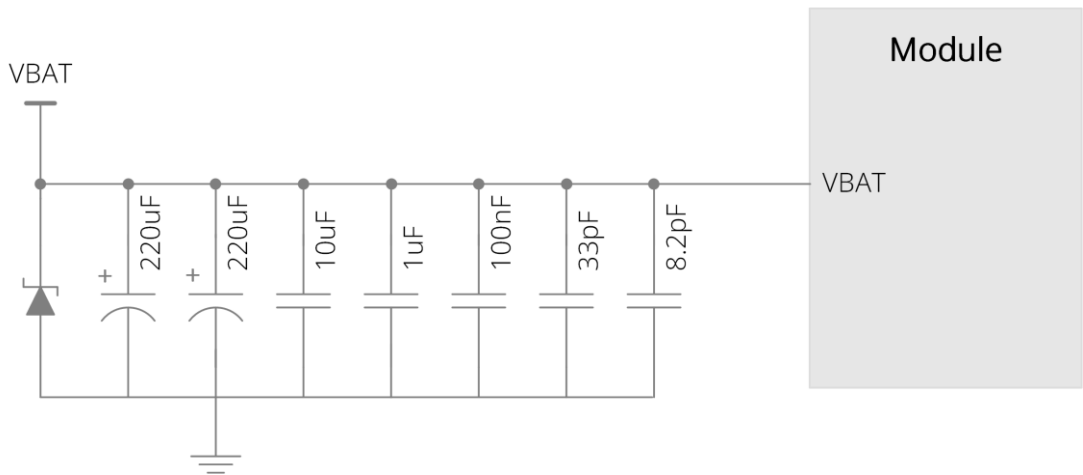


图 4. 电源参考设计

设计说明：

表 12. 设计说明

设计考虑	方式	推荐参数
------	----	------

减少模块工作时的电源波动	稳压电容	采用低 ESR 电容，220uF x 2； LDO 或者 DC 供电要求不小于 440uF 电容； 电池供电可适当降低至 100~220uF 电容。
滤除时钟以及数字信号产生的干扰	滤波电容	10uF、1uF 和 100nF
消除高低中频射频干扰	去耦电容	33pF 和 8.2pF



VBAT 供电建议预留 TVS 管的位置，推荐型号：EGA10402V05AH。

PCB 设计

为减小 VBAT 走线的等效阻抗，要求外部供电到 VBAT 的走线尽量短且足够宽（建议 VBAT 应该按照至少 2mm/2A 的走线宽度，以确保提供足够的供电能力），小容值电容靠近模块摆放，电源部分的地平面尽量完整。

3.1.3 电源输出

模块电源接口如下表所示。

表 13. 模块电源接口

引脚号	引脚名	I/O	引脚描述	DC 参数		
				最小值(V)	典型值(V)	最大值(V)
7	VDD_1V8	PO	数字 1.8V 电平，80mA	1.62	1.8	1.98
14	USIM_VDD	PO	SIM 卡 1 电源，50mA	1.71/2.85	1.8/3	1.89/3.15
34	VDD_SDIO	PO	SD 卡 IO 电源	1.5	1.8/3.1	3.5
118	VDD_SIM2	PO	SIM 卡 2 电源	1.71/2.85	1.8/3	1.89/3.15

3.2 控制接口

3.2.1 开机

原理图设计

模块开机时序如下所示：

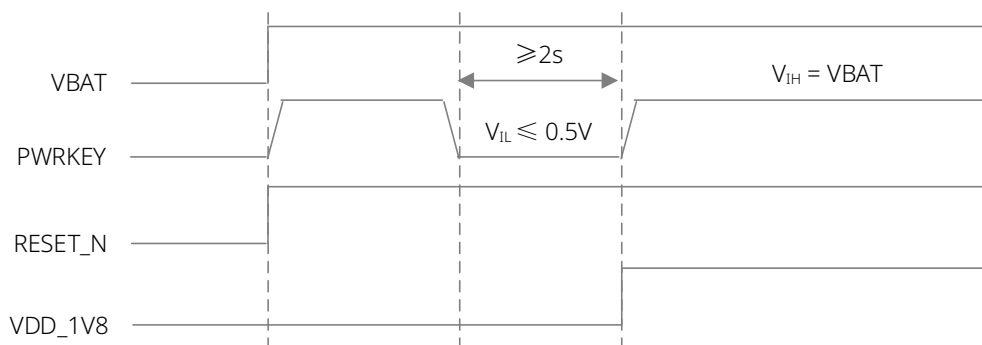


图 5. 开机时序

在拉低 PWRKEY 管脚之前，需保证供电电压 VBAT 稳定。建议从 VBAT 上电到拉低 PWRKEY 管脚之间的时间间隔不少于 30ms，拉低 PWRKEY 管脚的时间持续至少 2s。

模块开机可以使用以下三种方式：

1. 一种方式是使用 OC/OD 驱动电路来控制 PWRKEY 管脚。参考电路如下所示：

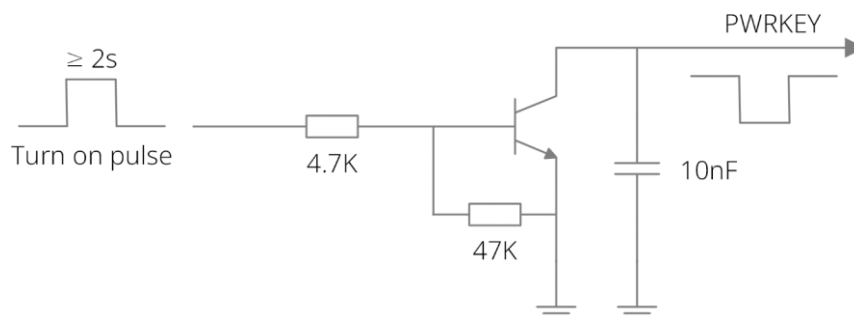


图 6. OC/OD 驱动参考电路

2. 另一种方式是直接通过一个按钮开关，按钮附近需放置一个 TVS（推荐：ESD9X5VL-2/TR）用于 ESD 保护。参考电路如下所示：

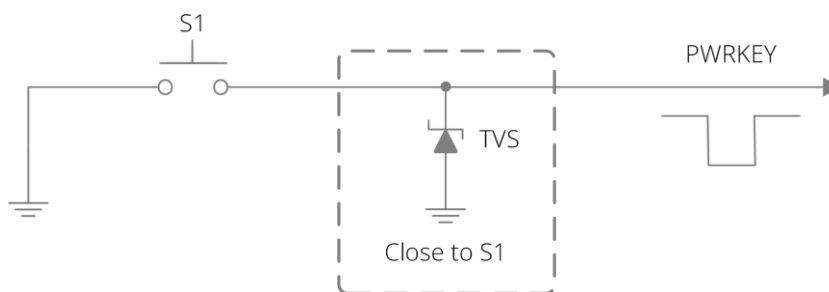


图 7. 按钮控制参考电路

3. 模块上电自动开机，可将 PWRKEY 管脚直接接地或者通过下拉电阻到地。下拉电阻推荐 1k，此种方式休眠电流会增大 0.2mA 左右，且模块关机只能直接断电方式。



AT 命令关机不适用于自动开机。

3.2.2 关机

背景信息

关机方式分成以下几种：

- 硬件关机：拉低 PWRKEY 管脚至少 3.1 秒实现关机；
- 软件关机：通过 AT+CPWROFF 关机，仅适用非主控模块。



当模块正常工作时，不要立即切断模块电源，以避免损坏模块内部的 Flash，造成数据丢失。强烈建议先通过正常的方式关机后，再断开电源。

软件关机时，在关机命令执行后不要拉低 PWRKEY 管脚，否则模块完成关机后，会自动再次开机。软关机不适用于自动开机。

硬件关机时序如下：

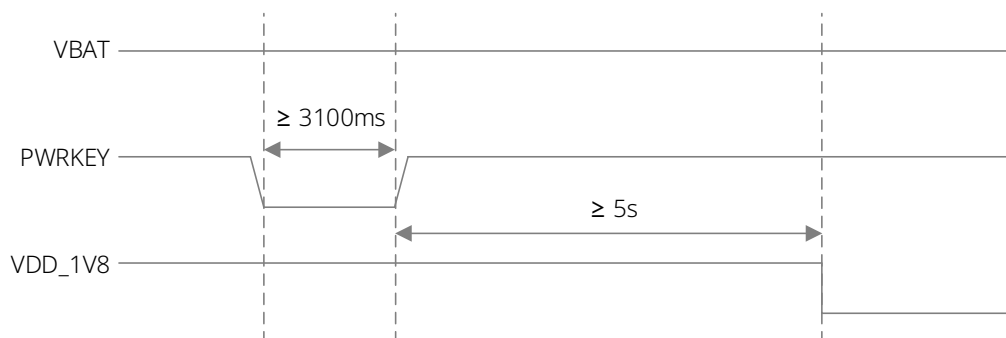


图 8. 硬件关机时序

推荐释放 PWRKEY 信号后至少间隔 5 秒进行下一次开机触发，这段间隔时间预留给模块执行关机及与模块接口相连电路的电源释放。

3.2.3 复位

背景信息

当模块需要恢复初始状态时，可以通过复位实现。

模块复位分为硬件复位和软件复位两种方式：

- 硬件复位。

硬件复位控制时序如下：

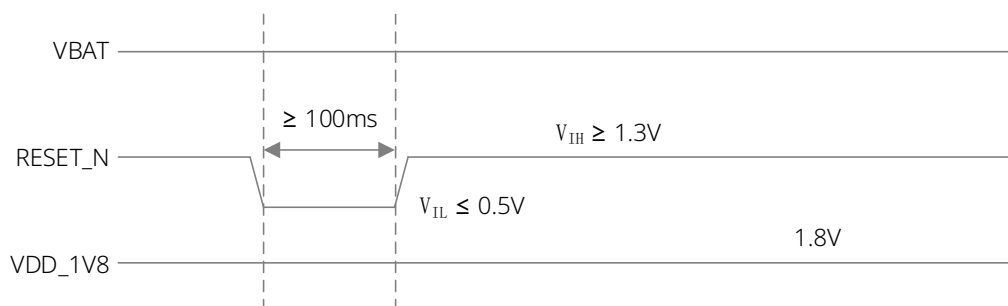


图 9. 硬件复位控制时序

将 RESET_N 置为低电平，并保持至少 100ms，然后释放。与开关机控制电路类似，复位参考电路如下所示，可使用 OC/OD 驱动电路或按钮控制 RESET_N 管脚。

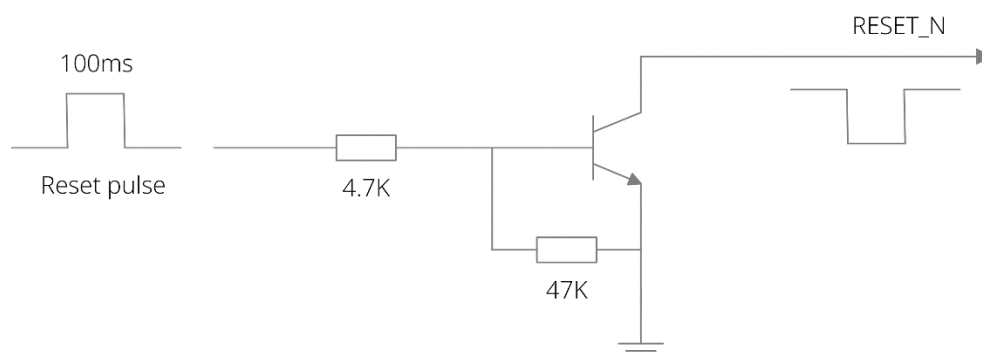


图 10. OC/OD 驱动复位参考电路

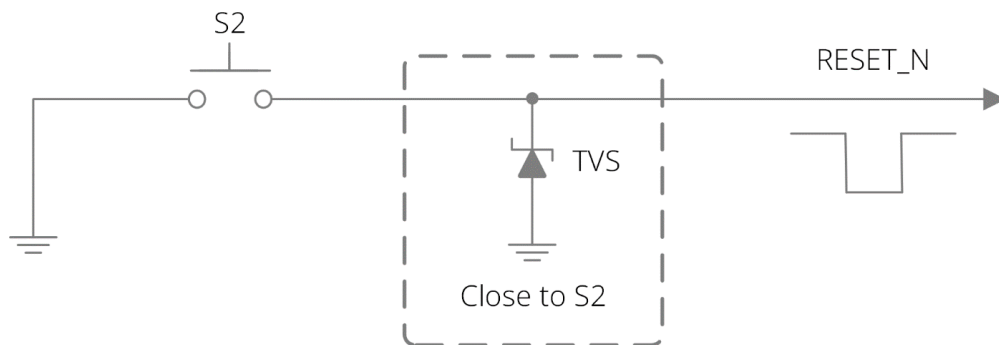


图 11. 按钮控制位参考电路

- 软件复位

可以使用 AT 命令：AT+CFUN=15 进行软件复位。

PCB 设计

RESET_N 为敏感信号，PCB 布局时应远离射频干扰。

PCB 走线需要包地保护，不得靠近 PCB 边缘走线，以避免模块因 ESD 问题而复位。

3.2.4 下载

MC660 支持下载功能，强制进入下载模式需要在开机前将 USB_BOOT 引脚下拉到地（上拉和下拉均可进入下载模式，强烈建议使用下拉进入下载模式），在开机时模块会自动进入下载模式。在该模式下，模块可通过 USB 接口进行软件升级。参考电路如下图：

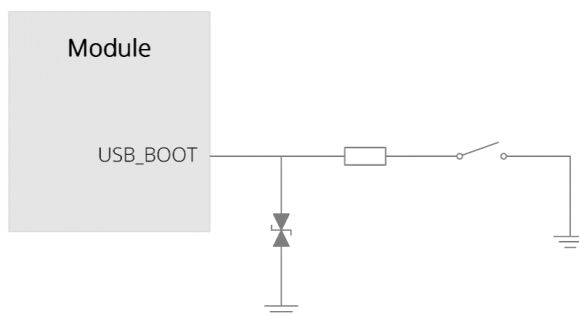


图 12. 强制下载参考电路



建议靠近模块加 1k 电阻和 TVS 管。

3.3 基带接口

针对 MC660 系列 Open 型号的 GPIO 复用功能，请参考《Fibocom_MC660-CN-32 GPIO 功能复用_V1.1》设计使用。Open 版本专有接口包括：SDIO、Camera、SPI、I2S、SIM、串口、键盘和 GPIO 等。

3.3.1 USB2.0

背景信息

USB 是 Universal Serial Bus（通用串行总线）的缩写，是一个外部总线标准，用于规范电脑与外部设备的连接和通讯。是应用在 PC 领域的接口技术。USB 一般用于调试使用，或用于软件升级。

原理图设计

建议在模块与 MCU/连接器之间串联两个 0R 电阻，并预留共模电感位置，做共焊盘设计，出现 EMI 干扰便于调试。为了满足 USB 数据线信号完整性要求，共模电感和 0R 电阻应靠近模块放置，并增加 TVS 管预防静电损坏模块，接口电路设计如下：

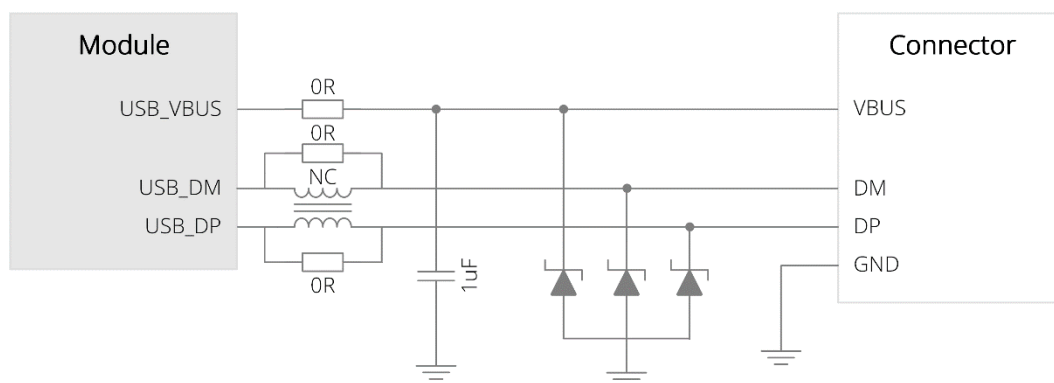


图 13. 接口电路设计

PCB 设计

USB_DP 和 USB_DM 为高速差分信号线，要求等长、平行，避免直角走线。走线长度线差控制在 $\leq 2\text{mm}$ ，差分阻抗控制在 $90\Omega \pm 15\%$ 。

不要在晶振、振荡器、磁性装置和射频信号下面走 USB 线，建议走内层差分线且上下左右包地。

USB 的 ESD 防护器件尽量靠近 USB 接口放置。ESD 防护选型需要特别注意，其寄生电容不得超过 1pF，推荐使用 0.5pF 容值 TVS。

USB2.0 差分信号线布在离地层最近的信号层。

若不使用 USB 功能，建议预留测试点，方便抓取 log



需保证 VBUS 信号连接到 5V 供电，若此信号悬空，USB 口无法正常枚举。

3.3.2 UART

背景信息

UART 是通用异步收发传输器 (Universal Asynchronous Receiver/Transmitter)。它把并行输入信号转化成串行输出信号。UART 一般用来与 PC 进行通信，包括与监控调试器和其它器件，如 EEPROM 通信。对于通信速率较高的模块，在与 PC 或其他设备进行数传或 AT 通讯时首选 USB3.0 数据接口，外设 UART 仅作为外设驱动接口。

原理图设计

模块标准版本支持 3 组，仅 Open 版本支持 4 组。

主串口：PIN 67 PIN68

DEBUG 串口：PIN11 PIN12

COEX 串口：PIN137 PIN138*

预留调试串口：PIN126 PIN127*



“*” 表示正在开发中。

主串口波特率最高支持 1000000bps，最低支持 4800bps，默认波特率为 115200bps，主串口用于数据传输或 AT 命令传送。

调试串口供调试使用，建议预留测试点，支持波特率为 115200bps。用于日志输出，抓取 CP LOG，管脚不防倒灌，使用请注意模块管脚下电（关机或 PSM）后，外部不能有高电平或上拉等。

模块的串口电平为 1.8V，若客户主机系统电平为 3.3V 或者其他，需在模块和主机的串口连接中增加电平转换器，下图为串口电平转换电路参考电路设计。

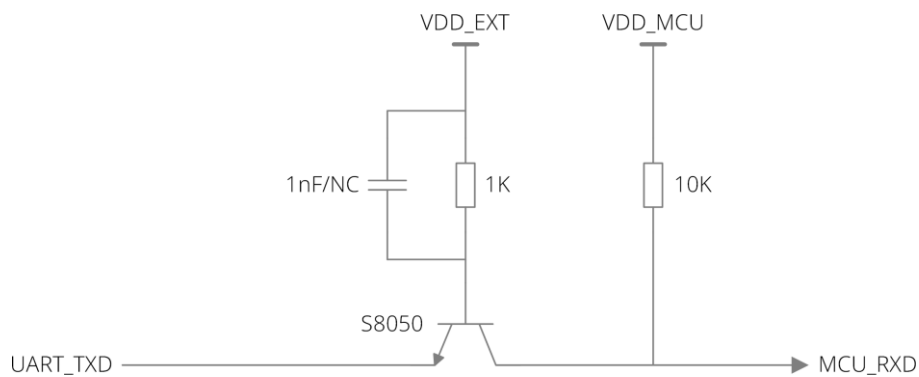


图 14. UART_TXD 电平转换参考电路

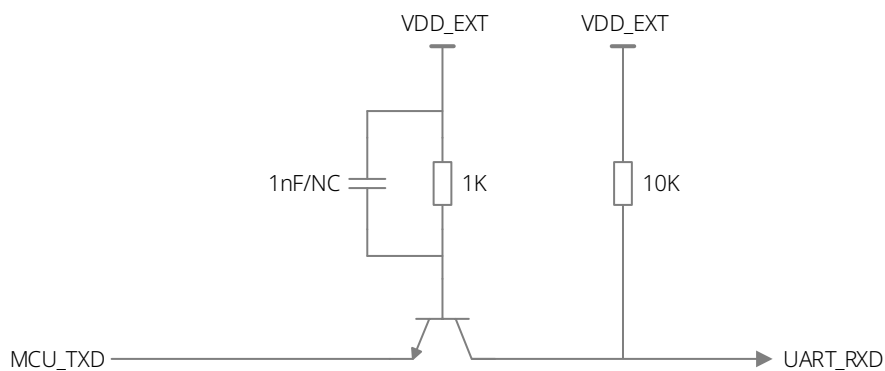


图 15. UART_RXD 电平转换参考电路

UART_CTS 和 UART_RTS 电平转换电路同 UART_RXD 和 UART_TXD。



此电平转换电路不适用于波特率超过 460Kbps 的应用。

请注意 TXD/RXD，CTS/RTS 交叉连接

下图为使用电平转换芯片的参考电路设计：

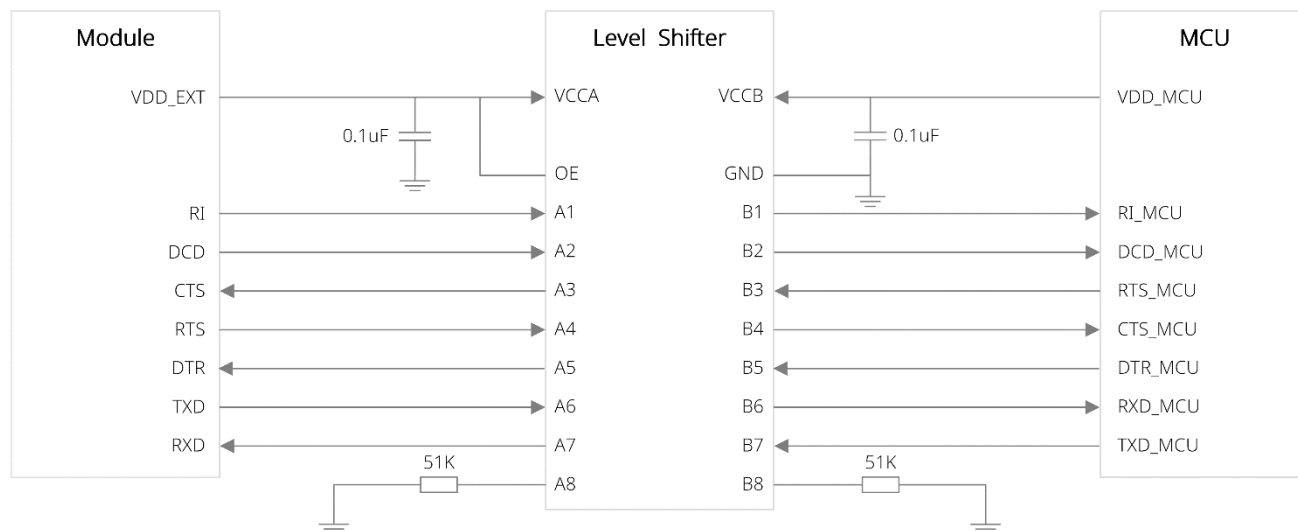


图 16. 电平转换芯片参考电路

3.3.3 SPI

模块提供一组通用 SPI 接口，可与支持 SSP 标准的设备进行通信。仅 Open 版本支持。模块实现 APB 并行数据与 SSP 串行数据之间的转换，提供 Master 和 Slave 两种工作模式，支持 Motorola 的 SPI，TI 的 TISSP，Silicon Labs 的 ISI-SPI 三种数据格式。特性如下：

- 符合 AMBA 规范的 APB 从器件
- ISI-SPI 只支持 Master
- 支持中断方式
- 主模式最高支持 52MHz，从模式最高支持 26MHz

3.3.4 I²C

标准版本模块提供两组 I²C 接口，预留内部 Codec 型号仅支持一组（PIN141 PIN142 不可用）。Open 版本且无内置 Codec 的子型号模块可复用提供三组，详情请查看《Fibocom_MC660-CN-32 GPIO 功能复用_V1.1》。

支持标准速率 100Kbps、快速模式 400Kbps 和高速模式 1Mbps 的通信速率。I²C 总线是一种简单、双向二线制同步串行总线。它只需要一根数据线和一根时钟线即可在连接于总线上的器件之间传送信息。主要使用在系统内多个集成电路间的通讯。

在模块内部 I²C 接口已接上拉电阻到 1.8V 电源域，外部可以预留上拉设计。当 I²C 通路上挂载多路外设时，请保证每个外设地址的唯一性。当挂载实时性要求较高的外设时，请不要与其他外设共用 I²C。



请注意，若使用内置 Codec 型号的 MC660 系列产品，(PIN141 PIN142 不可用)。

3.3.5 SDIO

标准型号模块支持一组 SDIO 接口。

原理图设计

SD 参考电路设计如下图：

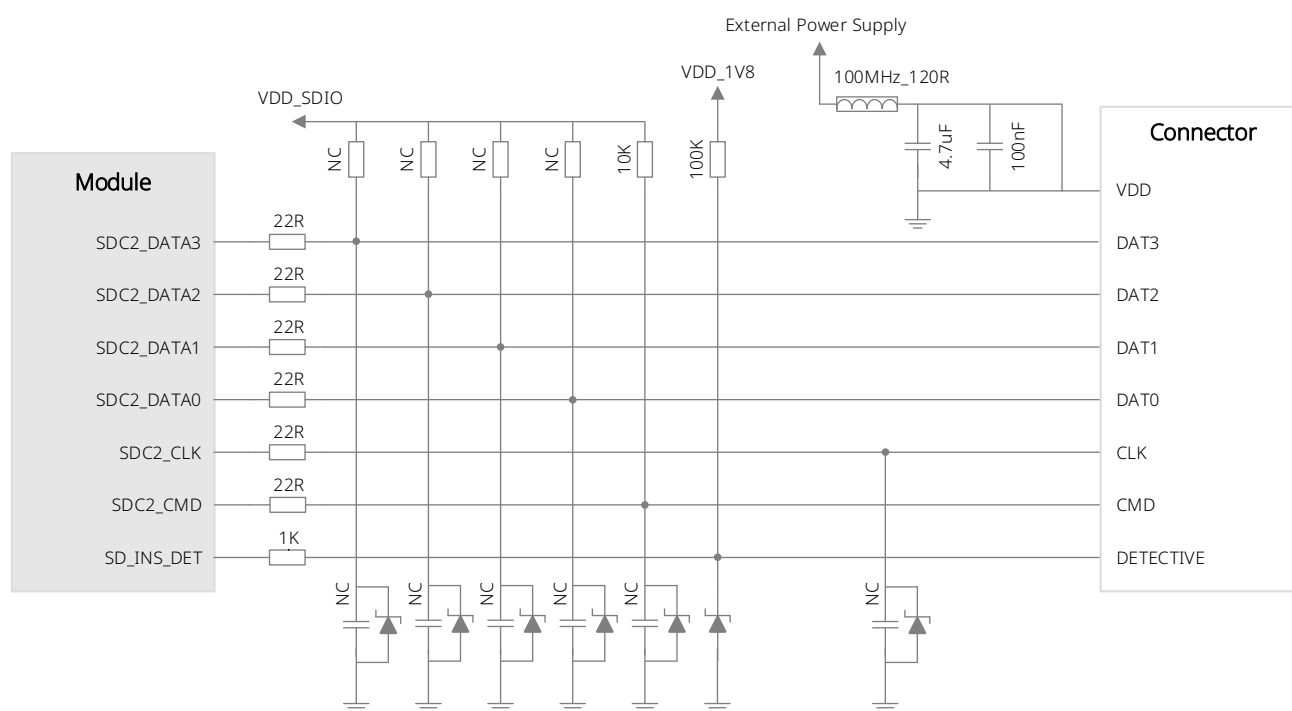


图 17. SD2 参考电路设计

PCB 设计

SD 卡电路设计需要满足 EMC 标准及 ESD 要求，同时需要提高抗干扰能力，确保 SD 卡能够稳定的工作。在设计中需要严格遵守以下几点：

- 信号线走线长度控制在 $\leq 50\text{mm}$ ，因为模块内部走线长度 40mm，建议 SD 卡座布局尽量靠近模组 SD 信号管脚放置，走线长度 $\leq 10\text{mm}$ ；时钟信号与数据信号走线长度差控制在 $\leq 1\text{mm}$ 。
- SD 信号要做立体包地，并且远离 RF 天线、DCDC 电源、时钟信号线等强干扰源。
- SD 信号要有完整的参考地，数据线控制阻抗 50Ω ($\pm 10\%$)。

- 建议在模块和 SD 卡座之间串电阻，并预留旁路电容，有干扰和静电问题时可以通过调电容和电阻提高信号质量。
- SD 信号线上负载电容总和 $< 40\text{pF}$ 。

3.3.6 PCM/I2S

MC660 系列模块可提供一个 PCM 接口。可通过 PCM 接口外接 Codec 芯片。预留内部 Codec 型号不支持该组接口。如有需要，该组接口可复用为 I2S 接口。

原理图设计

参考电路如下：

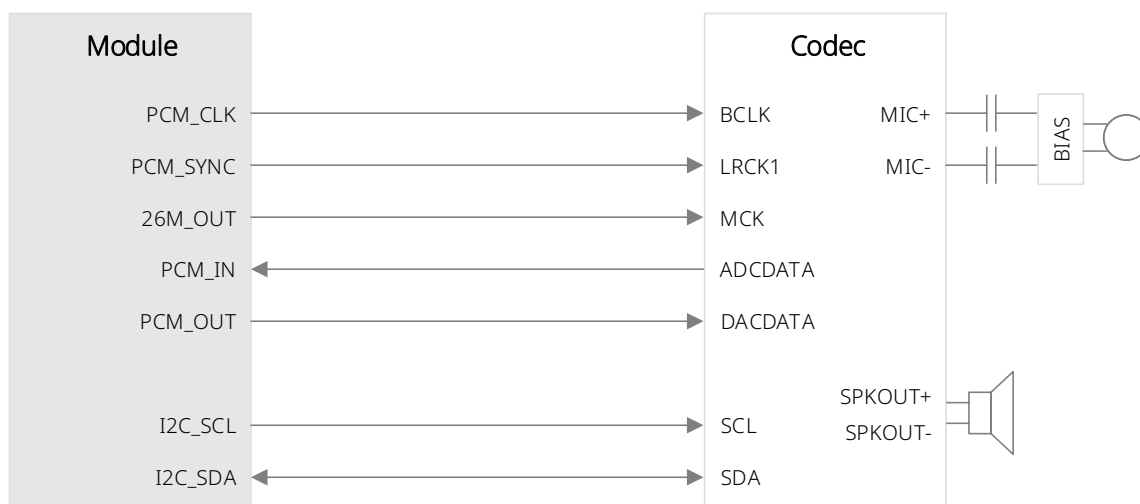


图 18. PCM 参考电路



PCM 和 I2S 接口共硬件通道，使用时仅能进行二选一。

3.3.7 USIM

背景信息

模块只有插入 SIM 卡后，才能入网使用。支持 1.8V 和 3V SIM 卡。

原理图设计

分为以下场景：

- 带检测信号：支持检测 SIM 卡的插入和拔出，分为常开式卡座和常闭式卡座两种。一般配合热插拔功能一起使用。推荐使用带热插拔检测功能的(U)SIM 卡座。
- 不带检测信号：不支持检测 SIM 卡的插入和拔出。

常闭式 SIM 卡座，参考如下设计：

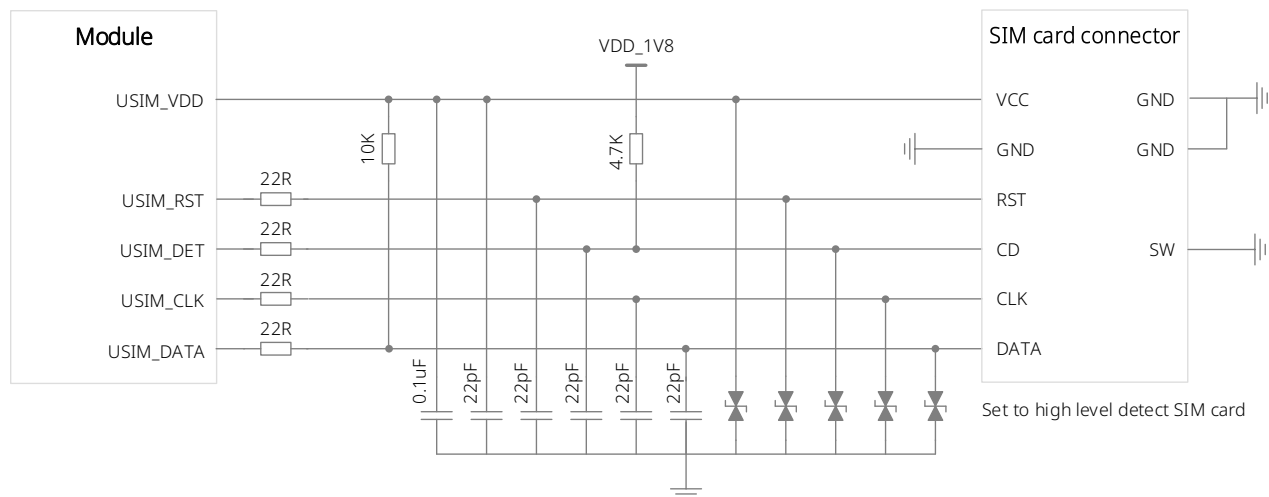


图 19 常闭式 SIM 卡座

常闭式 SIM 卡座原理说明如下：

- SIM 卡拔出，CD 和 SW 短路，USIM_DET 为低电平；
- SIM 卡插入，CD 和 SW 开路，USIM_DET 为高电平。

常开式 SIM 卡座，参考如下设计：

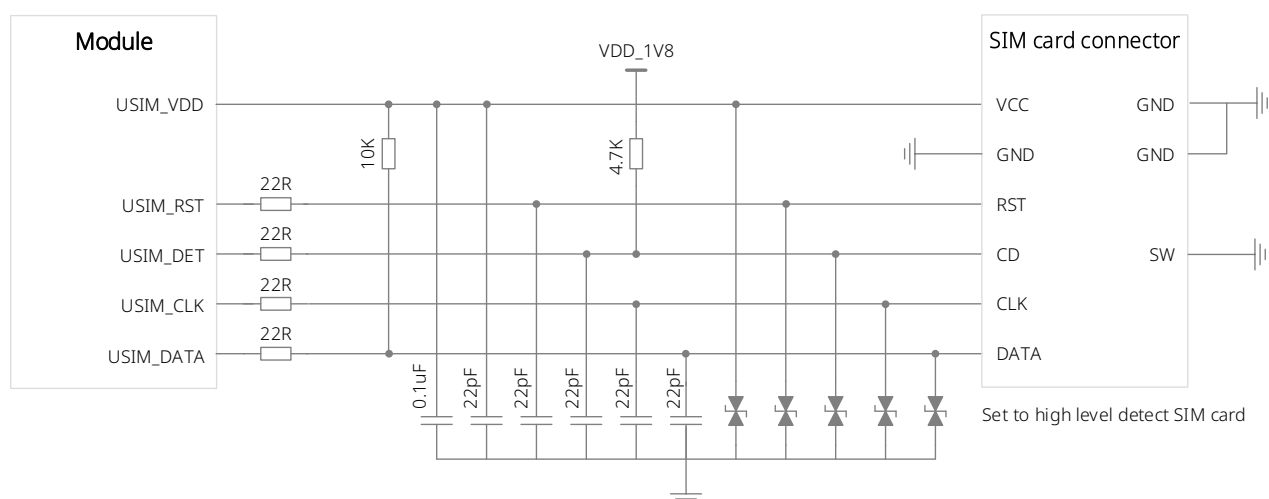


图 20. 常开式 SIM 卡座

常开式 SIM 卡座原理说明如下：

- SIM 卡拔出，CD 和 SW 开路，USIM_DET 为高电平；
- SIM 卡插入，CD 和 SW 短路，USIM_DET 为低电平。

不带检测信号 SIM 卡座，参考如下设计：

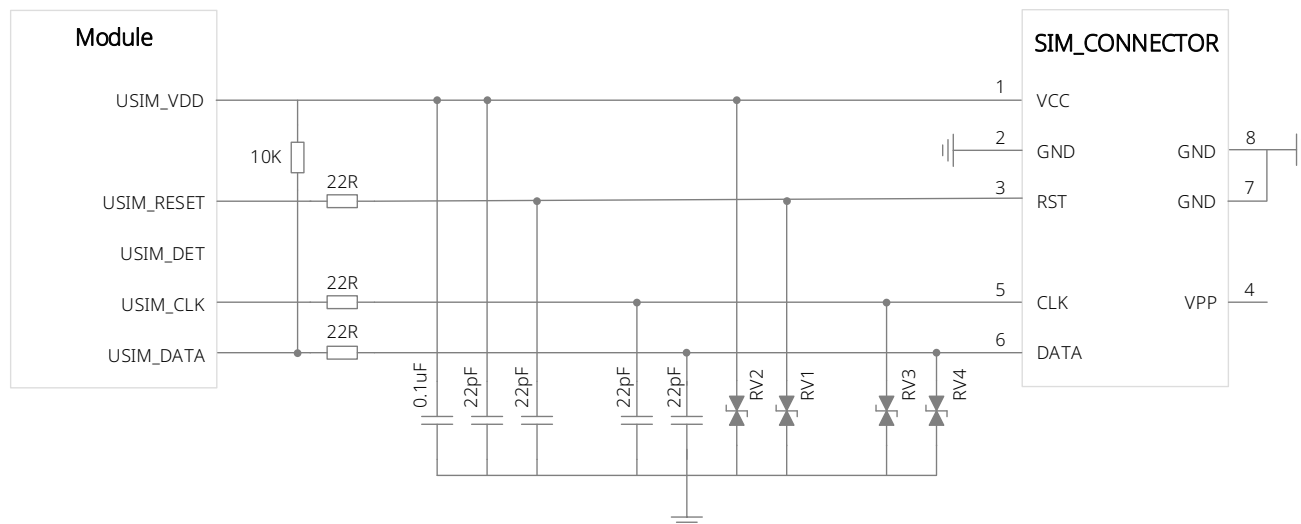


图 21. 不带检测信号 SIM 卡座

模块 USIM_DET 管脚悬空即可，同时通过 AT 指令关闭热插拔功能。

PCB 设计

布局要点：

- SIM 信号线需要预留电容滤波，预防 GSM 高频信号的干扰。
- SIM 卡及走线必须远离 EMI 干扰源，比如电源电路、射频电路、天线和高速数字信号电路等。
- SIM 部分的 ESD 器件需要靠近 SIM 卡座接口。
- 天线馈线等引伸出去后应注意，避开电源部分器件，以及避免和天线铜箔平行从而引入干扰造成 SIM 卡异常掉卡。
- SIM 卡信号线的滤波电容和 ESD 器件靠近 SIM 卡座放置，ESD 器件等效电容请选择小于 11pF 电容。

走线要点：

- 为了减少 EMC 问题，SIM 信号线走线尽可能的避开射频线，电源线，时钟线，高速数据线等强干扰源。
- SIM 信号线的相邻层不要走信号线；若走线，则有 EMI 风险，把其他走线和 SIM 信号线设计成正交垂直，可降低风险。

- 保证整个 PCB 环境的地连通性和完整性，SIM_GND 的连通性和完整性。最近路径连接到干净的系统地。为了避免互相干扰，SIM_CLK 和 SIM_DATA 信号在走线中分开，最好分别做包地处理。避免相互干扰。如难以做到，则至少需要将 SIM 信号作为一组包地保护；
- SIM 信号线尽可能走内层。
- 采用带金属屏蔽外壳的 SIM 卡座，从而提高抗干扰能力。
- 为了保证信号完整性，模块到 SIM 卡的走线长度不要超过 100mm。过长的走线会降低信号质量。

热插拔

模块支持 SIM 卡状态检测功能，通过检测 SIM 卡座的 USIM_DET 管脚状态来判定 SIM 卡插入和拔出，从而支持 SIM 卡热插拔功能。注意：模块正常工作状态下，如果未启动 SIM 卡热插拔功能就取出 SIM 卡，有可能对 SIM 卡和模块造成损坏。

SIM 卡热插拔功能默认关闭，还可通过“AT+MSMPD=0”命令配置开启：

- 当 USIM_DET 为高电平，模块检测到 SIM 卡插入则会执行 SIM 卡初始化程序，读取到 SIM 卡信息后模块会进行网络的注册。
- 当 USIM_DET 为低电平，模块判定 SIM 卡拔出，则不读取 SIM 卡。



USIM_DET 默认高电平有效，可通过“AT+SIMPHASE=0”命令切换为低电平有效。

射频干扰处理

在实际使用中，射频干扰是 SIM 卡异常的常见现象。其原因和措施有：

- 天线耦合干扰

原因：

- 天线大功率发射时直接对 SIM 信号的干扰；
- 天线大功率发射时耦合到地上，使整个系统的稳定性降低，间接干扰到 SIM 信号。

措施：

- 适当调整 SIM 信号上的滤波电容值。
- 更换长天线，远离 SIM 卡部分。
- 通过屏蔽方式，隔离干扰信号，保护 SIM 卡。

- 加强系统的地设计，特别加强 SIM 卡、模块和系统主地的连通性。
- PCB 各层的地接一定要充分，尽量多打地孔，增加系统的 EMC 能力。
- 天线 RF 信号耦合到 GND，从而对 GND 造成干扰，可以优化 SIM 信号上滤波电容和 ESD 器件容值，必要时可以去掉滤波电容等器件，避免从 GND 信号引入的干扰。

- PCB 传导串扰

原因：

- 客户主板上的其他信号线通过 PCB 走线串扰到 SIM 信号上。
- 被天线干扰的信号线通过 PCB 走线串扰到 SIM 信号上。
- 电源的大幅度的波动通过 PCB 串扰到 SIM 信号上。

措施：

- 适当调整 SIM 信号上的滤波电容值。
- 需要确定干扰源，并针对性改板。

3.3.8 ADC

背景信息

模数转换器 (ADC) 将模拟信号转换为数字值，以便在处理和控制系统中使用。可用于电压检测等外围电路。

原理图设计

模块提供三路 12 位 ADC 接口，使用 AT+MMAD=<INDEX>指令可读取 ADC 接口的电压值，INDEX 为 ADC 通道。ADC 电压范围 0~VBAT，12bit 分辨率，采样精度可到 50mV。使用 ADC 功能时，建议串联 1KΩ 电阻，增强静电防护。

PCB 设计

建议 ADC 在布线时做包地处理，这样可以提高 ADC 电压测量准确度。

3.3.9 状态指示

背景信息

网络状态指示接口用来驱动状态指示灯，默认管脚为：NET_MODE (PIN 5)

描述模块的网络状态如下：

表 14. 网络指示灯工作状态

模式	网络指示引脚电平状态	描述
1	快闪 (600ms 高电平/600ms 低电平)	未插入 SIM 卡 注册网络中(T<15s) 注网失败
2	慢闪 (3000ms 高电平/80ms 低电平)	待机
3	速闪 (80ms 高电平/80ms 低电平)	数据链接建立
5	高电平	休眠状态

原理图设计

网络状态指示灯参考电路如下图：

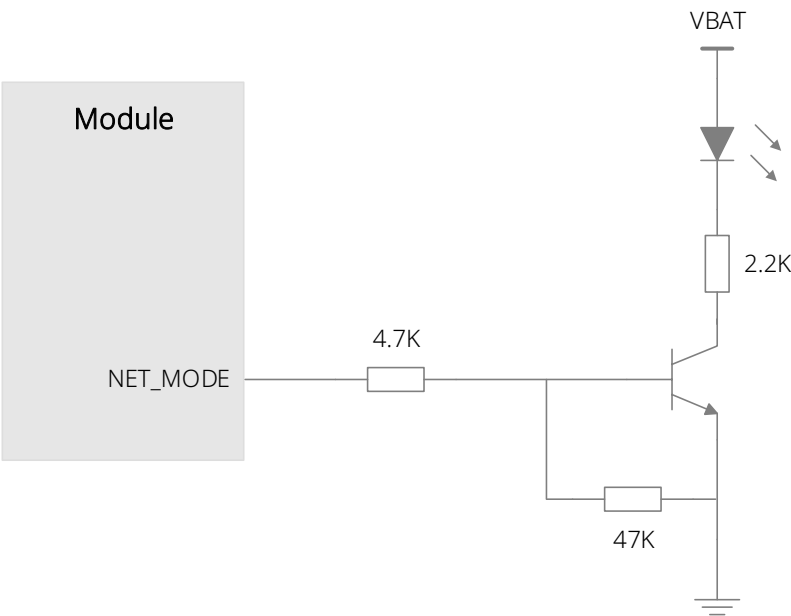


图 22. 网络状态指示灯参考电路

请注意预留 4.7K 和 47K 的位置进行分压，以确保在开机、复位和唤醒等场景下，三极管 V_{BE} 的电压小于三极管的开启电压，避免 LED 工作造成功耗增加。 当需要 LED 工作的时候， V_{BE} 的电压大于三极管的开启电压。

3.3.10 LCD

MC660 系列模块提供一组 LCD 接口，LCD 为 OPEN 版本功能，外围电路设计请见参考设计。

3.3.11 Keypad

MC660 系列模块提供矩阵键盘接口，可组合按键使用。

3.3.12 Camera

MC660 系列模块提供一组 Camera 接口，Camera 为 OPEN 版本功能，外围电路设计请见参考设计。

3.4 工作模式

模块提供了如下几种工作模式。

表 15. 工作模式

工作模式	描述
待机模式	模块上电开机，可以通过串口进行 AT 指令操作。已经注册上网络，无业务处理，随时可以通讯，这是模块开机后的默认工作模式。
业务模式	模块开机上电，注网成功后进行业务传输。可以通过串口进行 AT 指令操作，模块再进行数据传输。当传输结束，模块返回待机模式。
休眠模式	模块处于浅睡眠状态，模块网络处于连接状态，可接受寻呼消息。在此模式下模块可切换至待机模式。
飞行模式	关闭模块的无线通讯功能。
关机模式	模块上电未开机或开机后关机

3.4.1 飞行模式

背景信息

当需要关闭无线信号的发射和接收，以免信号的发射和接收对周边产生干扰时，可以启用飞行模式。进入飞行模式后，射频功能被关闭。

进入模式

- 硬件控制：

发送 AT+GTFMODE=1 打开飞行模式控制功能

拉高或悬空 W_DISABLE#管脚（默认为上拉）模块为正常模式，拉低该管脚，模块进入飞行模式

- 软件控制：

执行 AT+CFUN=4，进入飞行模式。

退出模式

- 硬件控制

拉高管脚为正常模式。

- 软件控制

执行 AT+CFUN=1，退出飞行模式。

3.4.2 休眠模式

背景信息

休眠模式也叫低功耗模式，为了将电池的损耗降到最低，在模块空闲时，使其进入到休眠模式，以此达到省电的目的。休眠模式下的模块可以被唤醒到正常工作模式。

进入模式

模块通过 AT 命令和 WAKEUP_IN 信号控制休眠和唤醒。

- 硬件控制

发送 AT+GTLPMODE=1,x 设置使用 WAKEUP_IN 进行休眠和唤醒的有效电平，重启模块指令生效。

x=0：电平唤醒，拉低 WAKEUP_IN 唤醒，高电平休眠。

x=1：电平唤醒，拉高 WAKEUP_IN 唤醒，低电平休眠。

WAKEUP_IN 管脚内部默认拉低

- 软件控制

ATS24 命令使模块睡眠，唤醒保持时间取决于命令 ats24 = [<value>]中的</value>。发送 AT 命令：ats24=2，模块将在 2s 后进入休眠模式，模块掉电后设置不保存。

系统支持自动休眠，由待机状态进入休眠状态的时间可以通过软件配置。

通过主串口发送 AT 指令即可唤醒模块。

4 射频特性

4.1 射频指标

表 16. 射频指标简介

指标	描述
LTE 制式	工作频段 LTE FDD: B1/3/5/8 LTE TDD: B34/38/39/40/41 (full band)
	调制方式 上行: QPSK/16QAM 下行: QPSK/16QAM/64QAM
	发射功率 23±2dBm
	峰值速率 LTE FDD: 10.296Mbps DL/5.160Mbps UL LTE TDD: 9.151Mbps DL/3.096Mbps UL

表 17. GNSS 频率

类型	频率	单位
GPS	1575.42±1.023	MHz
GLONASS	1597.5~1605.8	MHz
Beidou	1561.098±2.046	MHz

表 18.各频段发射功率

制式	频段	发射功率 (dBm)	说明
LTE FDD	Band 1	23±2	10MHz Bandwidth, 1 RB
	Band 3	23±2	10MHz Bandwidth, 1 RB
	Band 5	23±2	10MHz Bandwidth, 1 RB
	Band 8	23±2	10MHz Bandwidth, 1 RB
LTE TDD	Band 34	23±2	10MHz Bandwidth, 1 RB

制式	频段	发射功率 (dBm)	说明
	Band 38	23±2	10MHz Bandwidth, 1 RB
	Band 39	23±2	10MHz Bandwidth, 1 RB
	Band 40	23±2	10MHz Bandwidth, 1 RB
	Band 41	23±2	10MHz Bandwidth, 1 RB

表 19. 各频段接收灵敏度

制式	频段	灵敏度 (dBm)	说明
LTE FDD	Band 1	-98.0	10MHz Bandwidth
	Band 3	-98.0	10MHz Bandwidth
	Band 5	-98.5	10MHz Bandwidth
	Band 8	-98.5	10MHz Bandwidth
LTE TDD	Band 34	-99.0	10MHz Bandwidth
	Band 38	-99.0	10MHz Bandwidth
	Band 39	-99.0	10MHz Bandwidth
	Band 40	-99.0	10MHz Bandwidth
	Band 41	-99.0	10MHz Bandwidth
WiFi-Scan	11b	-90	PER<8%

表 20. 部分子型号 GNSS 指标

描述	条件	典型值
C/N0	冷启动@-130dBm	TBD
TTFF	冷启动@-130dBm	TBD
	热启动@-130dBm	TBD
标称精度	冷启动@-130dBm	TBD
灵敏度	跟踪	TBD
	捕获	TBD

表 21. 部分子型号 BLE 指标

描述	典型值	备注
灵敏度	-90dBm	PER<30.8%
功率	1±5dBm	--
功耗	50 mA	--

表 22. 模块功耗

参数	制式	测试条件 (VBAT=3.8V)	功耗 (mA)
I _{off}	静态漏电	上电不开机	0.015
			0.005
	硬件关机	模块开机，通过关机按键关机	0.009 (MC660-CN-32/ MC660-CN-12-12)
	软件关机	模块开机，通过 AT 命令关机	0.010 (MC660-CN-32/ MC660-CN-12-12)
I _{sleep}	Airplane	AT+CFUN=4	1.2
			2.9 (MC660-CN-32/ MC660-CN-12-12)
	LTE FDD	Paging cycle #64 frames (USB 断开)	1.8
			3.5 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #64 frames (USB Suspend)	2.7
			4.3 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #128 frames (USB 断开)	1.5
			3.0 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #128 frames (USB Suspend)	2.2

I _{IDLE}	LTE TDD		3.8 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #256 frames (USB 断开)	1.2 2.7 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #256 frames (USB Suspend)	2.0 3.6 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #64 frames (USB 断开)	2.0 3.5 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #64 frames (USB Suspend)	2.0 4.3 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #128 frames (USB 断开)	1.6 3.0 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #128 frames (USB Suspend)	2.3 3.8 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #256 frames (USB 断开)	1.3 2.9 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #256 frames (USB Suspend)	2.0 3.5 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #64 frames (USB 断开)	11 23 (MC660-CN-32/ MC660-CN-12-12)
		Paging cycle #64 frames (USB 连接)	26

		37 (MC660-CN-32/ MC660-CN-12-12)	
		11	
	Paging cycle #64 frames (USB 断开)	23 (MC660-CN-32/ MC660-CN-12-12)	
LTE TDD		26	
	Paging cycle #64 frames (USB 连接)	37 ((MC660-CN-32/ MC660-CN-12-12)	
I _{LTE-RMS}	LTE FDD	LTE FDD Data transfer Band 1 @+23dBm	530
		LTE FDD Data transfer Band 3 @+23dBm	530
		LTE FDD Data transfer Band 5 @+23dBm	500
		LTE FDD Data transfer Band 8 @+23dBm	500
	LTE TDD	LTE TDD Data transfer Band 34 @+23dBm	270
		LTE TDD Data transfer Band 38 @+23dBm	300
		LTE TDD Data transfer Band 39 @+23dBm	280
		LTE TDD Data transfer Band 40 @+23dBm	300
		LTE TDD Data transfer Band 41 @+23dBm	300



以上功耗数据为实测平均值，浮动范围在 10%以内均属正常

4.2 射频天线

4.2.1 天线简介

天线接口

模块仅带 RF 天线焊盘，需要做射频信号线的 PCB 设计后再连接到天线。

天线分类

按照收发功能，主要包含以下几种：

- 主集天线：负责射频信号的发送和接收，分为内置和外置天线。

天线是一个敏感器件，容易受到外部环境的影响。例如天线位置，占用空间大小以及周围的接地等情况均可能影响天线性能。此外，连接天线的射频电缆，固定天线的位置也会影响天线性能。

客户底板的 DCDC 器件增加屏蔽罩或模块天线远离 DCDC 器件，避免射频信号干扰 DCDC 器件，导致 DCDC 输出超规格纹波。

4.2.2 阻抗设计原则

对于自身没有连接器的模块，需要通过 RF 走线和天线馈点或者连接器连接，所以 RF 线推荐走微带线，越短越好，差损控制在 0.2dB 以内，并且阻抗控制在 50Ω 。

一般情况下，射频信号线的阻抗由材料的介电常数、走线宽度 (W)、对地间隙 (S)、以及参考地平面的高度 (H) 决定。PCB 特性阻抗的控制通常采用微带线与共面波导两种方式。为了体现设计原则，下面几幅图展示了阻抗线控制为 50Ω 时微带线以及共面波导的结构设计。

- 微带线完整结构

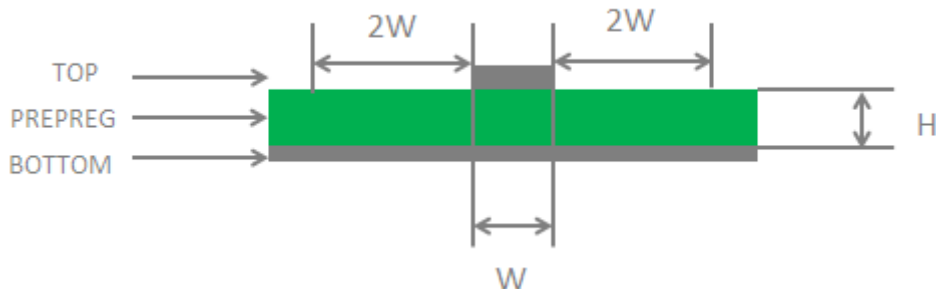


图 23. 两层 PCB 微带线结构

- 共面波导完整结构

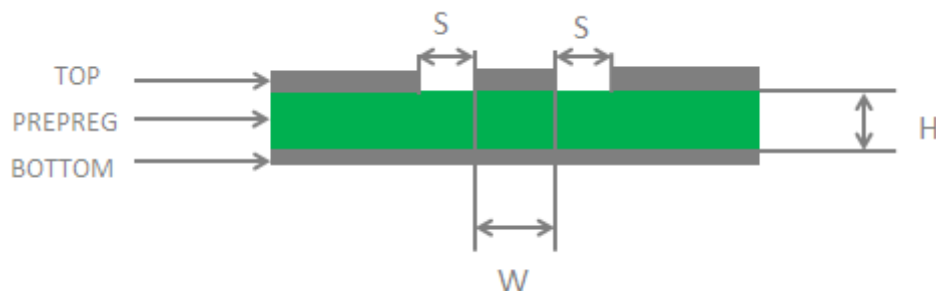


图 24. 两层 PCB 共面波导结构

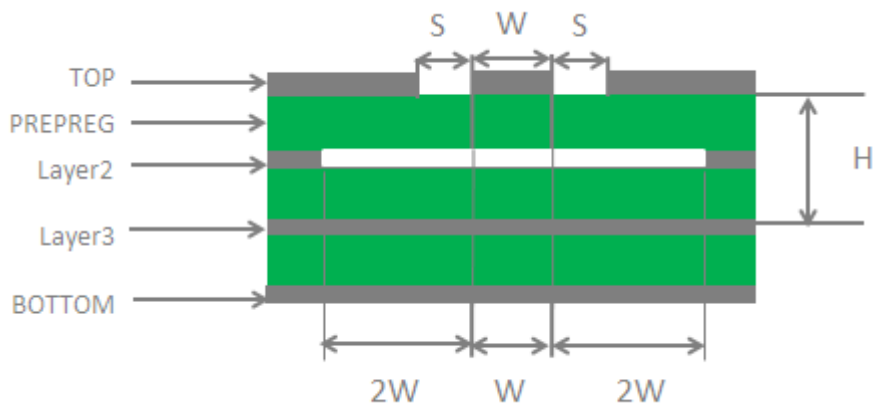


图 25. 四层 PCB 共面波导结构（参考地 layer3）

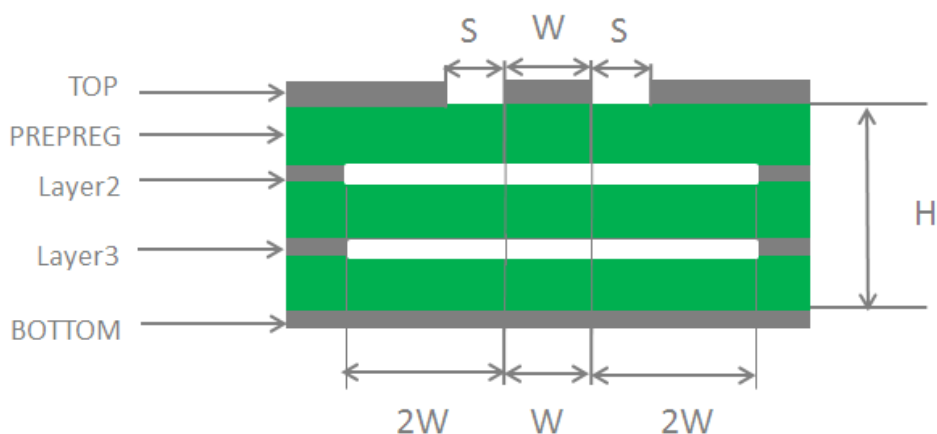


图 26. 四层 PCB 共面波导结构（参考地 layer4）

在射频天线接口的电路设计中，为了确保射频信号的良好性能与可靠性，在电路设计中建议遵循以下设计原则：

- 应使用阻抗模拟计算工具对射频信号线进行精确的 50Ω 阻抗控制。
- 与射频管脚相邻的 GND 管脚不做热焊盘，要与地充分接触。
- 射频管脚到 RF 连接器之间的距离应尽量短；同时避免直角走线，建议的走线夹角为 135° 。
- 连接器件封装建立时要注意，信号脚离地要保持一定距离。
- 射频信号线参考的地平面应完整；在信号线和参考地周边增加一定量的地孔可以帮助提升射频性能；地孔和信号线之间的距离应至少为 2 倍线宽 ($2 \times W$)。
- TVS 管等效电容需小于 0.5pF 。

在模块和天线连接器（或馈点）之间预留一个 π 型电路（两个并行器件接地脚要直接接到主地）供天线调

试。两个并联器件直接跨接在 RF 走线上，不得拉出分支。

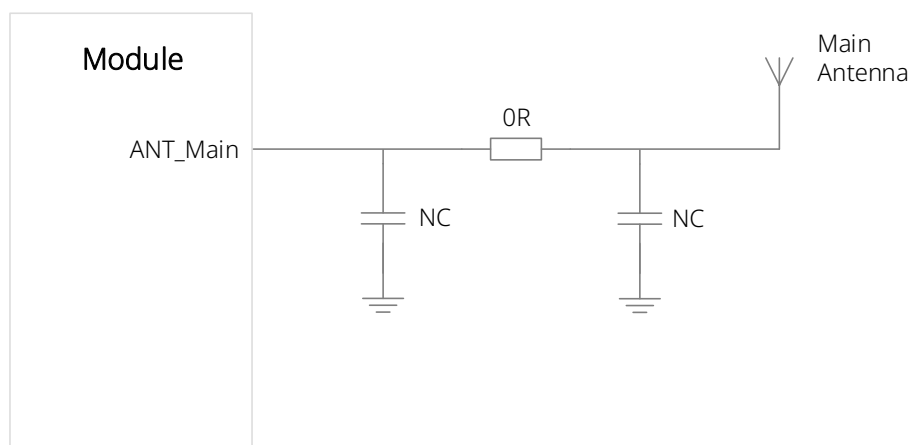


图 27. 天线接口外围电路

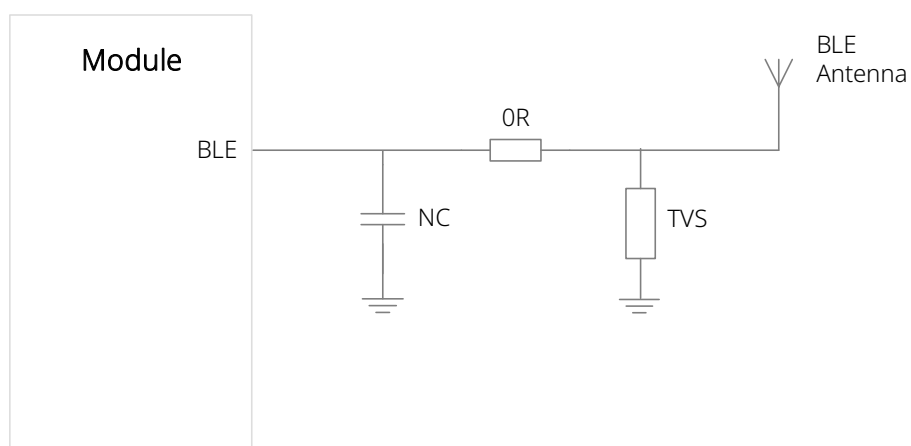


图 28. BLE 天线参考设计



靠近天线的 π 行并联位贴 TVS，验证型号参考：ESDSU5V0A1

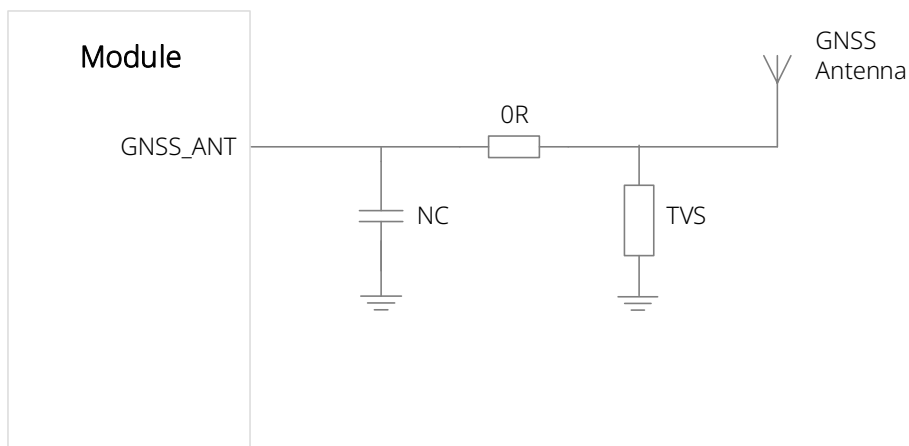


图 29. GNSS 无源天线参考设计

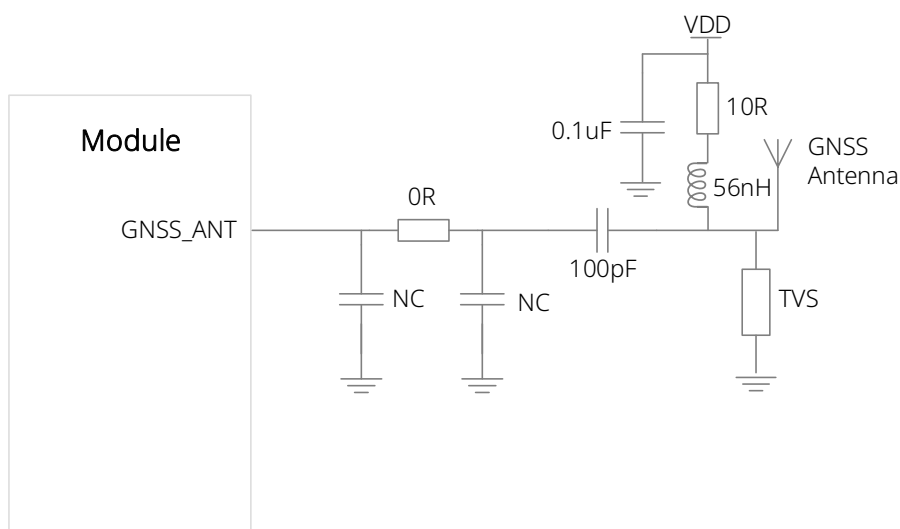


图 30. GNSS 有源天线参考设计



靠近天线的 π 行并联位贴 TVS，可参考型号：ESDSU5V0A1

4.2.3 天线无源测试

设备：网络分析仪、微波暗室。

无源测试侧重从整机天线的增益、效率、方向图等天线的辐射参数方面考察整机的辐射性能。无源测试虽然考虑了整机环境（如天线周围器件、开盖和闭盖）对天线性能的影响，但无源测试数据无法准确体现天线

与整机配合之后最终的辐射发射功率和接收灵敏度。



图 30. 网络分析仪、微波暗室

设备：综测仪器，频谱分析仪，微波暗室。

主要测试：TRP、TIS、方向性。

天线系统由整机来确定，天线只是其中的一个重要部件。整机的天线性能必须通过有源测试结果来给出结论。

有源测试侧重从发射功率和接收灵敏度方面考察整机的辐射性能。有源测试是在特定的微波暗室中测试整机在三维空间各个方向的发射功率和接收灵敏度，更能直接地反映整机的辐射性能。

TRP

TRP(Total Radiated Power): 通过对整个辐射球面的发射功率进行面积分并取平均值。它反映整机的发射功率情况，跟整机在传导情况下的发射功率和天线辐射性能有关。

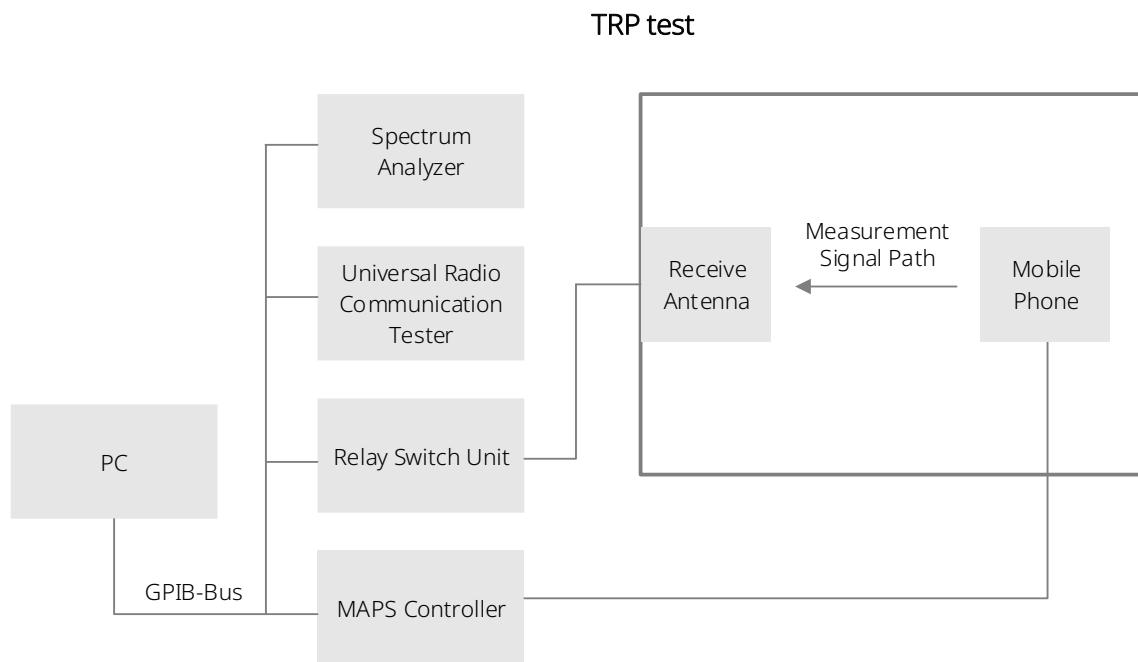


图 31. TRP 测试

TIS

TIS(Total Isotropic Sensitivity): 反映在整个辐射球面整机接收灵敏度的情况。它反映整机的接收情况，跟传导灵敏度和天线的辐射性能有关。

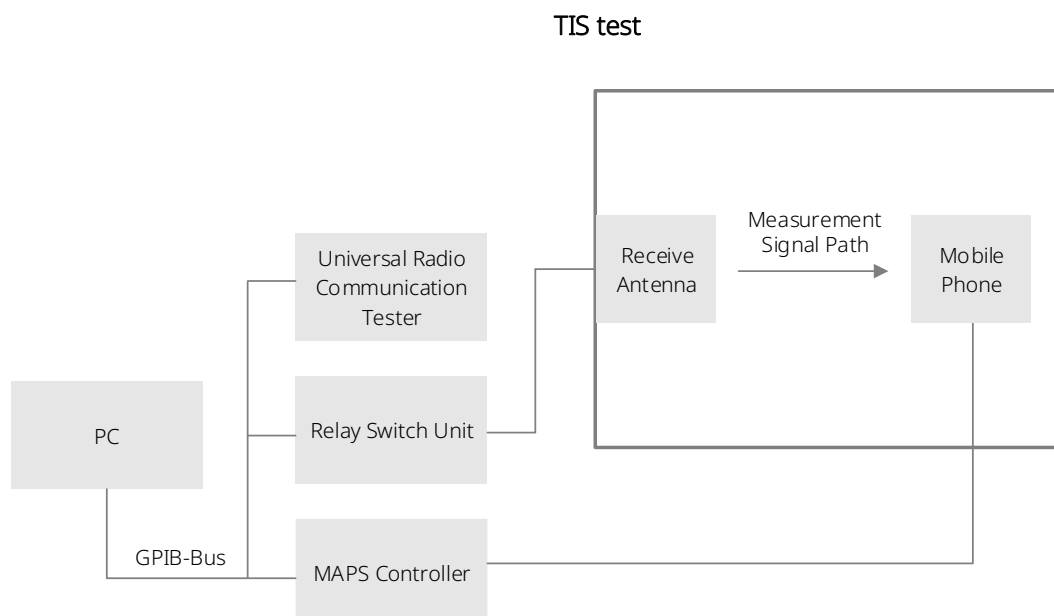


图 32. TIS 测试

5 可靠性

5.1 温湿度要求

表 23. 环境指标

指标	描述
温湿度	工作温度： -30°C~+75°C 模块在此温度范围内可以正常工作，并且相关性能满足 3GPP 标准要求。
	扩展温度： -40°C~+85°C 模块在此温度范围内可以正常工作，基带射频功能正常，个别射频指标可能会超出 3GPP 标准，当温度恢复到模块正常工作范围时，各项指标仍会符合 3GPP 标准。
	存储温度： -40°C~+90°C 模块应用终端在一定温度条件下储存，超出此温度范围模块可能不能正常工作或者损坏。
	湿度范围： 0~95%RH 模块在此湿度范围内可以正常工作，并且相关性能满足 3GPP 标准要求。

在扩展工作温度范围内，可能某些 RF 指标超标，应用终端在环境恶劣条件下应考虑温控措施。

5.2 可靠性指标

可靠性测试按工业级可靠性测试，以下为标准测试项目和测试条件。

表 24. 工业级可靠性测试

试验项目	测试条件
高温老化	85°C, 168H/504H/1008H
高温高湿	85°C ,85%RH, 168H/504H/1008H
Corner 测试	高低温度、高低湿度、高低电压，六组组合，每个组合运行测试 24 小时
温度冲击	90/-45°C, 200C
随机振动	频率范围：(200~2000) Hz, PSD = 0.04g ² /Hz, X/Y/Z 各轴 1 小时。

试验项目	测试条件
单体跌落	1m, 六面 2 轮
机械碰撞	峰值加速度: 180m/s ² ; 脉冲持续时间 6ms; 碰撞次数: 1000 次
低温启动	-40°C;30 minutes Off/ 5 minutes Idle;3 days
Condensation Test	3 days (3 cycles): • First and second cycle with cold cycle • Third cycle without cold cycle
温度循环	85°C /-40°C ; 10°C/min ; 10min; 240cycles
正弦振动	振幅: 3.0G peak to peak; 频率: 5 - 500Hz; 扫频频率 : 0.5 Octave/min,linear; 每轴: 2H;
盐雾测试	中性盐雾, 48H

5.3 ESD 指标

模块属于静电敏感器件，抵抗静电的能力比较弱。对于静电敏感器件必须严格地遵照静电预防处理措施，在整个加工、传递、组装与操作过程，都必须要有适当的静电预防处理措施。

模块的 ESD 允许的放电范围如下（温度：25°C，相对湿度：40 %）：

表 25. ESD 指标

测试点	空气放电(kV)	接触放电(kV)
Main 天线地	±15KV	±8
Main 天线芯	- -	±8
GNSS 天线地	±15KV	±8
GNSS 天线芯	- -	±8

BLE 天线地	- -	±1
BLE 天线芯	- -	±1



数据基于 MC660-CN-32-90 开发板测试。
GNSS 天线和 BLE 天线仅部分型号支持。

6 热设计

6.1 概述

本文提供的设计指导，是一般性的原则指引，不同的产品可能存在难以避免的差异，在设计具体的接口电路时，请注意详细了解该模组的软硬件的具体特性。

在设计硬件前：

请参照“引脚定义”章节，了解模组各管脚的属性详情。

请准备好 SCH 元件库和 PCB 封装库。

6.2 热基础

传导散热

传导散热是指物体接触时分子间通过动能进行的能量交换转移。

表面积越大的散热器/壳体散热效果越好。

冷却系统与热源之间的距离越小越好。

导热系数较高的材料为佳，一般：固体>液体>气体。

热阻

两个固体表面接触时，受限于材料加工工艺等，实际接触的只是面积上的一些离散部分，在非接触界面之间的空隙是充满空气的，与理想完全接触的差别是非常大的，实际有大量的接触热阻。

降低接触热阻的方法是：增加接触压力和界面材料（导热硅胶等）去填充界面之间的空隙。

对流散热

对流散热是流体在固体表面流动的能量交换。 表面积越大的散热器/壳体散热效果越好。

6.3 热设计

6.3.1 产品主板

产品主板设计建议：

增加 PCB 尺寸，模块远离其他热源器件。

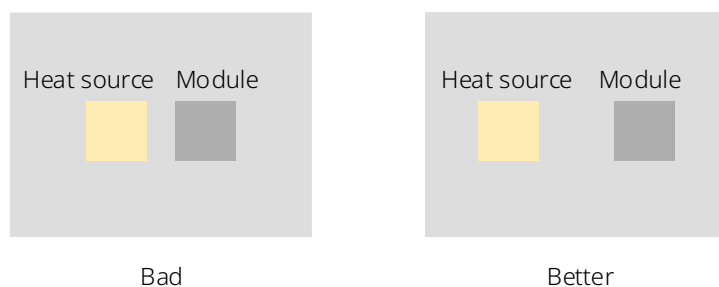


图 33. PCB 布局

PCB 层数越多，散热效果越好，尽量增加每一层的铺铜面积。

在模块下方和附近添加足够的过热通道，通孔电镀填平要比埋孔和盲孔散热好，垂直堆叠的通道比交错的导热效果要好。

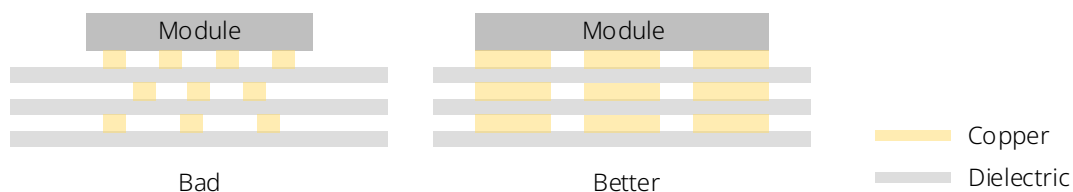


图 34. PCB 叠层

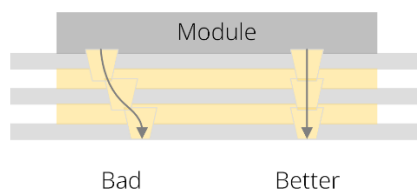


图 35. PCB 打孔对比

6.3.2 产品结构

涉及产品结构的建议：

减少模块与产品壳体之间的距离，导热材料的厚度建议小于 3mm。

热传导路径如下图所示：

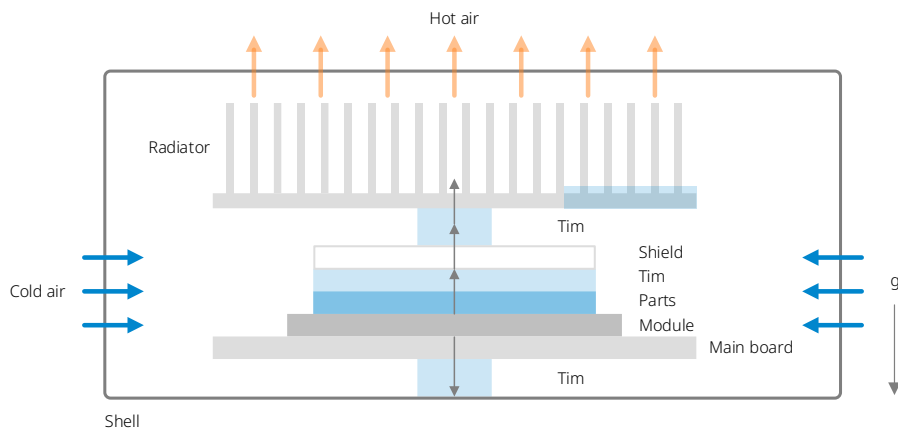


图 36. 热传导路径

采用的外壳材料有利于散热，铝>铁>塑料。

如果客户使用散热器，最好把散热器放在模块上方。

如果产品外形设计允许散热器暴露在产品表面，则散热器与模块上的导热材料直接接触更优。

如果产品外形设计有冷却通风孔，建议考虑对流散热。

7 结构规格

7.1 物理外观

模块外观如下：



图 37. 模块正面示意图

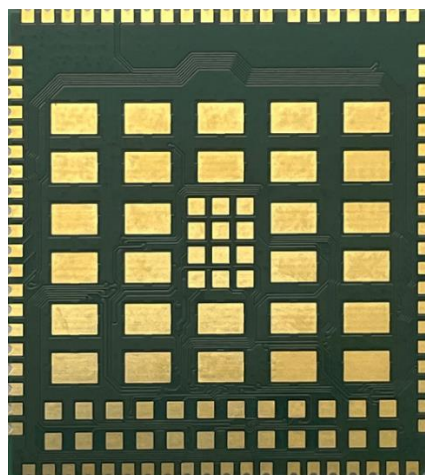


图 38. 模块底面示意图

7.2 机械尺寸

表 26. 封装形式

指标	描述
重量	约 3.9g
封装	LCC+LGA 共 144 个引脚
外观尺寸	31mm × 28mm × 2.35mm
结构尺寸	参见下图

结构尺寸如下所示：

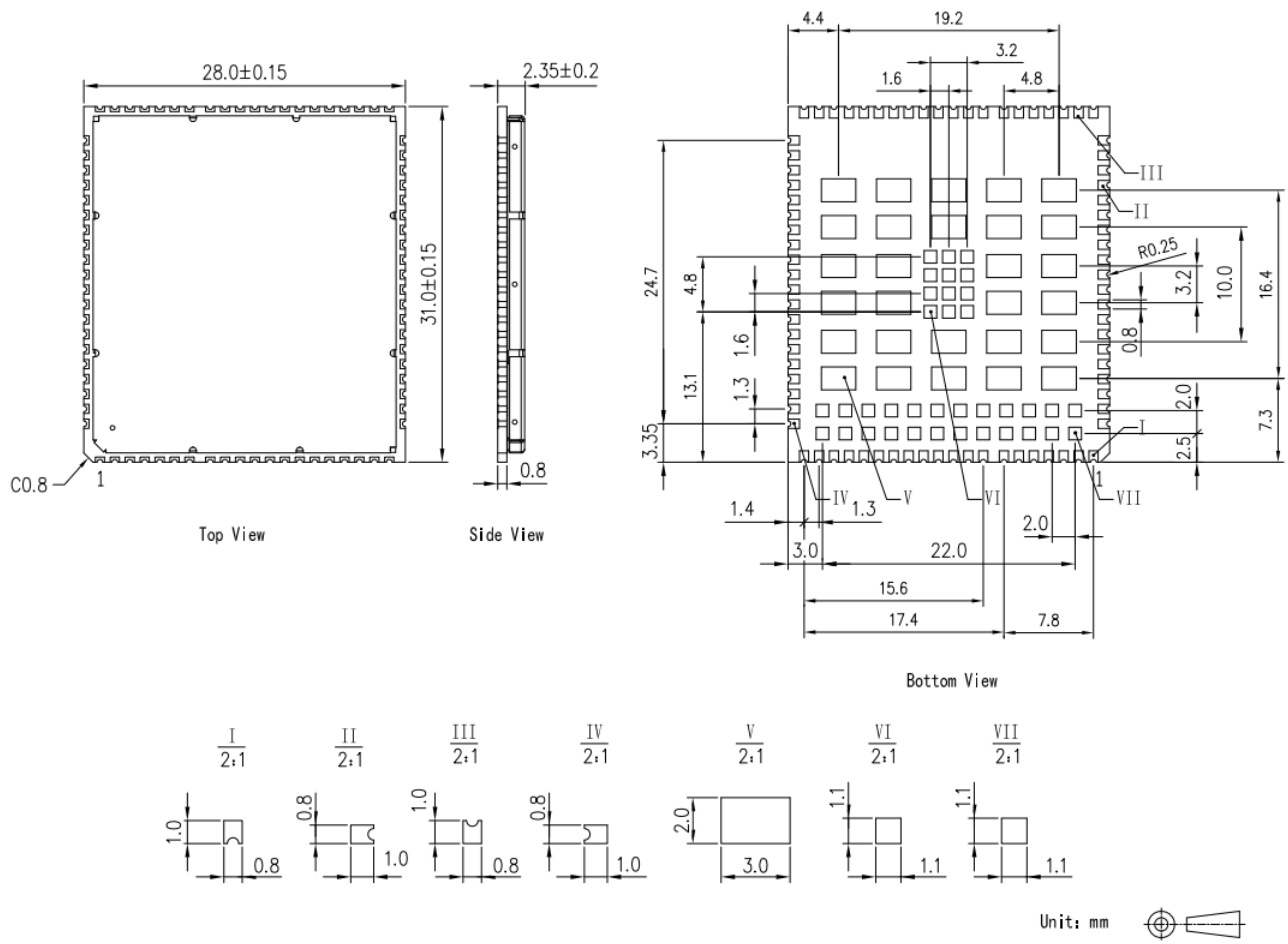


图 39. 结构尺寸 TOP 视图、SIDE 视图和 BOTTOM 视图（单位：mm）

8 包装生产

8.1 包装

模块采用卷带包装，对模块的存储、运输及使用起了最大限度的保护作用。请仔细阅读包装相关使用指导，避免损坏产品。

产品包装分成三层：

- 外包装

硬质卡通箱

- 真空包装

防静电密封真空袋

- 内包装

卷带包装



模块为精密电子产品，如果未采取正确的静电防护措施，可能会对模块造成永久的损坏。

模块为潮湿敏感性器件，请注意避免由于产品受潮而造成永久损坏。

每卷装 200pcs，每盒装 1 卷，每箱装 4 盒。

包装流程

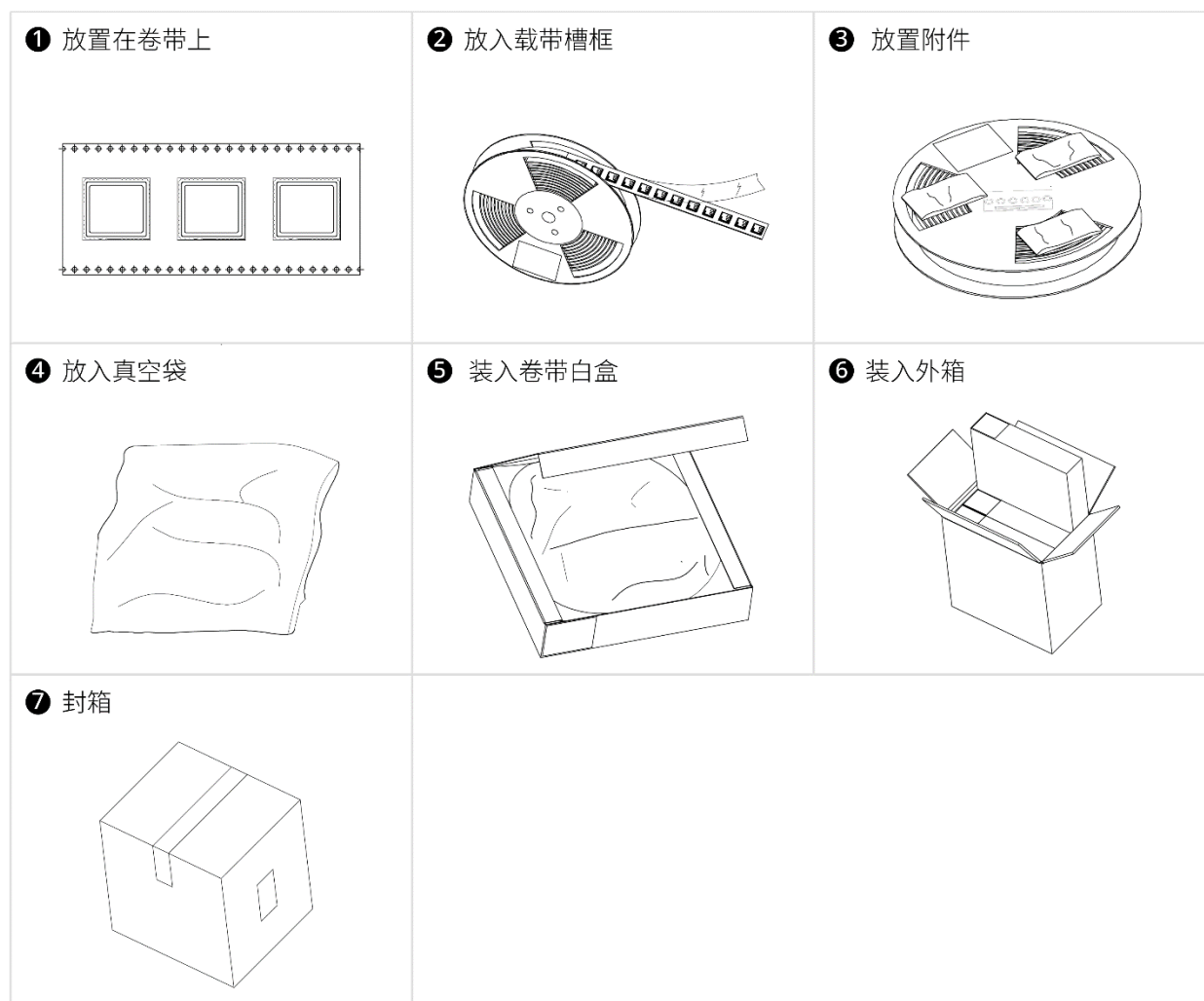


图 40. 卷带包装流程

说明：

1. 单个模块产品按指定方向保持一致依次放入载带槽框中，封好热封膜；
2. 放置好指定数量的模块卷装如图所示；
3. 抽真空前在卷带上方放置 3 包干燥剂，一张湿度卡，并贴好载带标签；
4. 整体入一真空袋，抽真空；
5. 抽好真空的静电袋入卷带白盒，单个白盒只放入一个静电袋，扣好白盒，粘贴好标签；
6. 封好外箱底部，4PCS 白盒按图示方式入外箱；
7. 工字型封好外箱顶部，在侧面矩形框内粘贴一张外箱标签，外箱上下各粘贴一张封箱标签。

卷带尺寸

• 卷带尺寸:

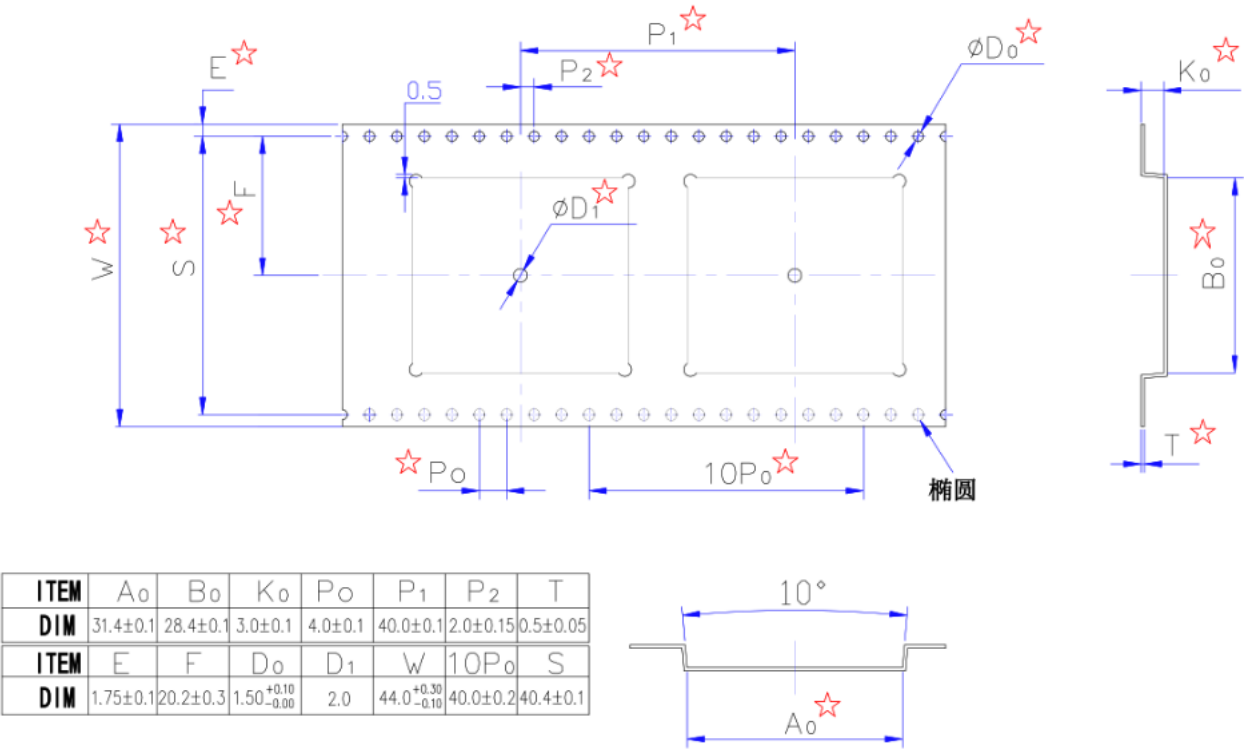


图 41. 载带尺寸

• 卷盘尺寸:

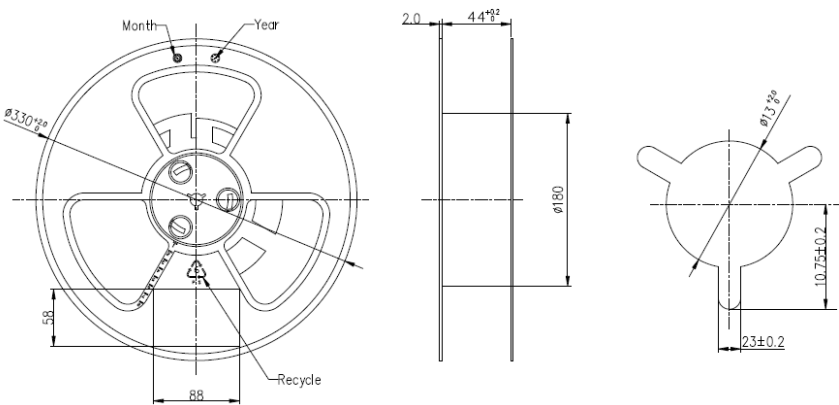


图 42. 卷盘尺寸

8.2 存储

存储条件（推荐）：温度 23±5℃，相对湿度 RH 35%~70%。

存储期限（密封真空包装）：在推荐存储条件下，保存期为 12 个月。

8.3 SMT

模块钢网设计，锡膏及炉温控制请参考《Fibocom_MC660_SMT 应用设计说明》。

附录 A 名词解释

缩写	全称
ADC	Analog to Digital Converter
ADP	Application Development Platform
BT	Bluetooth
DCDC	Direct Current to Direct Current
ESD	Electronic Static Discharge
FDD	Frequency Division Duplexing
LDO	Low Dropout Regulator
LTE	Long Term Evolution
I2C	Inter Integrated Circuit
PCB	Printed Circuit Board
PCM	Pulse Code Modulation
RF	Radio Frequency
RTC	Real Time Clock
SDIO	Secure Digital Input and Output
SIM	Subscriber Identification Module
SPI	Serial Peripheral Interface
TDD	Time Division Duplexing
UART	Universal Asynchronous Receiver Transmitter
USB	Universal Serial Bus

附录 B 引用标准

本产品在设计时参考以下标准：

- 3GPP TS 51.010-1 V10.5.0: Mobile Station (MS) conformance specification; Part 1: Conformance specification
- 3GPP TS 34.121-1 V10.8.0: User Equipment (UE) conformance specification; Radio transmission and reception (FDD); Part 1: Conformance specification
- 3GPP TS 34.122 V10.1.0: Technical Specification Group Radio Access Network; Radio transmission and reception (TDD)
- 3GPP TS 36.521-1 V10.6.0: User Equipment (UE) conformance specification; Radio transmission and reception; Part 1: Conformance testing
- 3GPP TS 21.111 V10.0.0: USIM and IC card requirements
- 3GPP TS 51.011 V4.15.0: Specification of the Subscriber Identity Module -Mobile Equipment (SIM-ME) interface
- 3GPP TS 31.102 V10.11.0: Characteristics of the Universal Subscriber Identity Module (USIM) application
- 3GPP TS 31.11 V10.16.0: Universal Subscriber Identity Module (USIM) Application Toolkit(USAT)
- 3GPP TS 36.124 V10.3.0: Electro Magnetic Compatibility (EMC) requirements for mobile terminals and ancillary equipment
- 3GPP TS 27.007 V10.0.8: AT command set for User Equipment (UE)
- 3GPP TS 27.005 V10.0.1: Use of Data Terminal Equipment - Data Circuit terminating Equipment (DTE - DCE) interface for Short Message Service (SMS) and Cell Broadcast Service (CBS)

附录 C 参考文档

本产品在设计时可参考以下文档：

- Fibocom_设计指南_RF Antenna
- Fibocom_MC660_兼容设计指南
- Fibocom_MC660 ADP-开发板使用指南
- Fibocom MC660 AT Commands User Manual
- Fibocom_MC660_SMT 应用设计说明
- Fibocom_MC660-CN-32 GPIO 功能复用_V1.1