

概述

LP9901F 是一款专门为 200W 以上大功率开关电源优化的高性能副边同步整流控制芯片，适用于正激和反激拓扑的 AC/DC 开关电源。LP9901F 支持定频率 CCM、DCM 或变频率 BCM、QR 等多种工作模式。

LP9901F 采用专利的自适应周期追踪技术和专利的死区时间外置可编程技术，可以准确判断下一周期的原边 MOS 管开通时刻，并提前一段时间（由 T 脚电阻设定的死区时间）关断副边同步续流管。可以有效避免原边 MOS 和副边同步续流管共通造成的各种问题，大大提升同步整流电路的可靠性！

LP9901F 采用专利的死区时间外置可编程技术，通过调整一个电阻阻值即可以调节系统在 CCM 模式下同步整流管关断的死区时间。此外，LP9901F 内置专利电路可以有效的避免因激磁电感和寄生电容振荡引起的驱动芯片误动作以及在 CCM 工作条件下纯电压判定的关断延迟造成的效率损失。

LP9901F 采用多样化的 VCC 供电技术，在不需要辅助绕组供电的情况下，保证 AC-DC 控制器在多种输出电压条件时，芯片 VCC 供电脚都不会欠压。

不同于消费类电子产品的应用，LP9901F 采用 MSL1 等级的加强 SOP8 封装，散热好，防潮等级最优，具有极高的可靠性，非常适用于工业电源、户外电源、防水电源等领域。

典型应用

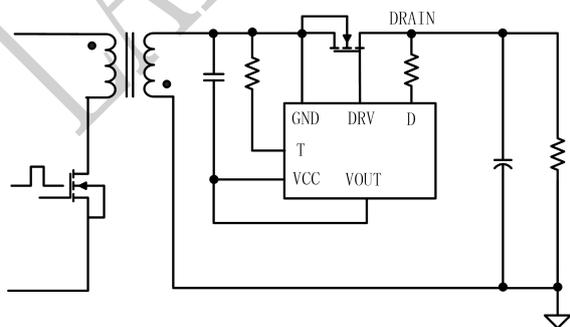
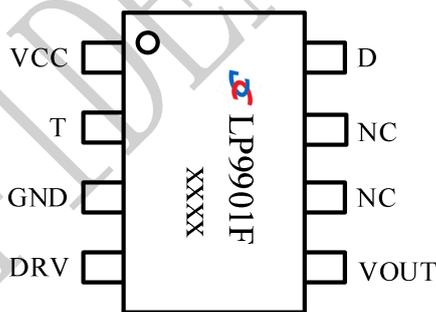


图 1 LP9901F 反激典型应用图

特点

- 专门为大功率工业电源优化
- 适用正激和反激系统的同步整流应用
- 兼容 CCM, DCM, QR, BCM 多种工作模式
- 控制芯片 200V 高耐压
- 专利的整流管开通技术和周期追踪技术
- 多样化 VCC 供电技术及 UVLO
- 外围电路及其简单，方便 PCB 设计
- 为大功率电源加强了驱动能力和散热能力
- 专有 Vcc 建立前驱动脚强下拉电路，防止 Miller 电容造成的误导通
- 防潮等级 MSL1 媲美进口芯片，潮湿户外环境使用无忧
- SOP8 封装，加强散热能力，可以驱动大功率同步整流 MOS



应用

- 大功率正激或反激的同步整流
- 户外 LED 显示屏电源或防雨电源
- 防水灯具电源的副边同步整流

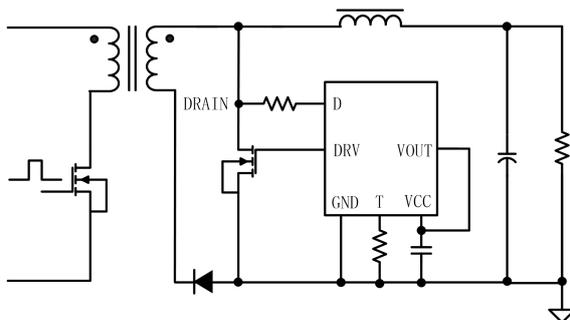


图 2 LP9901F 正激典型应用图

订购信息

订购型号	封装	包装形式	打印
LP9901F	SOP8	盘装 4000 颗/盘	LP9901F XXXX

*XXXX: 批号

管脚封装

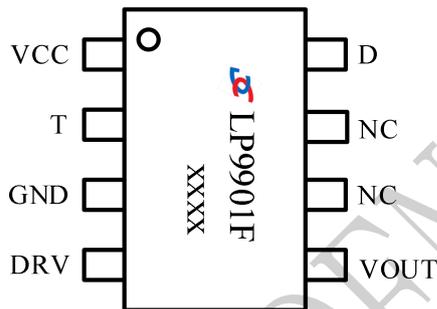


图 3 管脚封装图

管脚描述

管脚号	管脚名称	描述
1	VCC	同步整流芯片的供电脚位，接旁路电容到 GND
2	T	预关断设置脚位，外接电阻对 GND 可设置死区时间 推荐在 T 脚对 GND 再加一个 1nF 贴片电容滤波，提升死区设置精度
3	GND	同步整流驱动芯片的地
4	DRV	同步整流驱动脚位，和外置 MOS 管的栅极直接连接，不能串接电阻
5	VOUT	供电脚位，当驱动器的地和输出地连接时，VOUT 可以通过电阻接到输出正端
6、7	NC	悬空脚位
8	D	同步整流芯片的漏极电压检测脚，接 MOS 管漏极

极限参数(注 1)

符号	参数	参数范围	单位
D	芯片供电端和同步整流电压检测端	-0.3~200	V
VOUT	芯片辅助直流供电端	-0.3~40	V
VCC	电源电压	-0.3~8	V
DRV	芯片驱动脚位	-0.3~8	V
T	芯片死区时间设置端	-0.3~8	V
PDMAX	最大允许功耗(注 2)	0.45	W
θJA	PN结到环境的热阻	120	°C/W
TJ	工作结温范围	-40 to 150	°C
TSTG	储存温度范围	-55 to 150	°C
	ESD (注 3)	2	KV

注 1: 最大极限值是指超出该工作范围，芯片有可能损坏。推荐工作范围是指在该范围内，器件功能正常，但并不完全保证满足个别性能指标。电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数，该规范不予保证其精度，但其典型值合理反映了器件性能。

注 2: 芯片温度升高后最大允许功耗一定会减小, 这也是由 T_{JMAX} , θ_{JA} , 和环境温度 T_A 所决定的。最大允许功耗为 $P_{DMAX} = (T_{JMAX} - T_A) / \theta_{JA}$ 或是极限范围给出的数字中比较低的那个值。

注 3: 人体模型, 100pF 电容通过 1.5K Ω 电阻放电。

电气参数(注 4, 5) (无特别说明情况下, $V_{CC}=6V, T_A=25^\circ C$)

符号	描述	说明	最小值	典型值	最大值	单位
电源电压						
V_{CC}	V_{CC} 工作电压	D=40V, Other Floating	5.6	6.1	6.6	V
V_{CC_ON}	V_{CC} 启动电压	V_{CC} 上升	3.7	4.2	4.7	V
V_{CC_UVLO}	V_{CC} 欠压保护阈值	V_{CC} 下降	3.5	4.0	4.5	V
I_{ST}	V_{CC} 启动电流	$V_{CC}=V_{CC_ON}-0.5V$			150	μA
I_{CC}	V_{CC} 工作电流		260	340	420	μA
V_{CC_clamp}	V_{CC} 钳位电压	$I_{CC}=40mA$	6.0	6.5	7.0	V
开通设置						
V_{ON}	整流管开通电压阈值	$V_{DS}<V_{ON}$, 开通条件	-0.25	-0.20	-0.15	V
T_{SR}	同步最小关断时间	同步关断到再次开通		2.0		μs
K_{max}	最大开通检测斜率	$V_{CC}=6V$		12.5		V/100ns
K_{min}	最小开通检测斜率	$V_{CC}=6V$		5.0		V/100ns
关断设置						
V_{OFF}	整流管关断阈值	$V_{DS}>V_{OFF}$, 关断	10	20	30	mV
T_b	比较器屏蔽时间	同步最小开通时间	1.2	1.5	1.8	μs
T_r	关断响应时间	DRV 悬空			10	ns
T_d	实际关断延迟	DRV 对地电容 5nF	25	30	33	ns
T_{DEAD}	整流管最小死区时间	T 短路到 GND	500	700	900	ns
驱动能力						
V_{drv}	驱动电压最大值[注 6]			6		V
I_{chg}	驱动脚出电流典型值[注 6]	$C_g=5nF$		1.5		A
I_{dischg}	驱动脚入电流典型值[注 6]	$C_g=5nF$		4		A
T_{RISE}	驱动上升时间	$C_g=5nF$			25	ns
T_{FALL}	驱动下降时间	$C_g=5nF$			10	ns

注 4: 典型参数值为 25 $^\circ C$ 下测得的参数标准。

注 5: 规格书的最小、最大规范范围由测试保证, 典型值由设计、测试或统计分析保证。

注 6: 该参数由设计保证其典型性能。

内部结构框图

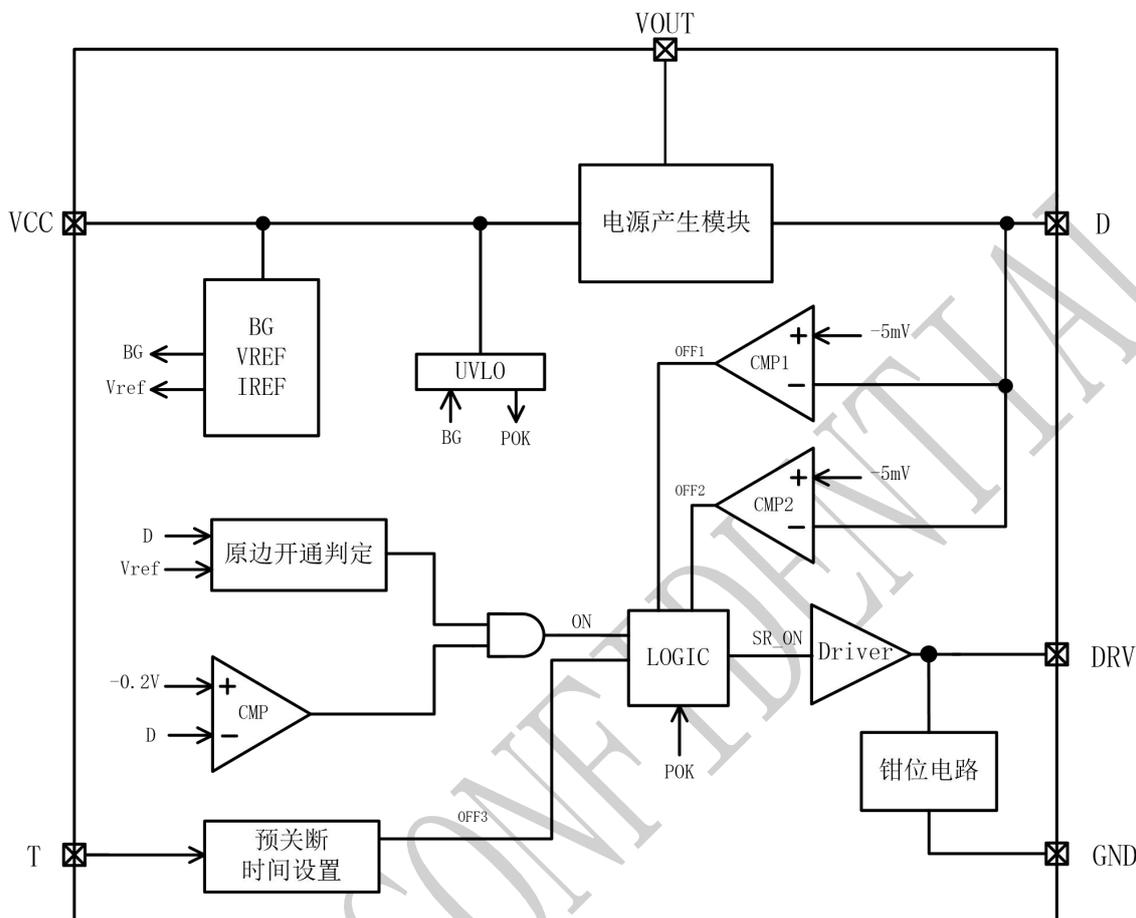


图 4 LP9901F 内部框图

应用信息

LP9901F 是一款专门为 200W 以上大功率开关电源优化的高性能副边同步整流控制芯片，适用于正激和反激拓扑的 AC/DC 开关电源。LP9901F 支持定频率 CCM、DCM 或变频率 BCM、QR 等多种工作模式。

LP9901F 采用专利的自适应周期追踪技术和专利的死区时间外置可编程技术，可以准确判断下一周期的原边 MOS 管开通时刻，并提前一段时间（由 T 脚电阻设定的死区时间）关断副边同步续流管。可以有效避免原边 MOS 和副边同步续流管共通造成的各种问题，大大提升同步整流电路的可靠性！

LP9901F 采用专利的死区时间外置可编程技术，

通过调整一个电阻阻值即可以调节系统在 CCM 模式下同步整流管关断的死区时间。此外，LP9901F 内置专利电路可以有效的避免因激磁电感和寄生电容振荡引起的驱动芯片误动作以及在 CCM 工作条件下纯电压判定的关断延迟造成的效率损失。

LP9901F 采用多样化的 VCC 供电技术，在不需要辅助绕组供电的情况下，保证 AC-DC 控制器在多种输出电压条件时，芯片 VCC 供电脚都不会欠压。

不同于消费类电子产品的应用，LP9901F 采用 MSL1 等级的加强 SOP8 封装，散热好，防潮等级最优，具有极高的可靠性，非常适用于工业电源、户外电源、防水电源等领域。

启动

当开关电源接入 220V 后，原边控制器工作，但是此时因为 LP9901F 的 Vcc 端电容 Cc 上还没有电压，芯片不工作，不输出驱动脉冲。同时通过内置的 PMOS 驱动电路实现对同步整流 MOS 管驱动端的下拉关断。

同步整流 MOS 的体二极管工作，开关电源输出端电压逐渐建立，同时 LP9901F 的 Vcc 端电压也逐渐建立；当 Vcc 电压超过 LP9901F 的 UVLO 开启电压时，芯片进入正常工作状态，芯片内部控制电路开始工作，驱动同步整流 MOS 正常的导通和关断。同步整流 MOS 导通时，电流不再从体二极管流过，而从 MOS 的沟道流过；从而实现了同步整流的功能。

由于同步整流 MOS 管沟道电阻很小，使电流流过 MOS 管沟道时在 MOS 管两端的压降远远小于体二极管压降，进而降低了损耗，提升了开关电源的转换效率。

同步整流管导通

当初级芯片关断时，次级 LP9901F 的漏极 D 与 GND 之间的电压迅速下降。LP9901F 通过检测 D 和 GND 之间的下降电压阈值和下降速率，能准确的控制同步整流管的开通。

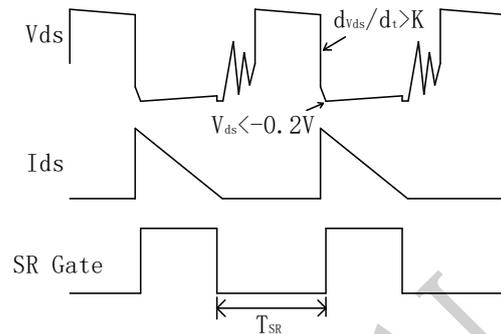
另外，当开关电源轻载时，电源工作在 DCM 模式，由于电感的激磁作用，当初级芯片关断，回路电感储存的能量完全释放以后，储存在原边 MOS 管 Coss 的能量会在原边激磁电感和寄生电容之间产生振荡。市面上一般的同步整流芯片，在这种时刻会发生多次误导通的情况，造成能量传递到原边引起反射电压尖峰问题。

LP9901F 采用专利的同步整流管开通技术，可以检测到这种轻载下的振荡信号，防止同步整流管的异常开启。

LP9901F 的专利同步整流开通技术大大提升了电源在此类工作状态下的可靠性。

开通条件：

$$T_{SR} > 2\mu S \ \& \ dv_{ds}/dt > K \ \& \ V_{ds} < -0.2V$$



K 计算公式：

$$K = \frac{4.3 - 0.33t}{0.34}$$

K：开通检测斜率，单位 V/100ns

t：同步关断 500ns 后开始计时， $t \leq 8$ ，即计时大于 8 时，取 8，单位 us。

同步整流管关断

LP9901F 采用专利的周期追踪技术以及设定的整流管关断第一电压阈值和第二电压阈值，能准确地判断同步整流管的关断时刻。

同时，为了避免同步整流管导通时，因激磁振荡幅度较大，导致误检测关断信号，使同步整流管异常的关断，LP9901F 还采用了独特的控制和滤波技术，可以防止误检测和误关断。

关断条件：

同步整流一旦开通，在比较器屏蔽时间 Tb 内不进行关断动作。当开通时间 Ton 超过 Tb 时间后，按照以下两种情况进行关断。

1) T 脚悬空：

$T_{on} > T_b \ \& \ The \ V_{ds} \ voltage \ > -5mV$ ，关断同步。

2) T 脚接地或接电阻：

周期追踪模式，可编程设置死区时间关断同步；

$T_{on} > T_b \ \& \ The \ V_{ds} \ voltage \ > -5mV$ ，关断同步。

可编程的死区时间设置

LP9901F 的死区时间可以通过 T 脚位外接电阻灵活设置。当 T 脚位悬空时，无死区时间；当 T 脚位接电阻时，死区时间设置公式如下：

$$T_{Det} = 700 + 16R;$$

$$R \leq 150K \Omega;$$

其中 T_{Det} 要设置的死区时间（单位 nS），R 为 T 脚位接的外部电阻（单位 K Ω ）。

推荐在 T 脚位外接 10K 或者以上的电阻，以保证足够的死区时间。

MOS 管的 DRAIN 与芯片的 D 脚之间电阻取值

由于 MOS 的 Drain 脚是一个高噪声的引脚，为了避免过高的毛刺和噪声对芯片造成干扰，推荐在 MOS 管的 Drain 引脚和芯片 D 脚之间串联一个小电阻；这个电阻取值应该在 50 Ω ~250 Ω 之间，以增强系统可靠性。

保护功能

LP9901F 为大功率电源特别优化，集成了 VCC 欠压保护，过压钳位，驱动钳位，驱动脚去干扰，MOS 线性驱动，D 脚丢周期保护，驱动频率跳动保护等技术，非常适合用在大功率电源的同步整流回路中。

PCB 设计

在设计 LP9901F PCB 时，需要遵循以下指南：

主功率回路走线要短粗；

主功率回路不要包围芯片；

DRV 与功率管栅极的连线越短越好；

GND 与功率管源极的连线越短越好；

VCC 旁路电容紧靠芯片 VCC 管脚和 GND 管脚；

T 脚电阻紧靠芯片 T 脚和 GND 管脚；

D 引脚的铺铜面积适当大些以提高芯片散热；

同步 MOS 管 GS 之间不要加任何下拉电阻。

多样化的 VCC 供电技术（本章节关于 Vcc 供电电路的元器件参数取值仅供工程师参考，但具体参数应该根据芯片温度、电压、环境状况综合考量，以保证产品的可靠性）

反激系统：

情况 1：输出电压 $V_o > 6.5V$ 时，驱动器的地和输出的地连接应用，VOUT 接输出电容正端加强 VCC 供电。如图 5，效率会比典型应用高一些。

当 V_o 输出电压比较高，超过 12V 的时候，应该在 Vout 和 V_o 之间串联 1206 电阻，以降低施加在芯片 Vout 引脚上的电压，降低芯片功耗。

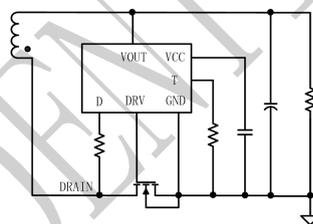


图 5 输出下端

此种方式供电，建议 MOS 管的总 C_{iss} 小于 8nF。

情况 2：从变压器绕组取电（D1、C1、R1），加强 VCC 供电。效率比典型应用高一些，如图 6

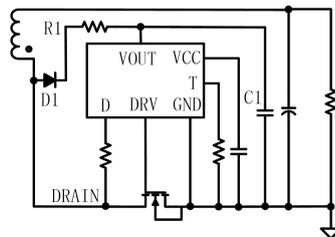


图 6 输出下端

VOUT 承受电压范围 6.5V~40V；D1 用 1N4148；R1 根据实际需要选取适当的阻值进行限流；C1 容量 1uF~4.7uF，耐压要大于 VOUT 承受的最大电压。

串联电阻 R1 根据需要进行取值，以降低 Vout 电压，降低芯片功耗。

此种方式供电，建议 MOS 管的 C_{iss} 小于 8nF。

正激系统：

情况 1（典型应用）：MOS 管 C_{iss} 必须 $\leq 7nF$ ，VOUT 与 VCC 短接，通过 D 脚给 VCC 供电，如图 7

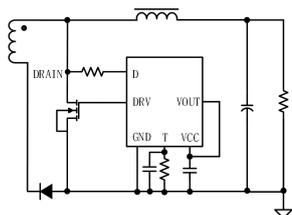


图 7

此种方式供电，建议 MOS 管的 Ciss 小于 7nF。

情况 2：输出电压 $V_o > 6.5V$ ，VOUT 可以接输出电压 V_o 正端，加强 VCC 供电，效率比典型应用高一些，如图 8

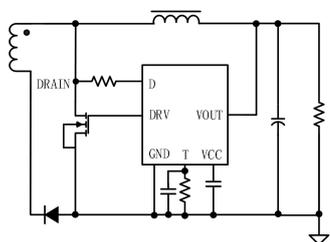


图 8

此种方式供电，建议在 V_o 和 V_{out} 之间串联电阻并且在 V_{out} 引脚增加稳压管，以控制 V_{out} 引脚的电压小于 12V。

情况 3：从变压器绕组取电 (D1、R1、C1)，加强 VCC 供电，效率比典型应用高一些。

特别注意 VOUT 此种接法供电时，要注意 VOUT 电压范围是 6.5V~40V，D1 用 1N4148，R1 根据实际需要选取适当的阻值进行限流，C1 容量 1uF~4.7uF，耐压要大于 VOUT 承受的最大电压，如图 9

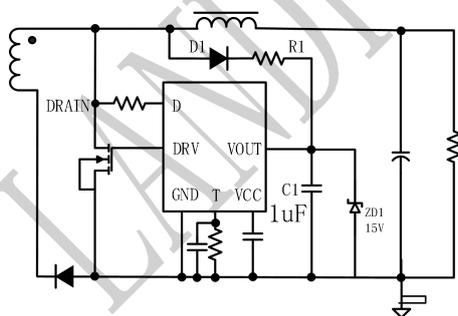


图 9

- 此种方式供电，建议合理选取串联电阻 R1 取值，并且在 V_{out} 引脚增加稳压管，以控制 V_{out} 引脚的电压小于 12V。
- 推荐在 T 脚对 GND 再加一个 1nF 贴片电容滤波，提升死区设置精度

参考资料：

芯片功耗和结温的计算（本章节的内容仅供工程师参考，不作为本产品规格书的保证内容）：

前面所述 Vcc 供电的案例都是基于芯片功耗和芯片结温的一些特殊取值，仅供参考；在大功率电源设计中，我们都希望芯片结温在最极限的情况下不要超过 150℃并留有足够裕量，以保证产品的可靠性；

但是往往我们只能测量到芯片封装本体的温度，那么如何根据本体温度(壳温)推算结温呢？根据公式

结温 $T_{j_act} = \text{芯片壳温 } T_{case} + \text{芯片功耗 } P_w \times \text{热阻}$

SOP8 芯片结到壳的热阻一般为 55℃/W

芯片功耗 $P_w = V_{out}$ 引脚电压 * 芯片电流

芯片电流由内部工作电流 0.4mA，和驱动电流构成；

驱动电流和开关频率，MOS 管结电容有关；

$$I_{drv} = 6V * C_i * F_{sw}$$

F_{sw} 是开关频率

C_i 是同步整流 MOS 的输入等效电容，通常为 C_{iss} 之和的 1.5 倍。

对于一个开关频率 130kHz，使用两个 $C_{iss} = 4700pF$ 的同步整流 MOS 并联的开关电源，假设 V_{out} 引脚采用图 9 的供电方式， V_{out} 引脚电压在 265Vac 输入时为 33Vdc，那么：驱动电流 $I_{drv} = 130kHz * 6 * 1.1nF * 10^{-6} = 11mA$

芯片电流 = 内部电流 0.4mA + 驱动电流 11mA = 11.4mA

芯片功耗 = V_{out} 脚电压 33V * 芯片电流 11.4mA = 376mW

芯片温升 = 芯片功耗 376mW * 55℃/W = 20℃

那么芯片的外壳温度必须小于 130℃才能保证芯片结温低于 150℃。

要降低芯片功耗，则需要降低 V_{out} 引脚的电压。降低电压的方法有多种：

- 1) 可以加大串联电阻 R1 的取值
- 2) 可以使用线性稳压电路
- 3) 可以加大 R1 取值，并在 V_{out} 引脚并联大功率的稳压管限压。
- 4) 大功率应用时，推荐把 V_{out} 引脚电压控制在 15V 以下。

- 5) Vout 引脚的电容不能太大, 推荐 1uF 或者 2.2uF 已经足够滤波; 更大的电容会造成 Vcc 电压缓慢升起, 造成开机时损耗大, 不利于系统的可靠性。

备注:

1. 以上供电方式: MOS 管的 Ciss 越小, V_{DS} 平台电压越低, 频率越小 (建议频率小于 130KHz), 芯片的温升效果

越好

2. VOUT 脚任何应用下均不能悬空;
3. 同步整流放输出下端, VOUT 脚与系统输出 Vo 正端连接时, Vo 输出电压必须 >6.5V, 否则会造成系统工作不正常。

LANDP CONFIDENTIAL

封装信息

