

XQ138AS-EVM 开发套件

硬件说明书



广州星嵌电子科技有限公司



版本管理

日期	版本号	作者	描述
2023/04/26	V1.0	Martin	文档创建

广州星嵌电子科技有限公司

目录

1. XQ138AS-EVM 开发套件简介	3
1.1 XQ138AS-EVM 简介	3
1.1.1 XQ138F 核心板	4
1.1.2 XQ138AS-EVM 底板	4
2. 硬件资源	6
3. 硬件详述	9
3.1 OMAPL138	9
3.2 Spartan-6	10
3.3 DDR2 RAM	11
3.4 NAND FLASH	11
3.5 SPI FLASH	12
3.6 电源	12
3.7 开关	12
3.8 LED	13
3.9 JTAG	13
3.9.1 OMAPL138 JTAG	13
3.9.2 FPGA JTAG	14
3.10 启动模式开关	14
3.11 RTC	15
3.12 RS232 串口	15
3.12.1 OMAPL138 RS232	15
3.12.2 FPGA RS232	16
3.13 RS485/422 串口	16
3.13.1 OMAPL138 RS485/422	16
3.13.2 FPGA RS485	17
3.14 CAN 接口	17
3.15 双网口	18
3.16 USB HOST	18
3.17 UST OTG	18



3.18	按键	19
3.18.1	OMAPL138 复位	19
3.18.2	OMAPL138 GPIO	19
3.18.3	FPGA GPIO	19
3.19	TF 卡	20
3.20	SATA	20
3.21	LCD 触摸屏	20
3.22	数码管	21
3.23	测试点	21
3.23.1	接地测试点	21
3.24	扩展引脚	22
3.24.1	OMAPL138 扩展引脚	22
3.24.2	FPGA 扩展引脚	23
4.	机械尺寸	23

1. XQ138AS-EVM 开发套件简介

1.1 XQ138AS-EVM 简介

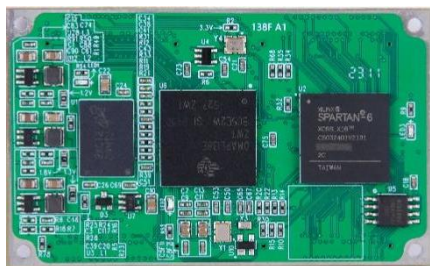


图 1 XQ138F 核心板正面



图 2 XQ138F 核心板背面



图 3 XQ138AS-EVM 底板正面



图 4 XQ138AS-EVM 正面

XQ138AS-EVM 是基于 **XQ138F 核心板**（OMAPL138+Xilinx FPGA）开发的 DSP+ARM+FPGA 三核评估套件，用户可以采用该开发套件进行项目前期的验证和评估，也可以直接用来开发自己的产品。

XQ138AS-EVM 提供底板可编辑的原理图，PCB 图。底板设计资料完全开放，供用户设计参考。除此之外，还提供 UBL 源码、Uboot 源码、NAND 烧录工程源码、内核源码、内核驱动源码、双核通信例程、丰富的 demo、完整的开发工具包以及丰富详尽的开发文档。

经验丰富的技术团队为用户提供从硬件到驱动、应用软件的技术支持，帮助用户快捷地开发自己的产品，降低产品的开发周期和风险，节约成本，加快产品的上市时间。

1.1.1 XQ138F 核心板

- 核心板设计简约，尺寸小，72mm * 44mm。
- 接口丰富，引出了全部引脚，最大范围的满足了用户的扩展需求。
- 八层板，沉金工艺，工业级设计。
- 注重 EMC，抗干扰能力强。
- 可靠的板对板接插件，保证信号完整性。
- 低功耗设计，发热量小。
- 核心板经过大量的测试，性能稳定，能满足复杂工业场合的应用需求。
- 工业级处理器，频率 456M Hz，强大的定点/浮点处理能力。
- 512MB 工业级 NAND FLASH。
- 128/256MB 工业级 DDR2 可选。
- FPGA 标配为 Spartan-6 系列芯片 XC6SL16，可升级至 XC6SL45。

1.1.2 XQ138AS-EVM 底板

- 底板资源丰富，集成了 SATA、SD 卡、USB OTG、USB HOST、UART、双网络（1 个千兆、1 个百兆）、2 路 RS485、2 路 RS232、1 路 CAN、1 路 ADC、2 路 DAC、RTC、LCD、数码管等，引出了 MCASP、MCBSP、uPP、SPI、EMIFA、I2C 等接口，方便用户扩展。
- 支持 7 寸和 5 寸两种型号的触摸显示屏，用户可选配。



- 免费赠送多种开发配件，性价比高。
- 开发资料齐全，提供完整的开发包，丰富的 demo，详尽的开发文档，大型的综合例程等，降低了开发难度，用户开发更快捷。

广州星嵌电子科技有限公司

2. 硬件资源

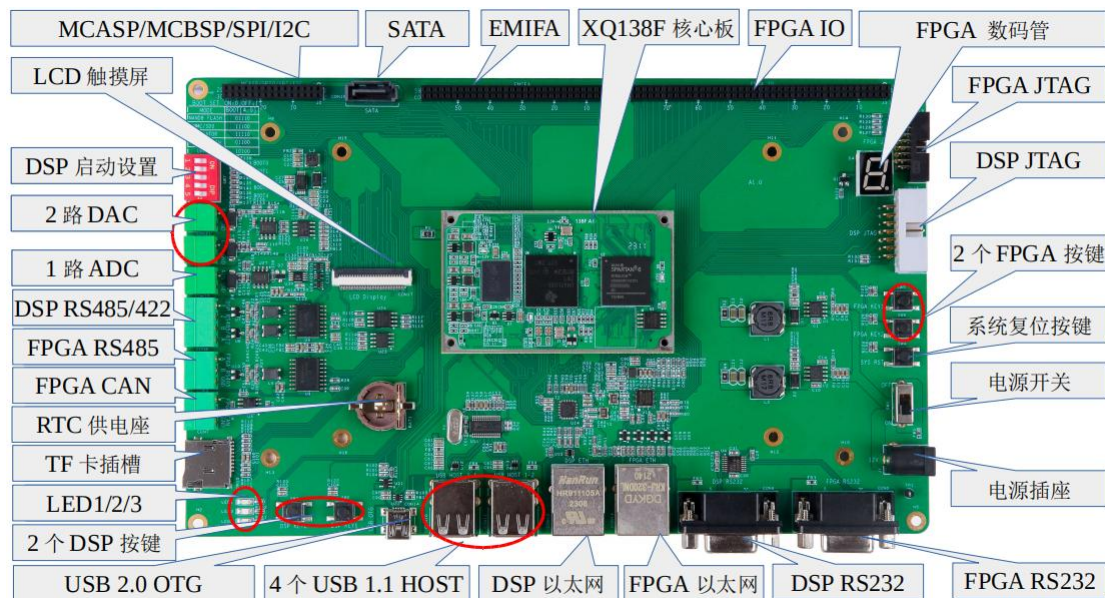


图 6 TB138AS-EVM 硬件资源框图

项目	说明
CPU	OMAPL138(TMS320C6748+ARM926EJ-S), 频率最高达 456M
FPGA	Xilinx Spantan-6 FPGA
内存	128MB 工业级 DDR2(256MB 可选)
存储	4Gb 工业级 NAND FLASH, 用于 DSP 存储。 64Mb 工业级 SPI FLASH, 用于 FPGA 配置。
板对板连接器	2 个 80pin 0.5mm 间距的母座, 2 个 80 pin 0.5mm 间距的公座
DSP 仿真器接口	1 个 14Pin JTAG 接口
FPGA 调试接口	1 个 14Pin JTAG 接口
SATA 接口	1 个 7pin SATA 硬盘接口
双网络	OMAPL138 端 1 个 10/100M bps 自适应 RJ45 网络接口; FPGA 端 1 个 10/100/1000M bps 自适应 RJ45 网络接口。
RTC	1 个 RTC 供电座, 使用 3.3V 纽扣电池供电
按键	1 个 DSP 复位按键, 2 个 DSP GPIO 按键, 2 个 FPGA IO 按键
显示	1 个 LCD 触摸屏接口, 0.5mm 间距, 40Pin
启动设置	1 个 5bit 的拨码开关, 用于 OMAPL138 启动选择
USB	4 个 USB 1.1 HOST 接口, 通过 USB HUB 扩展实现; 1 个 USB 2.0 OTG 接口。
RS232	1 个 DSP RS232 电平的串口; 1 个 FPGA RS232 电平的串口。
RS485/422	1 个 DSP RS485/422 电平的串口; 1 个 FPGA RS485 电平的串口。
CAN	1 个 FPGA CAN 接口
ADC	1 路 ADC 精度: 12-bit; 输入电压范围: 0~10V; 采样率: 500KSPS。
DAC	2 路 DAC 精度: 12-bit, 数字编码值范围 0~4095; 输出电压范围: ①0~8.192V (x1 增益模式, 支持所有数字编码 (0~4095)), ②0~13.2V (x2 增益模式, 由于 DAC 限制输出不能

	<p>超过 VDD，故只支持部分编码（0~3300，十六进制值 0~CE4），编程时需要注意）；</p> <p>输出稳定时间：4.5us；</p> <p>用户接口：SPI 接口，SPI 时钟最高 20MHz。</p>
TF 卡	1 个 TF 卡插槽
LED	<p>核心板 LED 灯（3 个）：1 个红色的 LED 电源指示灯 LED1；1 个 DSP LED 灯 LED2；1 个 FPGA LED 灯 LED3；</p> <p>底板 LED 灯（3 个）：1 个红色的 LED 电源指示灯 LED1；1 个 DSP LED 灯 LED2；1 个 FPGA LED 灯 LED3；</p>
FRAM	1 片铁电存储器，存取速度比 E2PROM 更快，写操作之前无需先擦除
数码管	1 个 8 段高亮数码管
测试点	1 个接地柱，用于示波器接地，方便信号测量
电源开关	1 个拨动电源开关
电源接口	1 个 DC 电源插座，外径 5.5mm，内径 2.1mm
扩展 IO	30/60/80 pin 2.0 间距的母座各 1 个（共 3 个），引出了 EMIFA，MCASP，MCBSP，SPI，I2C，FPGA IO 等扩展信号。

3. 硬件详述

3.1 OMAPL138

OMAPL138 是德州仪器(TI)推出一款基于 TMS320C6748 和 ARM926EJ-S 的异构双核处理器。

TMS320C6748 可高性能的实现高精度、高动态范围的定点/浮点运算，更好的支持实时系统性能。在 456MHz 的工作频率下，高达 3648/2746 MIPS(每秒百万条指令)/MFLOPS(每秒百万个浮点运算)。

ARM926EJ-S 可高度灵活地添加直观易用的人机界面、触摸屏或网络功能，可通过 Linux、VxWorks、WinCE 等操作系统实现更高级的系统控制。OMAP-L138 DSP + ARM 处理器总功率为 480mW，睡眠模式功耗为 11mW。

OMAPL138 系统框图如图 8 所示。

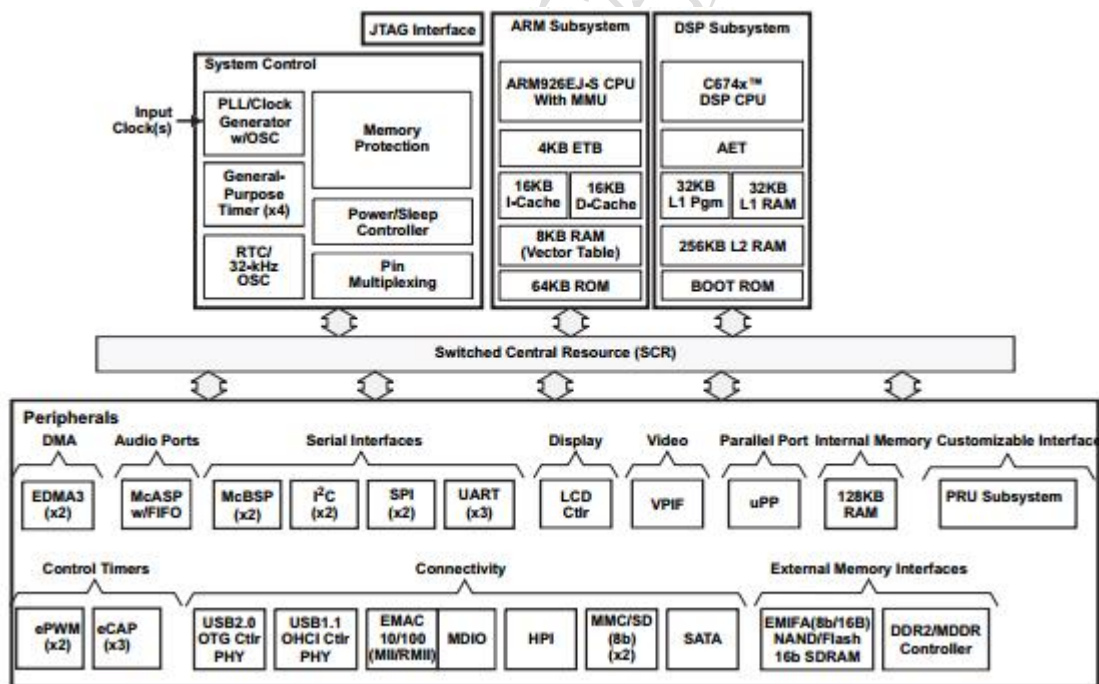


图 7 OMAPL138 功能框图

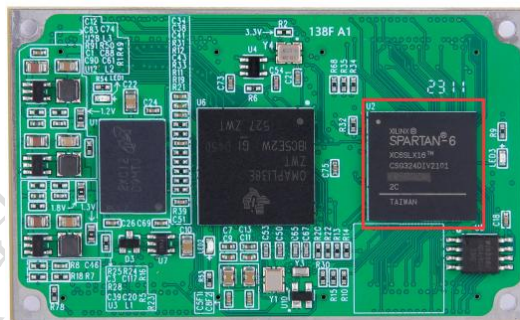
3.2 Spartan-6

Spartan-6 FPGA 为 Xilinx 的低成本、低功耗 FPGA。第六代 Spartan 系列基于低功耗 45nm、9 金属铜层、双栅极氧化层工艺技术，以及高级功耗管理技术。此系列含最多 150000 个逻辑单元、集成式 PCI Express 模块、高级存储器支持、250Mhz DSP Slice 和 3.125Gbps 低功耗收发器。

XQ138F 核心板标配为 Spartan-6 系列芯片 XC6SL16，可升级至 XC6SL45。XC6SLX16 和 XC6SLX45 的封装组合及资源如下表所列。

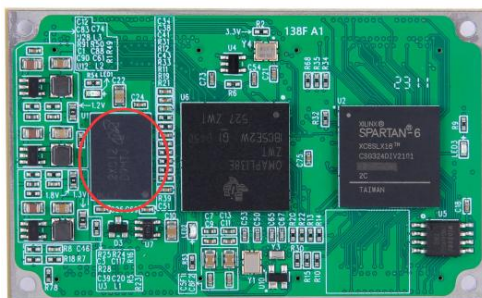
器件	逻辑单元	可配置逻辑模块			DSP48A Slices	Block RAM 模块		CMT 数量	存储器控制模块	总 I/O BANK 数	用户 IO 数
		Slices	触发器	最大分布式 RAM(Kb)		18Kb	最大 (Kb)				
XC6SLX16	14,579	2,278	18,244	136	32	32	576	232	2	4	232
XC6SLX45	43,661	6,822	54,576	401	2,088	116	42,098	358	2	4	218

实物如下图所示。



3.3 DDR2 RAM

核心板上标配DDR2为128M Bytes(8 Meg x 16 x 8 banks),最大可升级至256M Bytes (16 Meg x 16 x 8 banks)。该器件与OMAPL138连接,用于数据缓存,如下图所示。



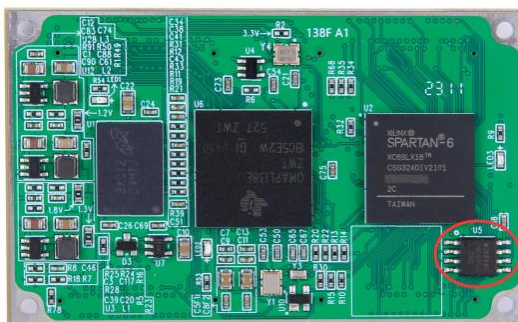
3.4 NAND FLASH

核心板上标配 NAND FLASH 为 512M Bytes, 该器件与 OMAPL138 连接, 用于程序和数据的非易失存储, 如下图所示。



3.5 SPI FLASH

核心板上标配 SPI FLASH 为 8M Bytes，该器件与 FPGA 连接，用于程序和数据非易失性存储，如下图所示。



3.6 电源

底板采用 12 直流稳压电源供电。供电座如下图所示。



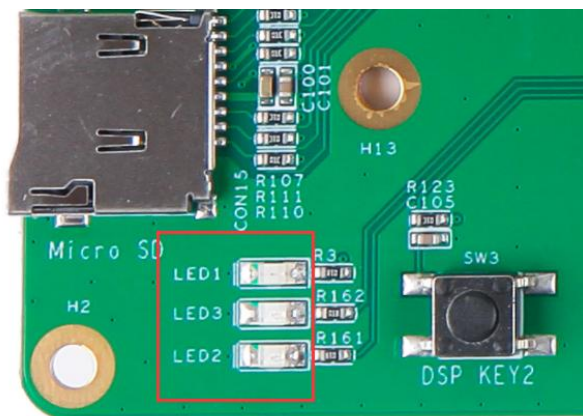
3.7 开关

底板电源开关 SW1 用于控制电源的通断，如下图所示。

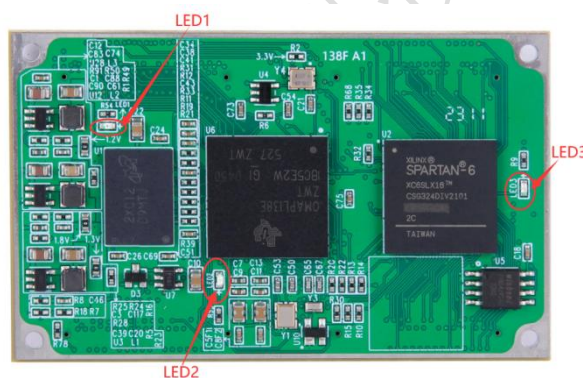


3.8 LED

底板上放置 3 个 LED：LED1 用于指示上电正常；LED2 用作 DSP 用户 LED 灯；LED3 用作 FPGA 用户 LED 灯，如下图所示：



核心板上放置 3 个 LED：LED1 用于指示上电正常；LED2 用作 DSP 用户 LED 灯；LED3 用作 FPGA 用户 LED 灯，如下图所示：



3.9 JTAG

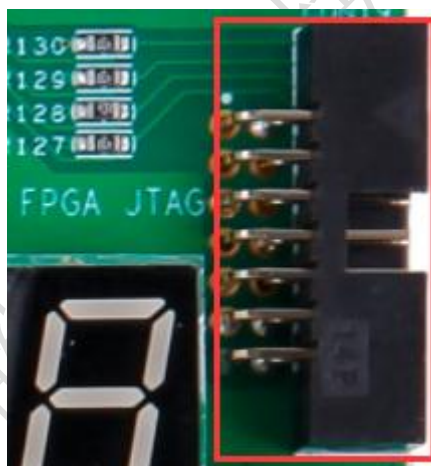
3.9.1 OMAPL138 JTAG

底板上放置 14P JTAG 座 CON18，用于下载调试 OMAPL138 程序，如下图所示。



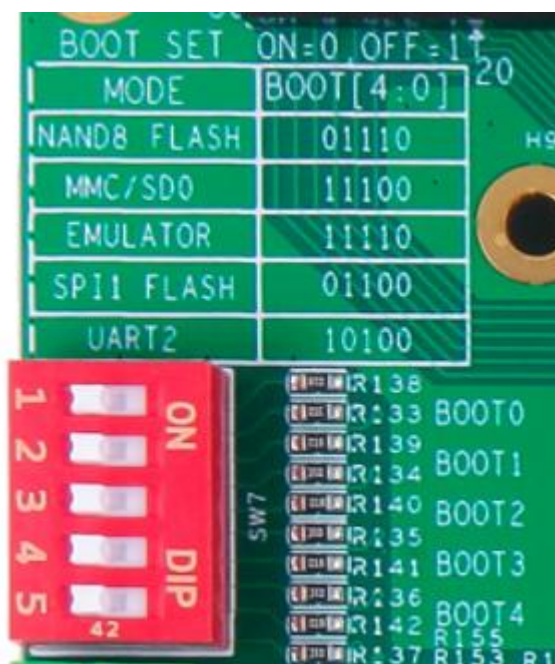
3.9.2 FPGA JTAG

底板上放置 14P JTAG 座 CON19，用于下载调试 FPGA 程序，如下图所示。



3.10 启动模式开关

底板上放置 5 位拨码开关 SW7，用于设置 OMAPL138 的启动模式，如下图所示。



3.11 RTC

底板上放置钮扣电池座 BAT1，为 RTC 提供后备电源，防止直流电源断电后 RTC 时钟丢失。钮扣电池座如下图所示。



3.12 RS232 串口

3.12.1 OMAPL138 RS232

底板上放置了 DB9 母座 CON6，引出 OMAPL138 UART2，RS232 电平，如下图所示。



3.12.2 FPGA RS232

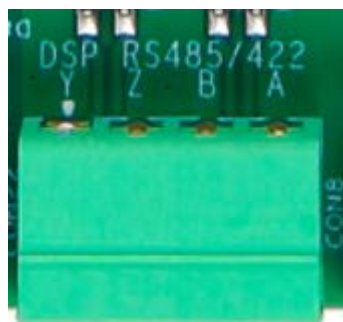
底板上放置了 DB9 母座 CON5，引出 FPGA 串口，RS232 电平，如下图所示。



3.13 RS485/422 串口

3.13.1 OMAPL138 RS485/422

底板上放置了 1 个 4pin 3.5mm 绿色端子 CON8，引出 OMAPL138 UART1，RS485/422 电平，如下图所示。



3.13.2 FPGA RS485

底板上放置了 1 个 3pin 3.5mm 绿色端子 CON9，引出 FPGA 串口，RS485 电平，如下图所示。



3.14 CAN 接口

底板上放置了 1 个 3pin 3.5mm 绿色端子 CON7，引出 FPGA CAN 接口，如下图所示。



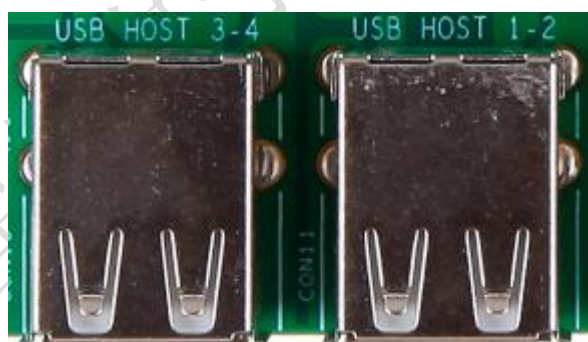
3.15 双网口

底板上放置了 2 个 RJ45 座，带 LED 灯和变压器，引出 OMAPL138 和 FPGA 的网口，如下图所示。



3.16 USB HOST

底板上放置了两个双层 USB 座 CON10 和 CON11 引出 OMAPL138 的 USB HOST，可连接 U 盘、USB 声卡等外设，如下图所示。



3.17 USB OTG

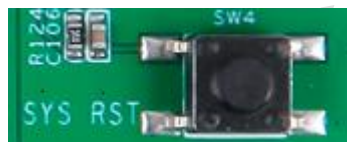
底板上放置了 Mini-B USB 座 CON14，引出 OMAPL138 的 USB OTG，可连接 U 盘、USB 声卡等外设，也可以作为从设备被访问，如下图所示。



3.18 按键

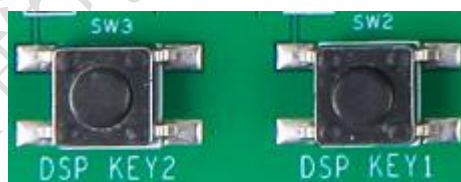
3.18.1 OMAPL138 复位

底板上放置了一只按键 SW4，引出 OMAPL138 的复位输入，用于复位 OMAPL138，按键如下图所示。



3.18.2 OMAPL138 GPIO

底板上放置了两只按键 SW2 和 SW3，引出 OMAPL138 的 GPIO，可以触发外部中断，按键如下图所示。



3.18.3 FPGA GPIO

底板上放置了两只按键 SW5 和 SW6，引出 FPGA 的 GPIO，可以触发外部中断或者用作 FPGA 程序的复位输入，按键如下图所示。



3.19 TF 卡

底板上放置了 TF 卡座 CON15，连接 OMAPL138 的 MMCSDB 接口，支持 TF 卡存储，如下图所示。



3.20 SATA

底板上放置了 1 个 7-Pin SATA 座 CON16，可外接 SATA 硬盘，如下图所示。



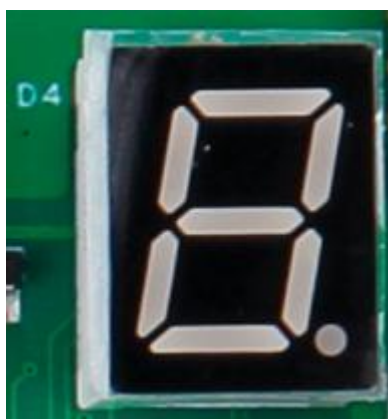
3.21 LCD 触摸屏

底板上放置了 FPC 座 CON17，集成了 LCD 信号线和触摸屏信号线，支持 7 吋 LCD 触摸屏，如下图所示。



3.22 数码管

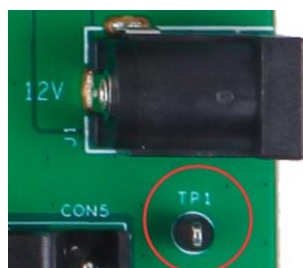
底板上放置了一位 8 段式数码管 D4，与 FPGA 的 IO 连接，如下图所示。



3.23 测试点

3.23.1 接地测试点

底板上放置了接地测试点 TP1，方便示波器、万用表等测试设备的接地连接，如下图所示。

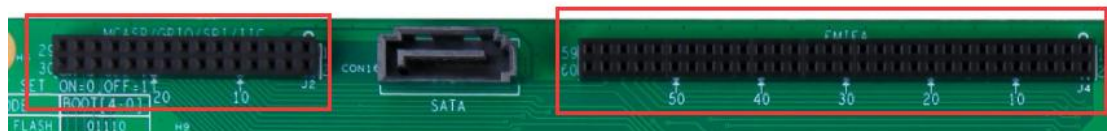


3.24 扩展引脚

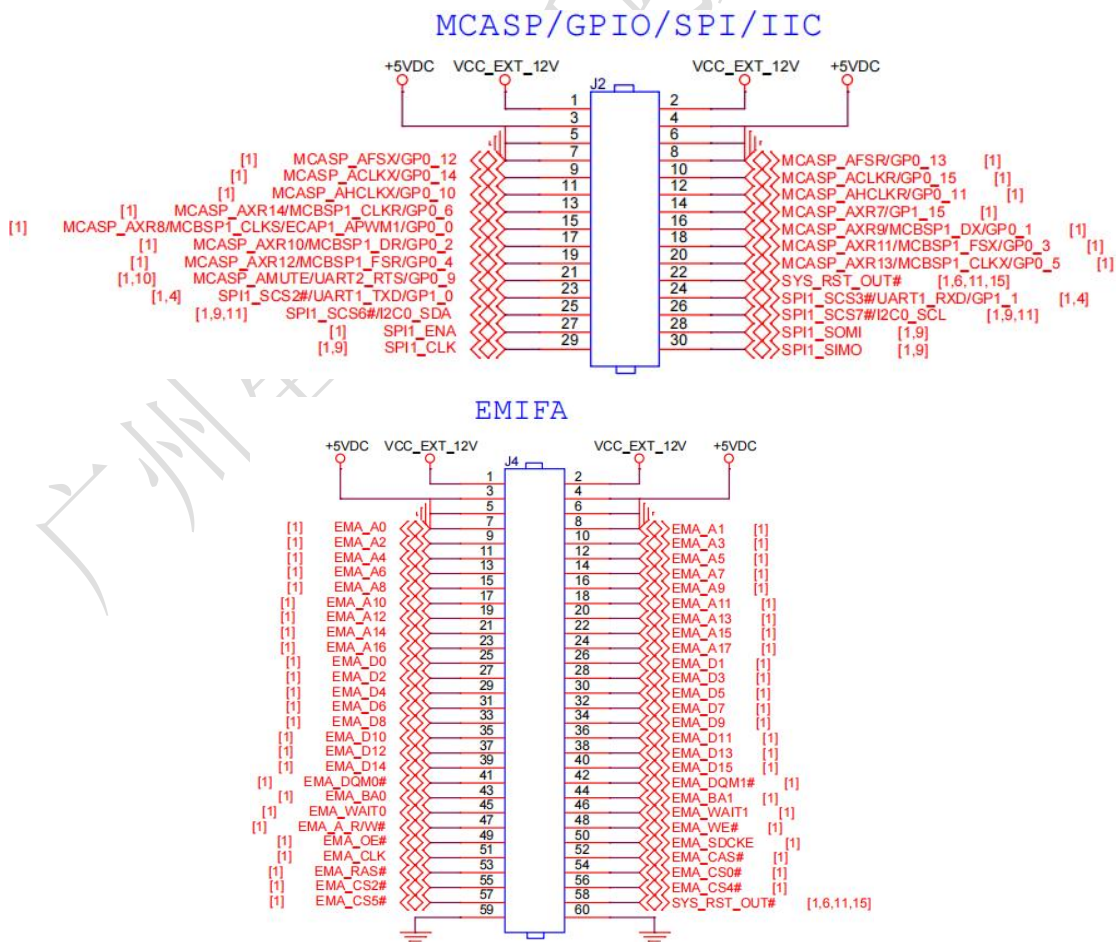
底板采用了 1 个 30 pin, 1 个 60 pin 以及 1 个 80 pin, 0.5mm 间距的底座 (共 3 个), 引出了 170 个引脚, 其中有电源和地引脚 20 个, OMAPL138 引脚 76 个, FPGA IO 74 个, 每一个扩展接口上提供 12V、5V 供电, 方便扩展外设供电。

3.24.1 OMAPL138 扩展引脚

OMAPL138 引出的引脚, 除了电源和地外, 还包含 EMIFA/MCASP/MCBSP/SPI/IIC 等功能引脚, 理论上都可以复用为 GPIO 来使用, 实物如下图所示。



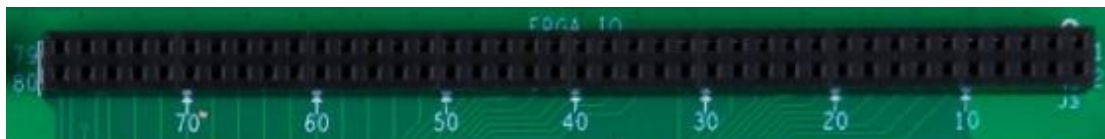
引脚原理图如下图所示:



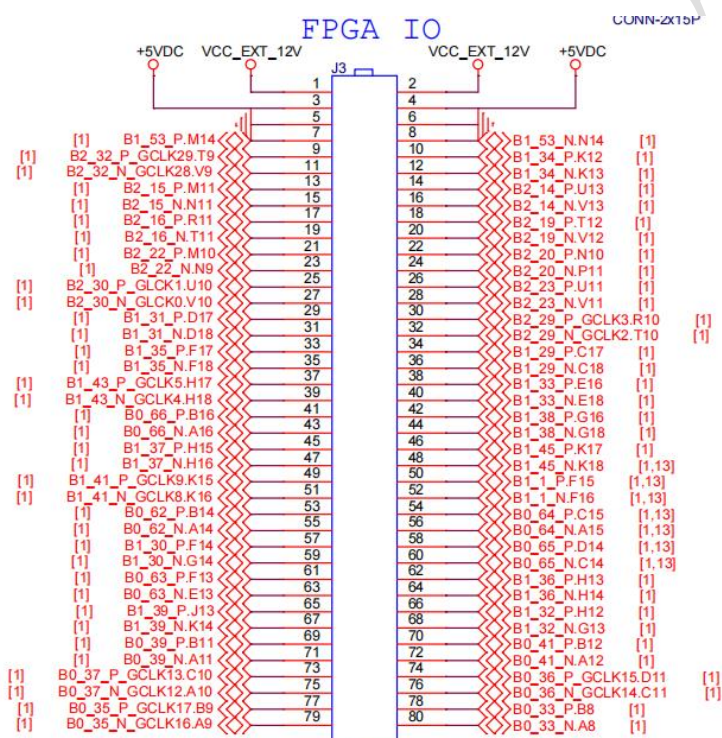
EMIFA/MCASP/MCBSP/SPI/IIC 扩展信号

3.2.4.2 FPGA 扩展引脚

FPGA 引出的引脚，除了电源和地外，还包含 74 个 IO 引脚，这些引脚大部分都以差分对引出，实物如下图所示：



引脚原理图如下图所示：



FPGA IO 扩展信号

4. 机械尺寸

- PCB 尺寸：230.00mm * 142.00mm
- 安装孔数量：16 个
- 安装孔尺寸：
 - 中间 4 个用于固定核心板，直径 2.21mm
 - 其它 12 个，直径 3.20mm

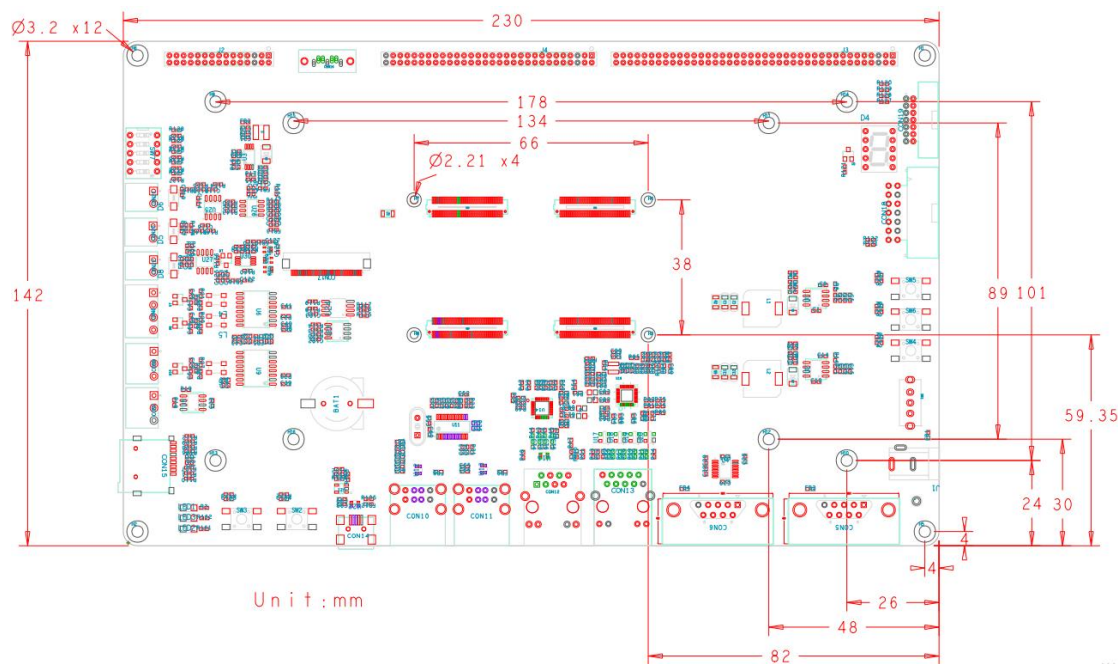


图 8 XQ138AS-EVM 底板机械尺图

5. 更多帮助

电话：18903003561

邮箱：allen@xines.cn

官网：www.xines.cn

公众号：星嵌电子

