

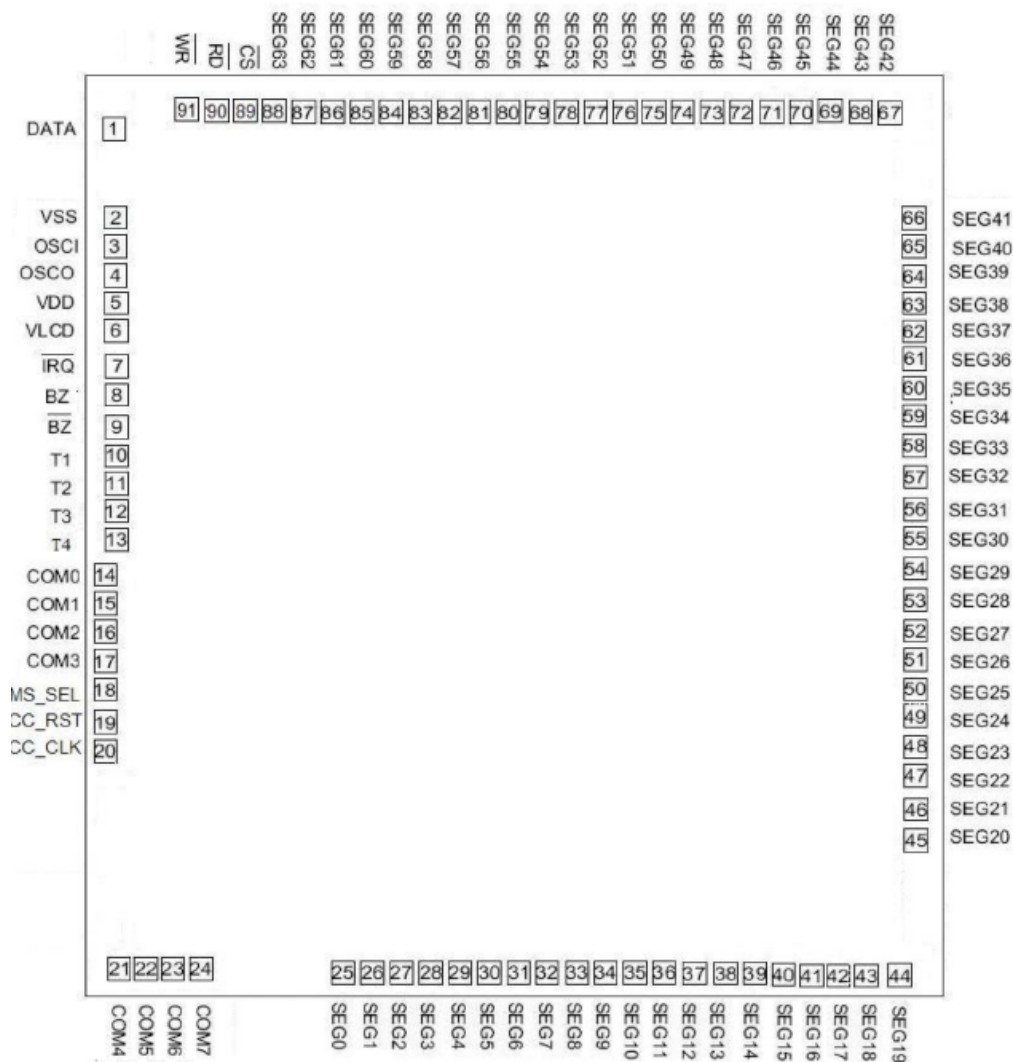
● 特色.

- 工作电压：2.4V~5.2V
- 内建256KHz RC oscillator
- 提供 1/4 偏压 1/8 COM 周期
- 64x8 LCD驱动器
- 内建 64x8 bit 显示内存
- 3线或4线通信接口
- 软件程控
- 资料及指令模式
- 自动增加读写地址
- VLCD 脚位可用来调整LCD输出电压
- 内建电阻式偏压产生线路
- 8种WDT的基频选择
- 定时器及WDT的溢位输出
- 可外接32.768KHz石英震荡器或256KHz频率
- 两种蜂鸣器频率 (2KHz/4KHz)
- 内建 time base generator 以及 WDT
- Time base or WDT 溢位输出

● 概述

VK1625B是一个64x8的LCD驱动器. 可软件程控使其适用于多样化的LCD应用线路. 仅用到3至4条讯号线便可控制LCD驱动器,除此之外亦可介由指令使其进入省电模式

压焊点示意图

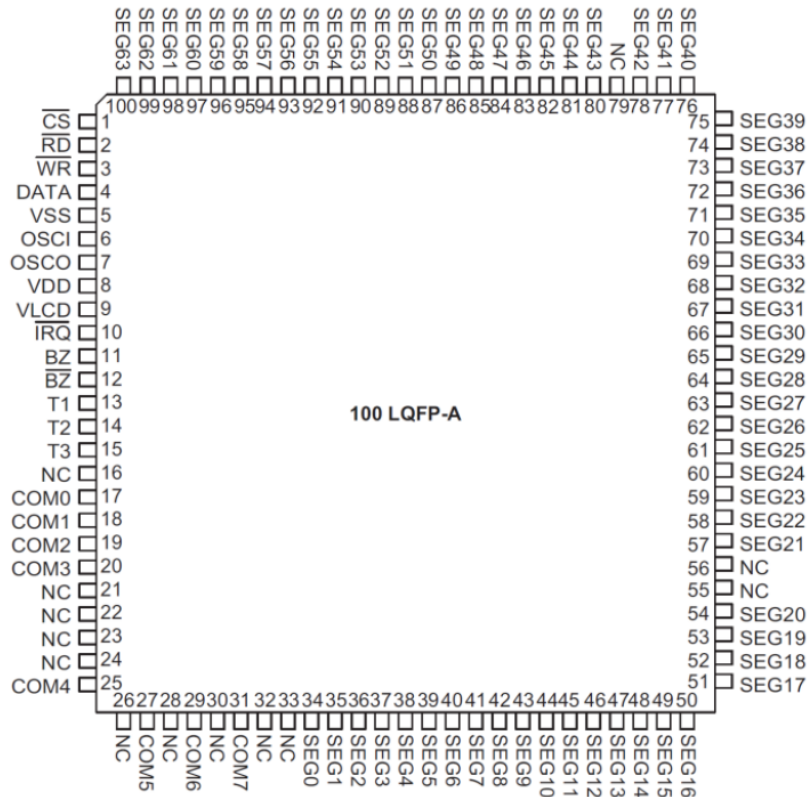


芯片衬底接VDD

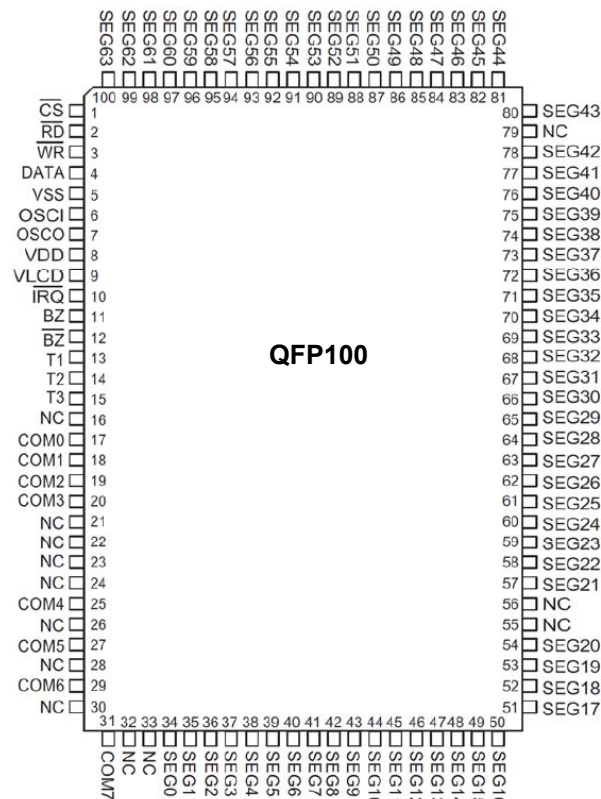
压焊点坐标(坐标原点在芯片中心, 单位: μm)

No.	Pin Name	X	Y	No.	Pin Name	X	Y	No.	Pin Name	X	Y
1	DATA	95.0	2778.1	32	SEG[7]	1933.5	53.5	63	SEG[38]	3309.1	2401.1
2	VSS	95.0	2589.2	33	SEG[8]	2043.5	53.5	64	SEG[39]	3309.1	2511.1
3	XIN_INDR	95.0	2479.2	34	SEG[9]	2153.5	53.5	65	SEG[40]	3309.1	2621.1
4	XOUT_ELR	95.0	2369.2	35	SEG[10]	2263.5	53.5	66	SEG[41]	3309.1	2731.1
5	VDD	95.0	2259.2	36	SEG[11]	2373.5	53.5	67	SEG[42]	2955.0	2799.1
6	VLCD	95.0	2149.2	37	SEG[12]	2483.5	53.5	68	SEG[43]	2845.0	2799.1
7	IRQB	93.5	2039.2	38	SEG[13]	2593.5	53.5	69	SEG[44]	2735.0	2799.1
8	IND_BZ	93.5	1923.2	39	SEG[14]	2703.5	53.5	70	SEG[45]	2625.0	2799.1
9	EL_BZB	93.5	1813.2	40	SEG[15]	2813.5	53.5	71	SEG[46]	2515.0	2799.1
10	T1	95.0	1690.2	41	SEG[16]	2923.5	53.5	72	SEG[47]	2405.0	2799.1
11	T2	95.0	1580.2	42	SEG[17]	3033.5	53.5	73	SEG[48]	2295.0	2799.1
12	T3	95.0	1470.2	43	SEG[18]	3143.5	53.5	74	SEG[49]	2185.0	2799.1
13	T4	95.0	1360.2	44	SEG[19]	3253.5	53.5	75	SEG[50]	2075.0	2799.1
14	COM[0]	53.5	1215.1	45	SEG[20]	3309.1	421.1	76	SEG[51]	1965.0	2799.1
15	COM[1]	53.5	1105.1	46	SEG[21]	3309.1	531.1	77	SEG[52]	1855.0	2799.1
16	COM[2]	53.5	995.1	47	SEG[22]	3309.1	641.1	78	SEG[53]	1745.0	2799.1
17	COM[3]	53.5	885.1	48	SEG[23]	3309.1	751.1	79	SEG[54]	1635.0	2799.1
18	MS_SEL	55.0	775.1	49	SEG[24]	3309.1	861.1	80	SEG[55]	1525.0	2799.1
19	CC_RST	53.5	665.1	50	SEG[25]	3309.1	971.1	81	SEG[56]	1415.0	2799.1
20	CC_CLK	53.5	555.1	51	SEG[26]	3309.1	1081.1	82	SEG[57]	1305.0	2799.1
21	COM[4]	126.3	53.5	52	SEG[27]	3309.1	1191.1	83	SEG[58]	1195.0	2799.1
22	COM[5]	236.3	53.5	53	SEG[28]	3309.1	1301.1	84	SEG[59]	1085.0	2799.1
23	COM[6]	346.3	53.5	54	SEG[29]	3309.1	1411.1	85	SEG[60]	975.0	2799.1
24	COM[7]	456.3	53.5	55	SEG[30]	3309.1	1521.1	86	SEG[61]	865.0	2799.1
25	SEG[0]	1163.5	53.5	56	SEG[31]	3309.1	1631.1	87	SEG[62]	755.0	2799.1
26	SEG[1]	1273.5	53.5	57	SEG[32]	3309.1	1741.1	88	SEG[63]	645.0	2799.1
27	SEG[2]	1383.5	53.5	58	SEG[33]	3309.1	1851.1	89	CSB	520.4	2801.1
28	SEG[3]	1493.5	53.5	59	SEG[34]	3309.1	1961.1	90	RDB	410.4	2801.1
29	SEG[4]	1603.5	53.5	60	SEG[35]	3309.1	2071.1	91	WRB	300.4	2801.1
30	SEG[5]	1713.5	53.5	61	SEG[36]	3309.1	2181.1				
31	SEG[6]	1823.5	53.5	62	SEG[37]	3309.1	2291.1				

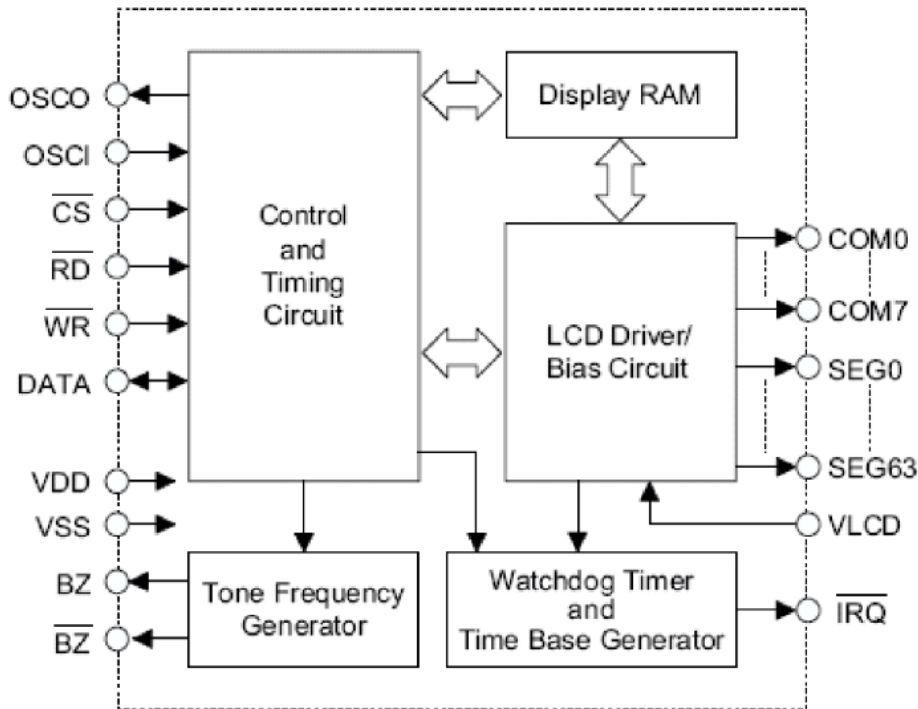
- LQFP100 脚位图
(14.0mm x 14.0mm PP=0.5mm) ·



- QFP100 脚位图
(20.0mm x 14.0mm PP=0.65mm)



功能框图



Note: CSB: 芯片致能
WRB, DATA: 控制讯号线
COM0~COM7, SEG0~SEG63: LCD 输出

● 脚位描述

Pad No.	Pad Name	I/O	Function
1	CSB	I	芯片的致能信号,内有拉高电阻 当致能信号为高准位时,输入资料会被重置
2	RDB	I	当信号为正缘时,输出RAM的资料内容,内部有拉高电阻.
3	WRB	I	当信号为正缘时,锁定DATA的资料内容,内部有拉高电阻.
4	DATA	I/O	串行资料输入,内部有拉高电阻
5	VSS	-	负电位电源输入
6	OSCI	I	震荡器输入,连接至32KHz 的震荡器以产生系统的时钟. 当使用内部的RC震荡器时,此两脚可以空接.
7	OSCO	O	
8	VDD	-	正电位电源输入
9	VLCD	I	LCD 电源输入调整
13-15	T1,T2,T3	I	未连接
11,12	IND_BZ, EL_BZB	O	蜂鸣器信号
17-20 25,27 29,31	COM0~COM7	O	LCD common 输出
34-54 57-78 80-100	SEG0~SEG63	O	LCD segment 输出

● 电气最大范围限制

供应电压		- 0.3V	~	5.5V
储存温度		- 50° $\varnothing$ SS	~	125°C
输入电压		- 0.3V	~	VDD + 0.3V
工作温度		- 40° C	~	85° C

● 直流电气参数

名称	符号	最小值	典型值	最大值	单位	测试条件	
						VDD	条件
工作电压	V _{DD}	2.7	—	5.2	V	—	—
工作电流	I _{DD1}	—	155	310	μ A	3V	无负载/LCD 打开
		—	260	420		5V	RC 振荡
工作电流	I _{DD2}	—	150	310	μ A	3V	无负载/LCD 打开
		—	250	420		5V	晶振
工作电流	I _{DD11}	—	8	30	μ A	3V	无负载/LCD 关闭
		—	20	60		5V	RC 振荡
工作电流	I _{DD22}	—	—	20	μ A	3V	无负载/LCD 关闭
		—	—	35		5V	晶振
等待电流	I _{STB}	—	1	10	μ A	3V	无负载
		—	2	20		5V	省电模式
输入低电压	V _{IL}	0	—	0.6	V	3V	DATA _i /WR _i /CS _i /RD _i
		0	—	1.0		5V	
输入高电压	V _{IH}	2.4	—	3	V	3V	DATA _i /WR _i /CS _i /RD _i
		4.0	—	5		5V	
BZ, $\overline{\text{BZ}}$, $\overline{\text{IRQ}}$	I _{OL1}	0.9	1.8	—	mA	3V	V _{OL} =0.3V
		1.7	3	—		5V	V _{OL} =0.5V
BZ, $\overline{\text{BZ}}$	I _{OH1}	-0.9	-1.8	—	mA	3V	V _{OH} =2.7V
		-1.7	-3	—		5V	V _{OH} =4.5V
数据	I _{OL1}	0.9	1.8	—	mA	3V	V _{OL} =0.3V
		1.7	3	—		5V	V _{OL} =0.5V
数据	I _{OH1}	-0.9	-1.8	—	mA	3V	V _{OH} =2.7V
		-1.7	-3	—		5V	V _{OH} =4.5V
LCD 公共端接收电流	I _{OL2}	80	160	—	μ A	3V	V _{OL} =0.3V
		180	360	—		5V	V _{OL} =0.5V
LCD 公共端发送电流	I _{OH2}	-40	-80	—	μ A	3V	V _{OH} =2.7V
		-90	-180	—		5V	V _{OH} =4.5V
LCD SEG 端接收电流	I _{OL3}	50	100	—	μ A	3V	V _{OL} =0.3V
		120	240	—		5V	V _{OL} =0.5V
LCD SEG 端发送电流	I _{OH3}	-30	-60	—	μ A	3V	V _{OH} =2.7V
		-70	-140	—		5V	V _{OH} =4.5V
上拉电阻	R _{PH}	100	200	300	k Ω	3V	DATA _i /WR _i /CS _i /RD _i
		50	100	150		5V	

● 交流电器参数

名称	符号	最小值	典型值	最大值	单位	测试条件	
						VDD	条件
系统时钟	f_{SYS1}	22	32	40	kHz	3V	RC 振荡
		24	32	40		5V	
系统时钟	f_{SYS2}	—	32	—	kHz	3V	外部时钟
		—	32	—		5V	
LCD 模块频率	f_{LCD1}	44	64	80	Hz	3V	RC 振荡
		48	64	80		5V	
LCD 模块频率	f_{LCD2}	—	64	—	Hz	3V	外部时钟
		—	64	—		5V	
LCD 公共端周期	t_{COM}	—	n/f_{LCD}	—	sec	—	N: 公共端个数
串行数据时钟 ($\overline{WR}$ 端)	F_{CLK1}	—	—	150	kHz	3V	占空比周期 50%
		—	—	300		5V	
串行数据时钟 ($\overline{RD}$ 端)	F_{CLK2}	—	—	75	kHz	3V	占空比周期 50%
		—	—	150		5V	
串行接口复位脉宽	t_{CS}	—	250	—	ns	—	/CS
$\overline{WR}$, $\overline{RD}$ 输入脉宽	t_{CLK}	3.34	—	—	μs	3V	写模式
		6.67	—	—			读模式
		1.67	—	—	μs	5V	写模式
		3.34	—	—			读模式
上升/下降时间串行数据时宽	t_r, t_f	—	120	—	ns	3V	—
						5V	
数据到 $\overline{WR}$, $\overline{RD}$ 时宽的设置时间	t_{su}	—	120	—	ns	3V	—
						5V	
数据到 $\overline{WR}$, $\overline{RD}$ 时宽的保持时间	t_h	—	120	—	ns	3V	—
						5V	
$\overline{CS}$ 到 $\overline{WR}$, $\overline{RD}$ 时宽的设置时间	t_{su1}	—	100	—	ns	3V	—
						5V	
$\overline{CS}$ 到 $\overline{WR}$, $\overline{RD}$ 时宽的保持时间	t_{h1}	—	100	—	ns	3V	—
						5V	

● 功能描述

显示内存

显示内存共计可存 64x8 bits 资料。显示内存的资料可介由 WRITE 指令存入。以下是显示内存的资料与 common, segment 间的对照表

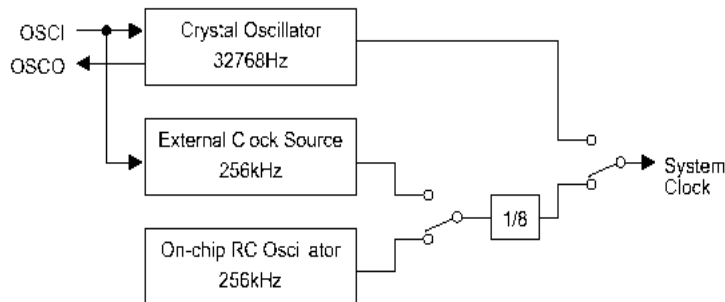
	COM7	COM6	COM5	COM4	COM3	COM2	COM1	COM0		
SEG0				1					0	
SEG1				3					2	
SEG2				5					4	
SEG3				7					6	
⋮			⋮	⋮			⋮		⋮	
SEG63				127					126	
	D3	D2	D1	D0	Addr Data	D3	D2	D1	D0	Addr Data

Data 4 Bits
(D3, D2, D1, D0)

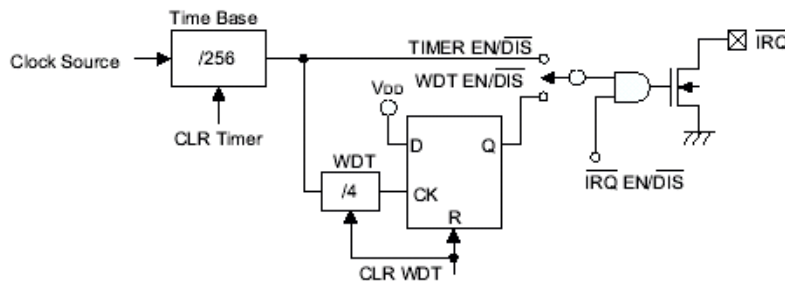
Address 7 Bits
(A6, A5, ..., A0)

系统振荡器

VK1625B系统的时脉是用以产生 common, segment所需的频率。系统时脉的来源为内建的RC oscillator (256 KHz), LCD OFF这个指令可用来将偏压线路关掉。



System oscillator configuration



Timer and WDT configurations

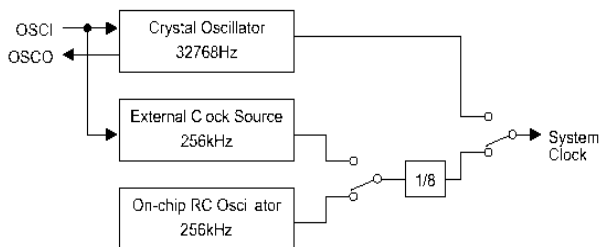
时基和看门狗时钟 (WDT)

Time base generator 是由 8 阶的计数器所组成, 其功能是用来产生正确的时基。The watch dog timer (WDT) 则是由 8 阶的计数器以及另外的 2 阶计数器共同组成, 其功能是中断控制器或其它副系统的不正常状态, 例如不想要的跳跃, 程序执行错误。The WDT time out 会设定内部的 WDT time out 旗标。Time base generator 以及 WDT time out 旗标的输出为 IRQ 这个讯号脚位。总共有 8 种不同的频率可供 Time base generator 以及 WDT 使用。

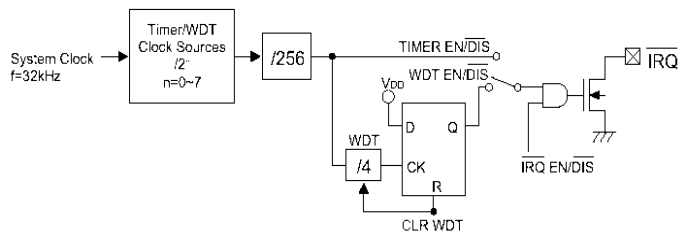
WDT 的输出频率为 $f_{WDT} = \frac{32KHz}{2^n}$ 方程式中的 n 范围从 0 到 7 可介由指令控制. 方程式中的 32 KHz 是

LCD 驱动器系统时脉的来源有 3 种:crystal oscillator of 32.768 KHz, 内建 RC chip oscillator (256 KHz), 或是 external frequency of 256 KHz. 使用与 Time base generator 以及 WDT 相关的指令时,须注意这两个功能共享一组 8 阶的计数器. 举例来说, 使用到 WDT DIS 也会把 time base generator 关掉,但是执行 WDT EN 指令同时致能 time base generator 以及 WDT. 执行 TIMER EN 这个指令后 WDT 与 IRQ 间的联机会呈断路而与 time base generator 的输出连接. WDT 可介由 CLR WDT 这个指令做清除的动作, time base generator 可介由 CLR

WDT 或 CLR TIMER 等两个指令做清除



System oscillator configuration



Timer and WDT configuration

CLR WDT 或 CLR TIMER 应该在WDT EN或TIMER EN等两个指令前执行. 执行IRQ EN前, 应该先执行 CLR WDT 或CLR TIMER. 从WDT 模式切换到time base 模式前应该先执行CLR TIMER. 一旦WDT time out 发生,IRQ 会持续在逻辑0 的准位直到执行CLR WDT 或 IRQ DIS. IRQ 输出可介由IRQ EN 或IRQ DIS 来致能或关闭. IRQ EN 可使得time base generator 或WDT time out 旗标的输出显示在IRQ 这个脚位上.

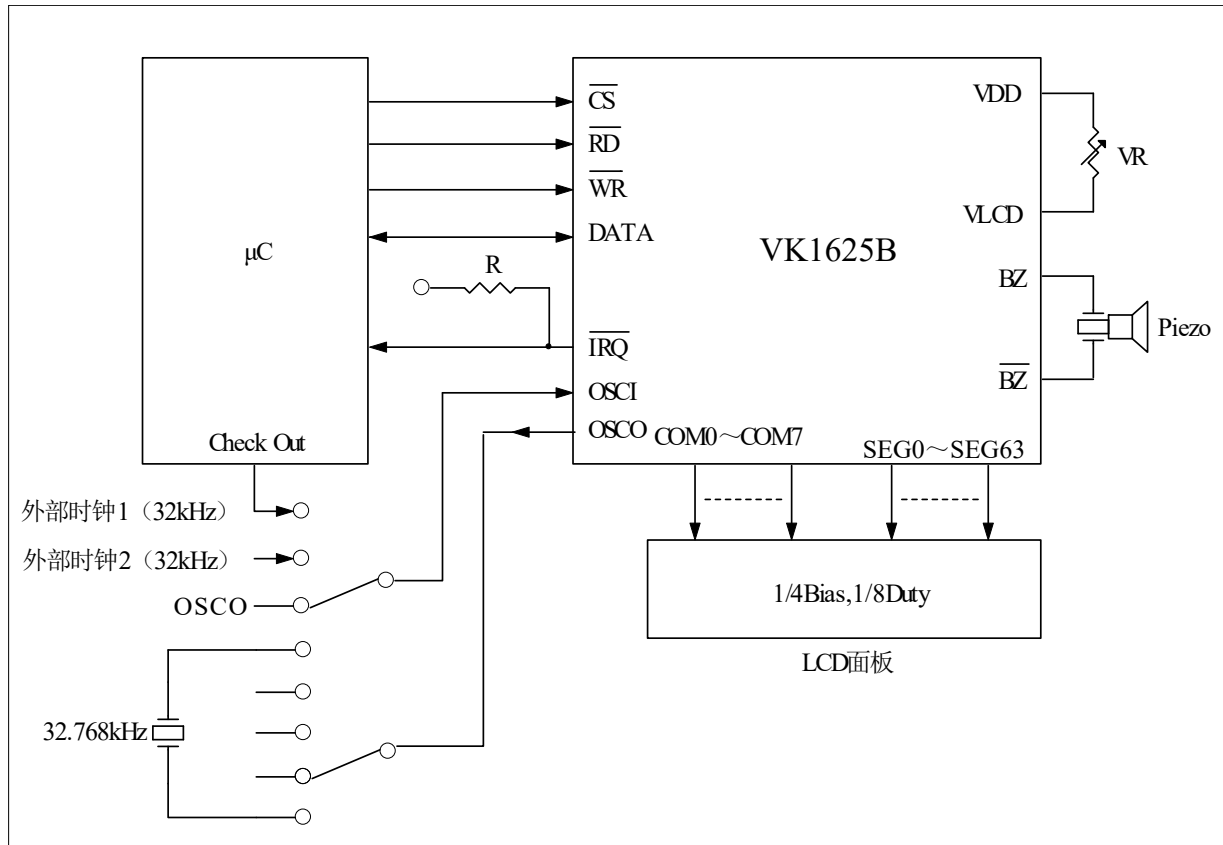
命令格式

VK1625B有二种模式,其中一种叫做命令模式.命令模式的ID为100.命令模式的指令包括了系统组态.,LCD 组态等等.资料模式为写.下列为资料模式和命令模式的 ID:

Operation	Mode	ID
READ	Data	1 1 0
WRITE	Data	1 0 1
READ-MODIFY-WRITE	Data	1 0 1
COMMAND	Command	1 0 0

命令模式在资料或者指令之前应该被发布.如果连续的命令已经被发布.命令模式 ID,即 1 0 0 可以被忽略.当系统在非连续的命令或者非连续的地址资料模式操作时.CS 脚应该被设定为"1".以前的操作模式也应该被重置.一旦 CS 脚回到"0"时.新的操作模式应该首先被发布

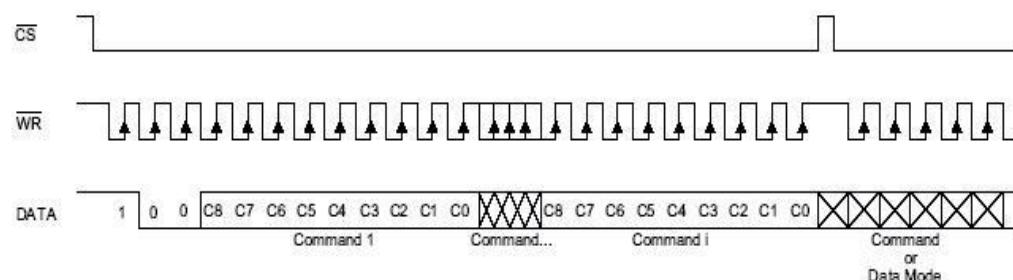
参考应用线路图



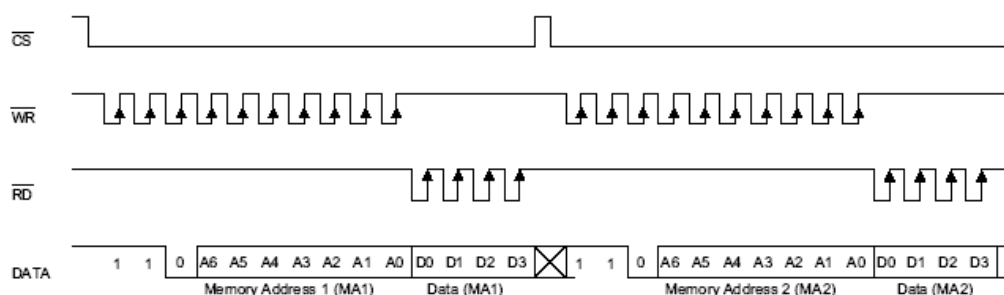
*注：此电路仅供参考

• 时序图

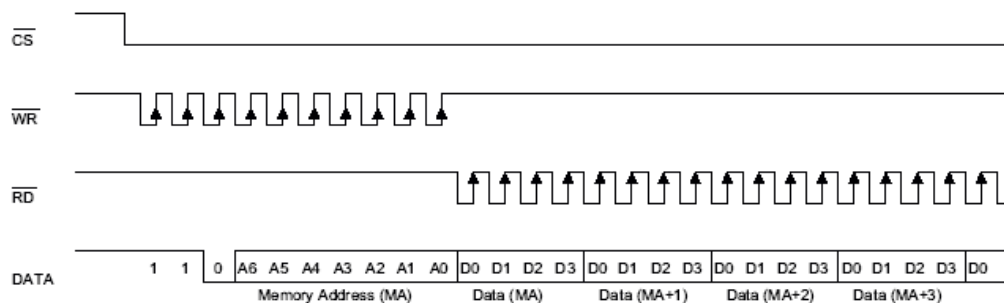
Command mode (command code : 1 0 0)



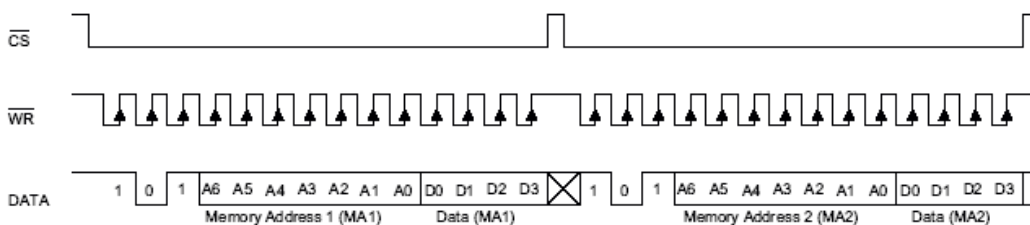
READ mode (command code : 1 1 0)



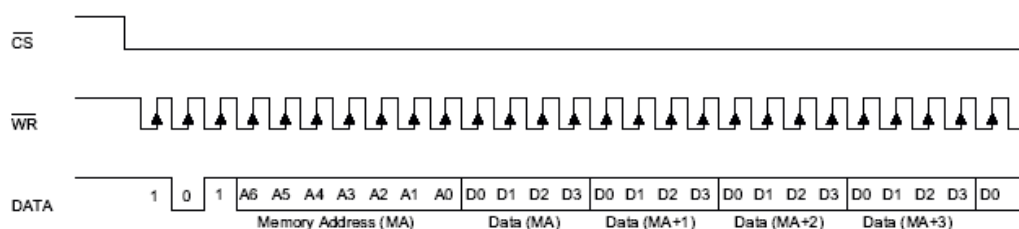
READ mode (successive address reading)



WRITE mode (command code : 1 0 1)



WRITE mode (successive address writing)

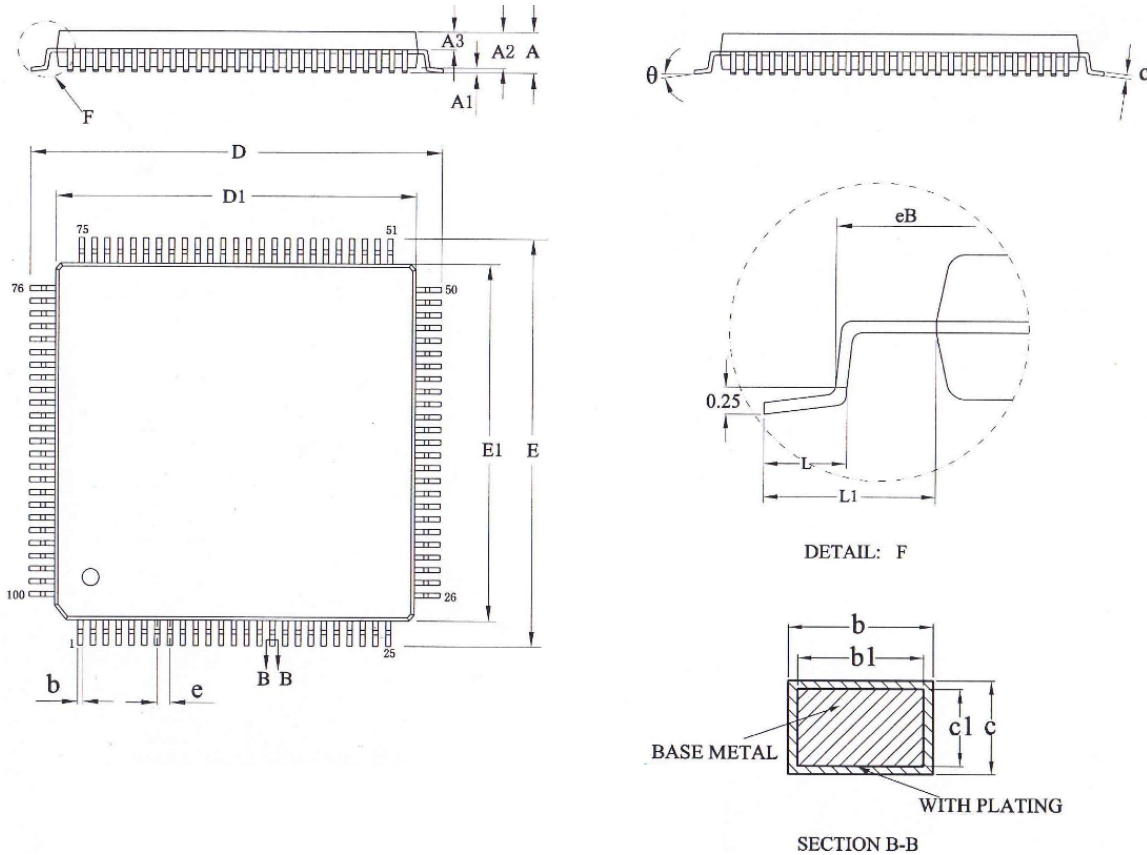


指令索引

Name	ID	Command Code	D/C	Function	Def.
READ	1 1 0	A6A5A4A3A2A1A0D0D1D2D3	D	从RAM读取资料	
WRITE	1 0 1	A6A5A4A3A2A1A0D0D1D2D3	D	从RAM写入资料	
READ-MODIFY-WRITE	1 0 1	A6A5A4A3A2A1A0D0D1D2D3	D	读取和写入资料到RAM	
SYS DIS	1 0 0	0000-0000-X	C	将系统振荡器和 LCD bias产生器关掉	
SYS EN	1 0 0	0000-0001-X	C	打开系统振荡器	
LCD OFF	1 0 0	0000-0010-X	C	关掉 LCD bias 产生器	Yes
LCD ON	1 0 0	0000-0011-X	C	打开 LCD bias 产生器	
TIMER DIS	1 0 0	0000-0100-X	C	不使 time base输出	
WDT DIS	1 0 0	0000-0101-X	C	不使 WDT 暂停旗标 输出	
TIMER EN	1 0 0	0000-0110-X	C	使 time base 输出	
WDT EN	1 0 0	0000-0111-X	C	使 WDT time-out flag 输出	
CLR TIMER	1 0 0	0000-1101-X	C	清除Time base 产生器	
CLR WDT	1 0 0	0000-1111-X	C	清除 WDT	
RC 256K	1 0 0	0001-10XX-X	C	系统时脉来自RC振荡	Yes
EXT 32K	1 0 0	0001-11XX-X	C	系统时脉来自外部振荡	
IRQ DIS	1 0 0	100X-0XXX-X	C	不使 IRQ 输出	Yes
IRQ EN	1 0 0	100X-1XXX-X	C	使 IRQ 输出	
F1	1 0 0	101X-X000-X	C	Time base/WDT时脉输出:1Hz 在暂停旗标之后: 4s	
F2	1 0 0	101X-X001-X	C	Time base/WDT 时脉输出:2Hz The WDT在 暂停旗标之后: 2s	
F4	1 0 0	101X-X010-X	C	Time base/WDT 时脉输出:4Hz 在暂停旗标之后: 1s	
F8	1 0 0	101X-X011-X	C	Time base/WDT 时脉输出: 8Hz 在暂停旗标之后: 1/2 s	
F16	1 0 0	101X-X100-X	C	Time base/WDT 时脉输出: 16Hz The WDT 在暂停旗标之后: 1/4 s	
F32	1 0 0	101X-X101-X	C	Time base/WDT 时脉输出: 32Hz 在暂停旗标之后: 1/8 s	
F64	1 0 0	101X-X110-X	C	Time base/WDT 时脉输出:64Hz 在暂停旗标之后: 1/16 s	
F128	1 0 0	101X-X111-X	C	Time base/WDT 时脉输出:128Hz 在暂停旗标之后: 1/32 s	Yes
TEST	1 0 0	1110-0000-X	C	测试模式.使用者不使用.	
NORMAL	1 0 0	1110-0011-X	C	标准模式	Yes

封装尺寸

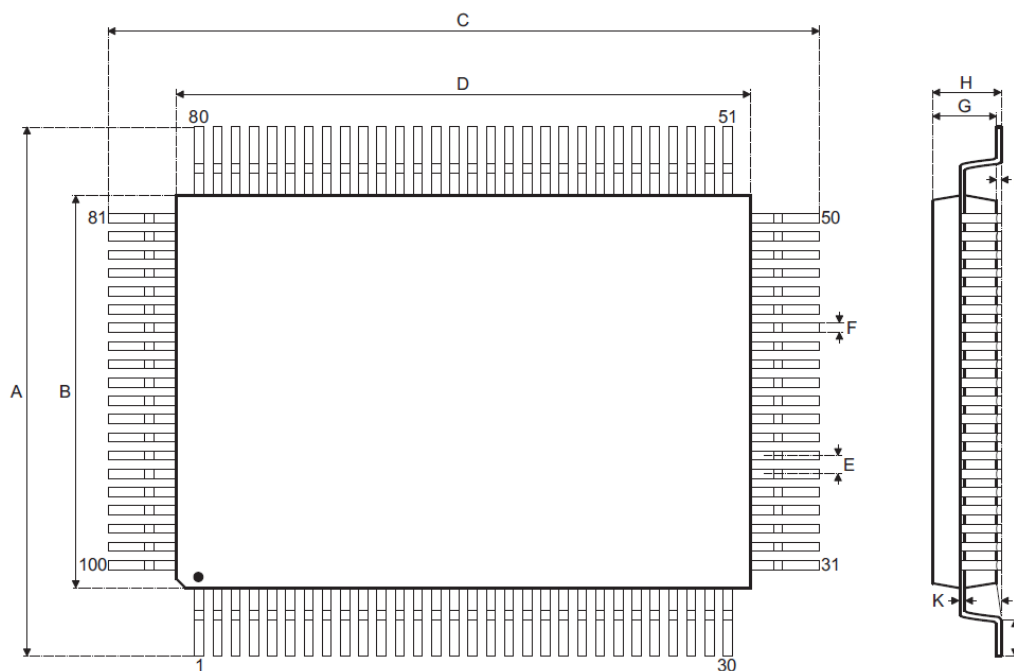
LQFP100(14.0mm x 14.0mm PP=0.5mm)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	—	0.26
b1	0.17	0.20	0.23
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	15.80	16.00	16.20
D1	13.90	14.00	14.10
E	15.80	16.00	16.20
E1	13.90	14.00	14.10
eB	15.05	—	15.35
e	0.50BSC		
L	0.45	—	0.75
L1	1.00REF		
θ	0	—	7°

封装尺寸

QFP100 (20.0mm x 14.0mm PP=0.65mm) :



Symbol	Dimensions in inch		
	Min.	Nom.	Max.
A	0.728	—	0.756
B	0.547	—	0.555
C	0.965	—	0.992
D	0.783	—	0.791
E	—	0.026	—
F	—	0.012	—
G	0.098	—	0.122
H	—	—	0.134
I	—	0.004	—
J	0.039	—	0.055
K	0.004	—	0.008
α	0°	—	7°

Symbol	Dimensions in mm		
	Min.	Nom.	Max.
A	18.50	—	19.20
B	13.90	—	14.10
C	24.50	—	25.20
D	19.90	—	20.10
E	—	0.65	—
F	—	0.30	—
G	2.50	—	3.10
H	—	—	3.40
I	—	0.1	—
J	1.00	—	1.40
K	0.10	—	0.20
α	0°	—	7°

Revision History

No.	Version	Date	Revision Item	Checking
1	1.0	2018-08-10	Original Version	Yes
2	1.1	2018-10-11	Add Ref Circuits	Yes
3	1.2	2019-03-21	Check DS	Yes

Copyright© 2019 by VINKA MICROELECTRONICS CO., LTD

The information appearing in this Data Sheet is believed to be accurate at the time of publication. However, Vinka assumes no responsibility arising from the use of the specifications described. The applications mentioned herein are used solely for the purpose of illustration and Vinka makes no warranty or representation that such applications will be suitable without further modification, nor recommends the use of its products for application that may present a risk to human life due to malfunction or otherwise. Vinka's products are not authorized for use as critical components in life support devices or systems. Vinka reserves the right to alter its products without prior notification. For the most up-to-date information, please visit our web site at <https://www.szvinka.com>