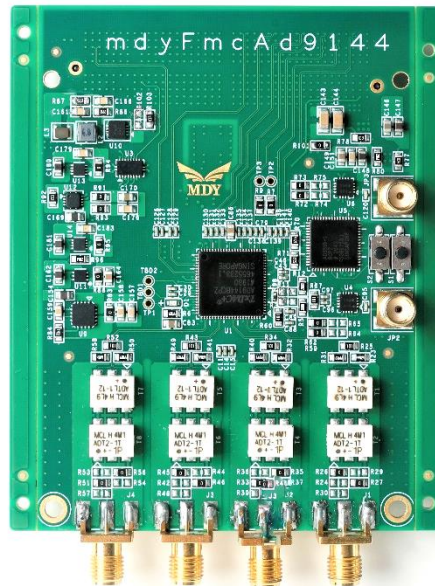


mdyFmcAd9144 产品说明书



修订日期：20220411

版本：v1.0.1

目录

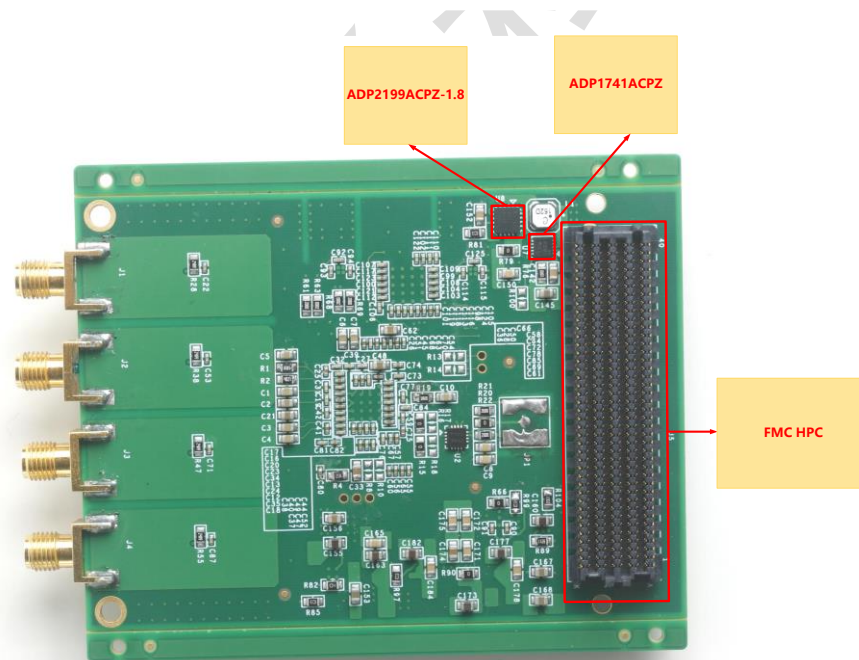
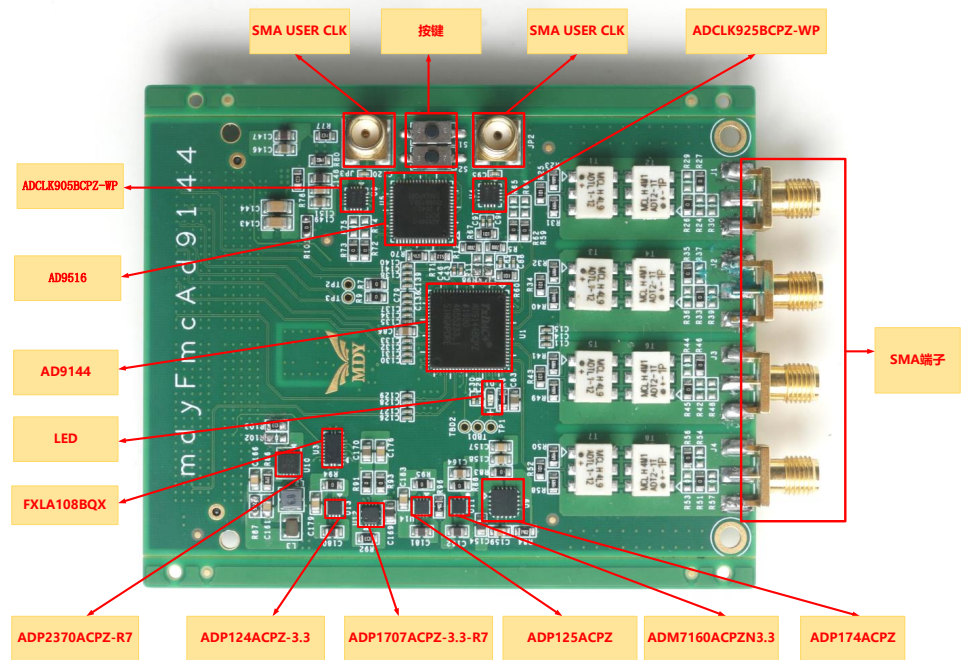
MDYFMCAd9144 产品说明书.....	0
一、mdyFmcAd9144 产品介绍.....	2
二、开发板硬件介绍.....	4
1. DAC 芯片.....	4
2. LED 灯.....	4
3. 时钟芯片 AD9516.....	5
4. 复位按键.....	6
5. 电源系统.....	7
6. 高速时钟缓冲器.....	13
7. FMC 标准扩展口.....	14
8. SMA 端子.....	15
三、配套学习资料.....	16
四、JESD204B 精品课程.....	17
五、应用场景.....	17
六、技术支持.....	18
七、更多帮助.....	19

一、mdyFmcAd9144 产品介绍

mdyFmcAd9144 模块是基于 AD9144 芯片的自主研发的评估板，用于四通道、16 位、2.8 GSPS、TxDAC+数模转换器。该转换器提供最高 2.8 GSPS 采样速率，可以产生高达奈奎斯特频率的多载波。DAC 输出经过优化，可以与 ADI 公司的 ADRF672x 模拟正交调制器 (AQM) 无缝接口。四线式串行端口接口可对许多内部参数进行编程和回读。满量程输出电流可以在 14 mA 至 26 mA 范围内进行编程。

下表是 mdyFmcAd9144 各个模块使用到元器件的型号、板上号位、以及功能简介。

功能模块	型号	板上号位	功能简述
数模转换	AD9144	U1	数模转换芯片，将数字信号转换为模拟信号，16bit 精度。
LED 灯	L29K-G2J1-24-Z	D1	产品工作指示灯
时钟芯片	AD9516-1BCPZ	U5	时钟芯片，输入时钟分频，为 AD9144 芯片提供同步时钟和工作时钟
按键	KSR232G	S1、S2	分别对 AD9144 进行同步复位和对 AD9516 进行时钟复位。
电源系统	ADP2119ACPZ-1.8 ADP1741ACPZ、 ADP2370ACPZ-R7、 ADM7160ACPZN3.3、 ADP1707ACPZ-3.3-R7、 FXLA108BQX ADP124ACPZ-3.3 ADP125ACPZ	U7 U8、U9 U10 U11 U12 U3 U13 U14	对 FMC HPC 输入的电压进行分压、隔离等操作，为 AD9144 芯片引脚和 AD9516 引脚提供正确电压。
高速时钟缓冲器	ADCLK905BCPZ-WP ADCLK925BCPZ-WP	U6 U4	对传输的高速时钟或者数据进行缓冲
FMC 标准扩展接口	ASP_134488_01	J5	满足高速率高带宽的需求。
SMA 端子	KHDC1 SMA-KE	J1、J2、J3、J4 JP2、JP3	传输高速率、高带宽的接口。



二、开发板硬件介绍

1. DAC 芯片

AD9144 是一款四通道、16 位、高动态范围数模转换器 (DAC)，提供 2.8 GSPS 最高采样速率，可以产生高达奈奎斯特频率的多载波。DAC 输出经过优化，可以与 ADI 公司的 ADRF672x 模拟正交调制器 (AQM) 无缝接口。可选三线式或四线式串行端口接口 (SPI) 允许对许多内部参数进行编程和回读。满量程输出电流可以在 13.9 mA 至 27.0 mA 典型范围内进行编程。

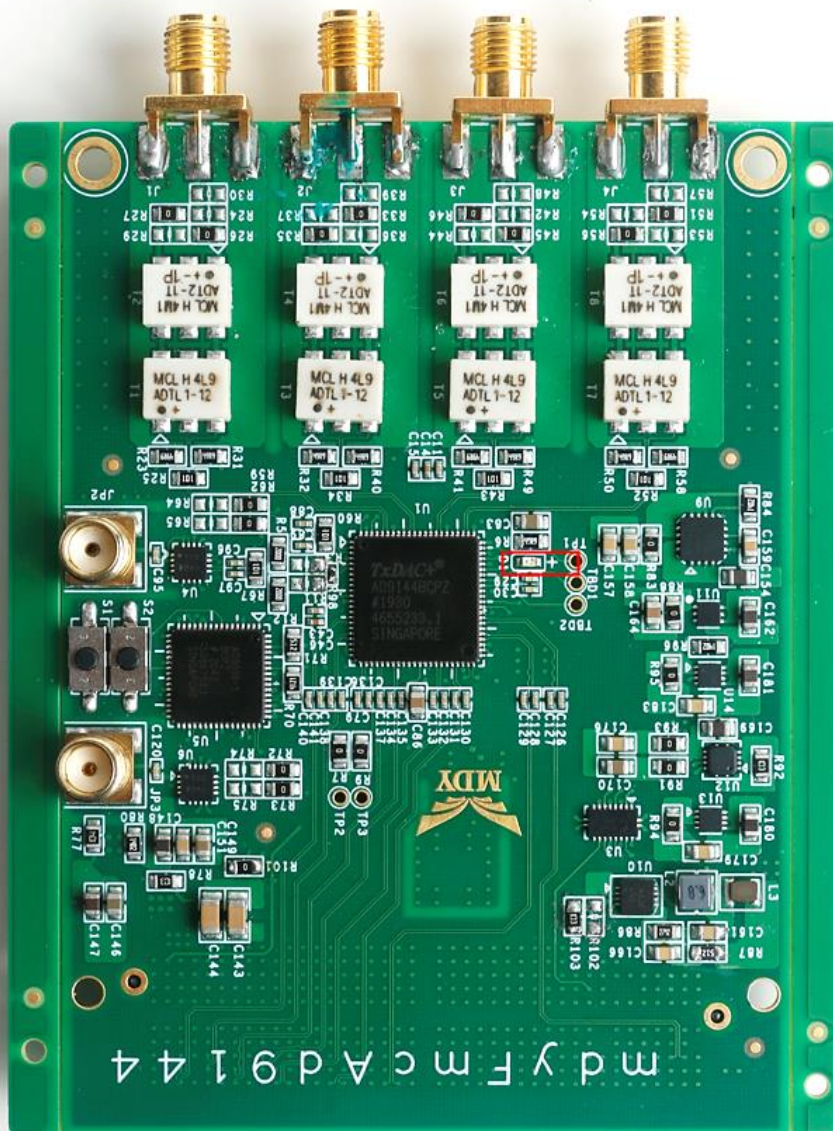
产品特点：

- 1) 高于 1 GHz 的超宽复信号带宽，支持新兴的宽带和多频带无线应用。
- 2) 先进的低杂散与失真设计技术，从基带到高中频的宽带信号可以实现高质量合成。
- 3) 支持 JESD204B 子类 1，可简化软件和硬件设计中的多芯片同步。
- 4) 对于具有串行器/解串器 (SERDES) JESD204B 8 通道接口的数据接口宽度，引脚更少。
- 5) 可编程发射使能功能有助于轻松实现功耗与唤醒时间之间的设计平衡。
- 6) 小型封装，尺寸为 12 mm × 12 mm。



2. LED 灯

MDYFMCAD9144 模块板载 1 个绿色的 led，用来指示模块是否正常工作。LED 硬件如下图：



3. 时钟芯片 AD9516

mdyFmcAd9144 板板载 1 块 AD9516 时钟芯片。AD9516 芯片的作用主要是对输入时钟分频，为 AD9144 芯片提供同步时钟和工作时钟。

AD9516 芯片的主要特点有：

- 1) AD9516-1*提供多路输出时钟分配功能，具有亚皮秒级抖动性能，还配有片内集成锁相环(PLL)和电压控制振荡器(VCO)。片内 VCO 的调谐频率范围为 2.30 GHz 至 2.65 GHz。或者，也可以使用最高 2.4 GHz 的外部 VCO/VCXO；

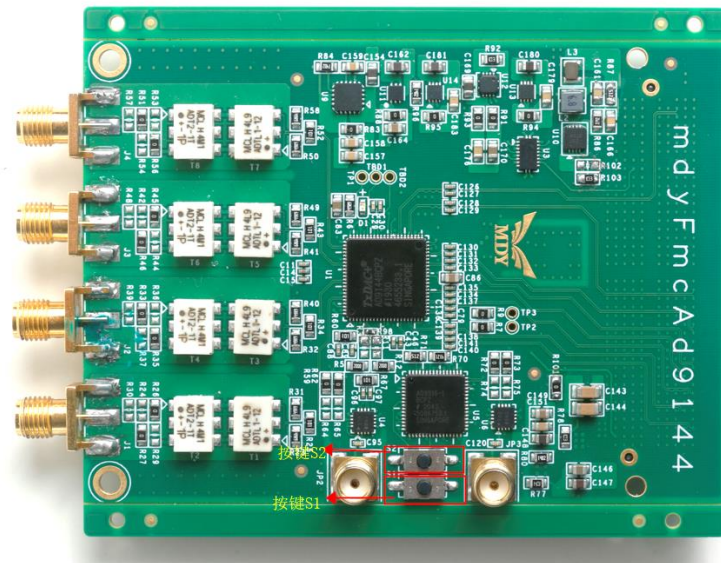
- 2) AD9516-1 具有出色的低抖动和相位噪声特性，可极大地提升数据转换器的性能，并且也有利于其它相位噪声和抖动要求严苛的应用；
- 3) 每对输出均有分频器，其分频比和粗调延迟(或相位)均可以设置。LVPECL 输出的分频范围为 1 至 32。LVDS/CMOS 输出的分频范围最高可达 1024；
- 4) 4 对 800 MHz LVDS 时钟输出。

AD9516-1 的硬件图片如下所示：



4. 复位按键

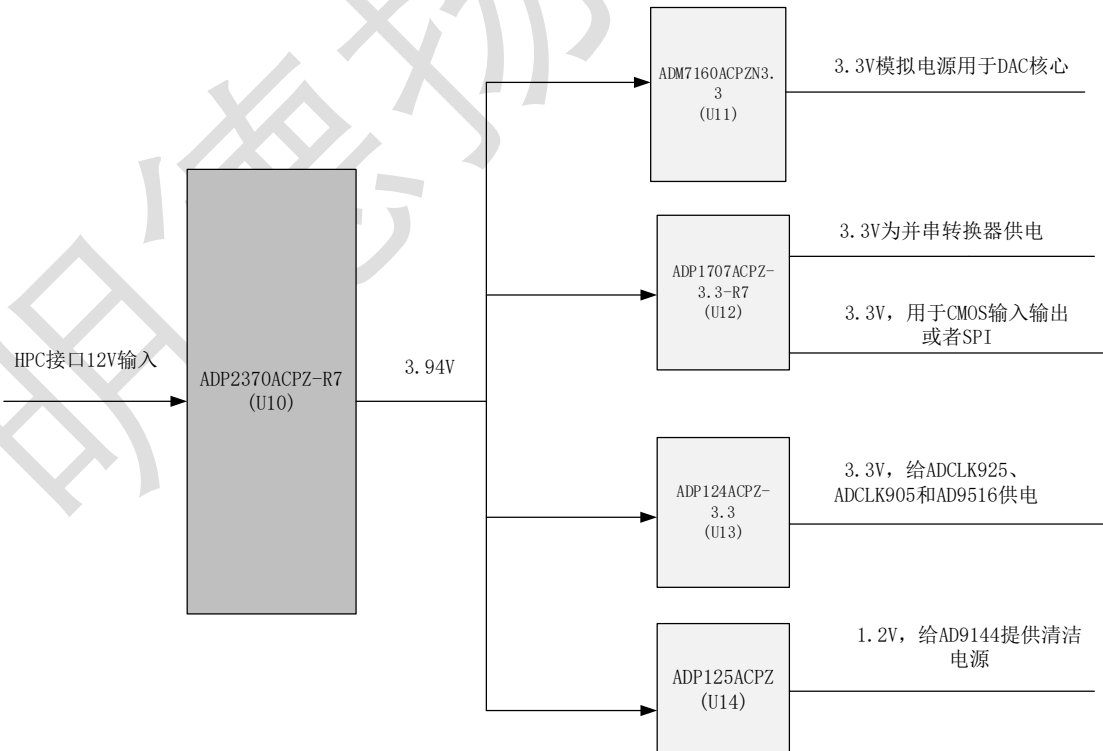
模块采用 2 个复位按键，其中按键 S1 是 AD144 同步按键，对 AD9144 进行同步，按下表示不进行同步。按键 S2 是 AD9516 芯片的复位按键，按下表示对 AD9516 进行复位。按键图如下所示：



5. 电源系统

mdyFmcAd9144 板有复杂的电源系统设计，根据 FMC HPC 连接器输入电压的大小划分为 3 个电源子系统，以下就是对 3 个电源子系统的介绍。

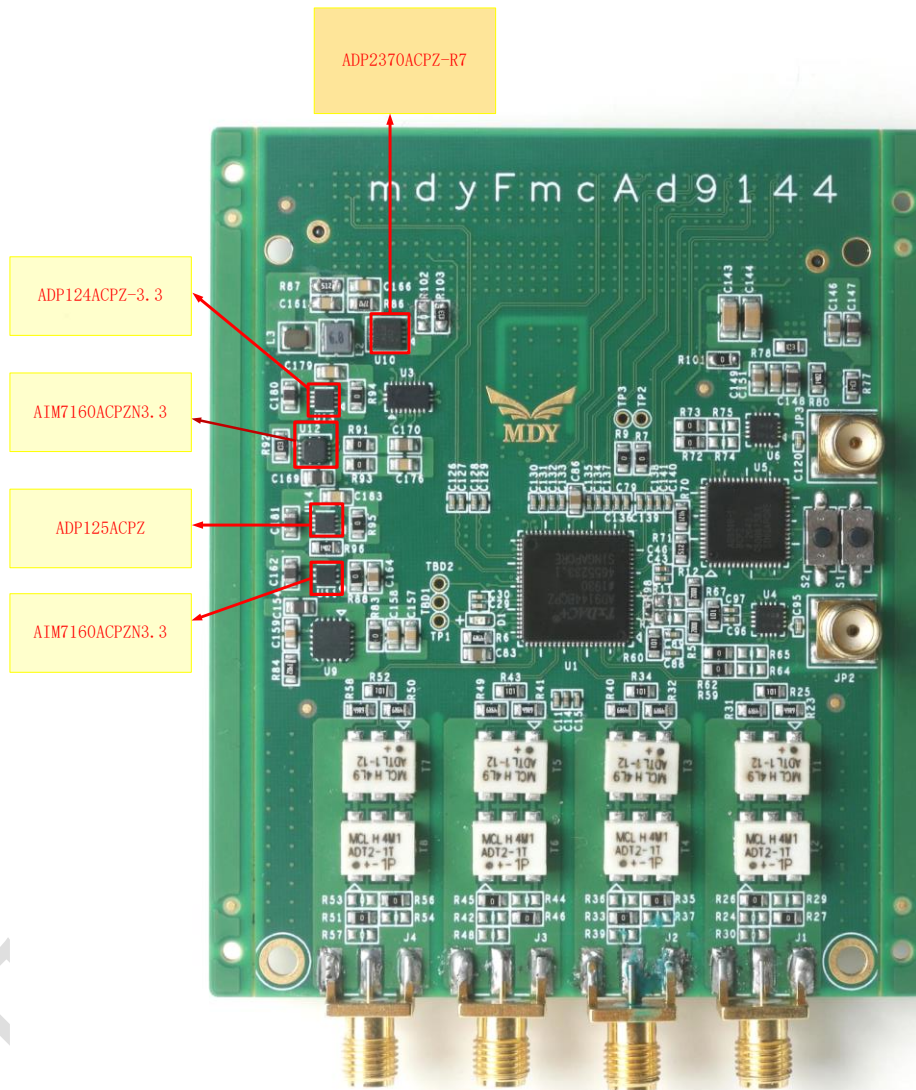
- 12 V FMC HPC 接口电压输入



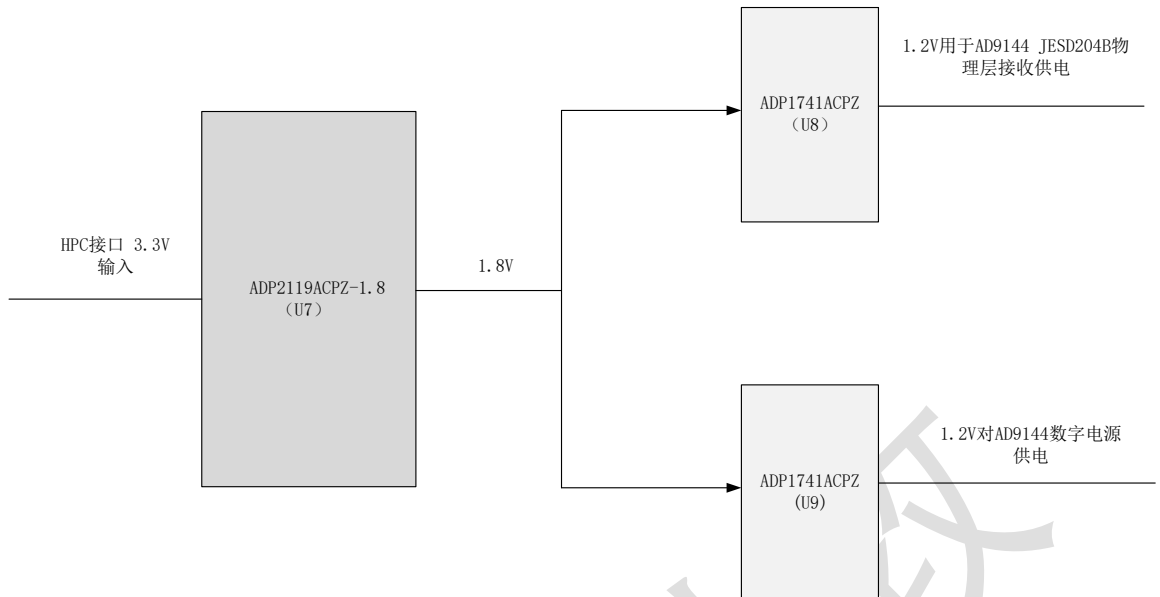
如图所示，HPC 接口 12V 点源输入给 ADP2307ACPZ-R7 电源芯片，经过 ADP2307ACPZ-R7 电源芯片进行变压，产生 3.94V 的电压分别输出给 ADM7160ACPZN3.3 电源芯片、ADP1707ACPZ-3.3-R7 电源芯片、ADP124ACPZ-3.3 电源芯片和 ADP125ACPZ

电源芯片。3.94V 电压输入给 ADP7160ACPZ 3.3 电源芯片产生 3.3V 的电压给 AD9144 DAC 核心进行供电。3.94V 电压输入给 ADP1707ACPZ-3.3-R7 电源芯片电源芯片产生俩路 3.3V 的电压，一路给并串转换器进行供电，一路给 CMOS 输入/输出或者 SPI 串口进行供电。3.94V 电压输入给 ADP124ACPZ-3.3 电源芯片，产生 3.3V 电压给时钟芯片 AD9516、高速缓存器 ADCLK905 和 ADCLK925 进行供电。3.94V 电压输入给 ADP1707ACPZ-3.3-R7 电源芯片电源芯片产生俩路 3.3V 的电压。

12V 电源子系统元器件的实物图如下所示：

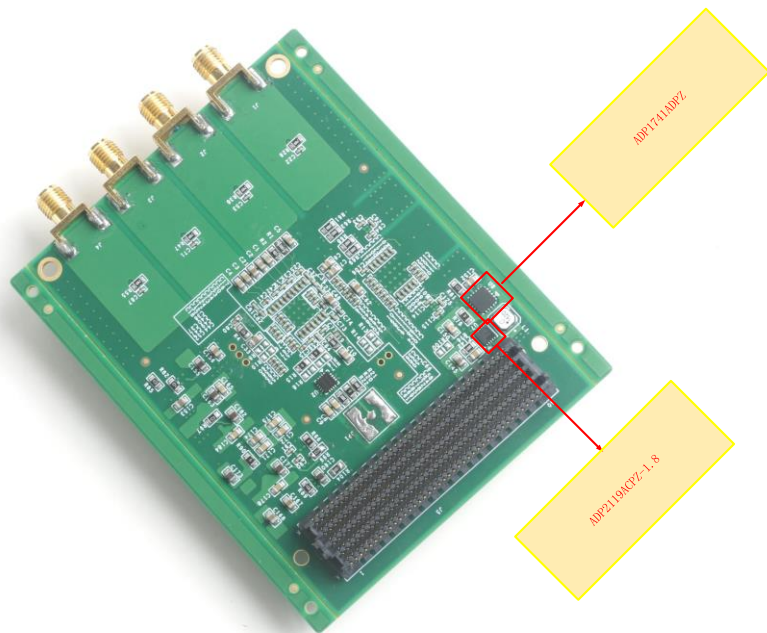


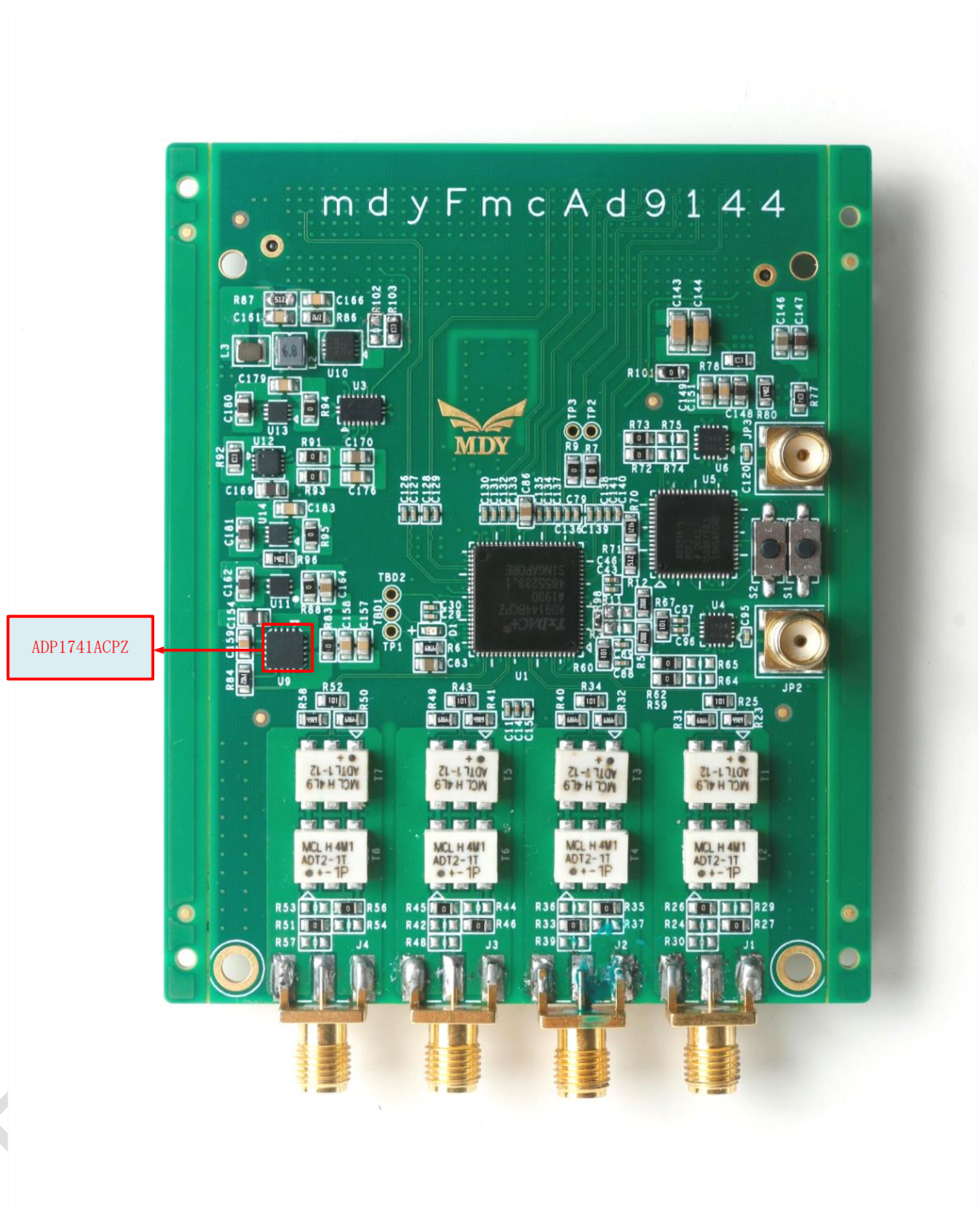
➤ 3.3V 电源子系统



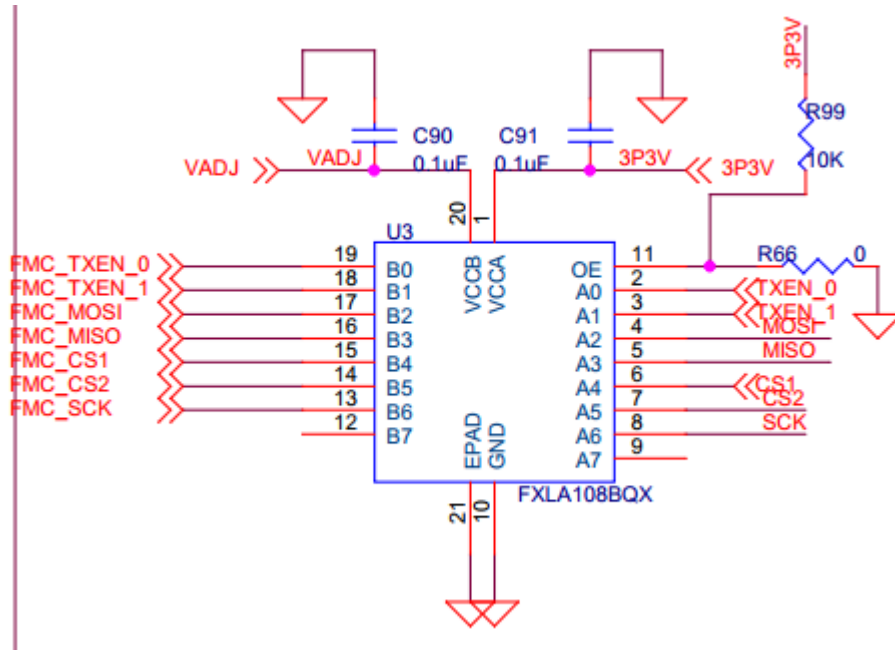
如图所示，HPC 接口 3.3V 点源输入给 ADP2119ACPZ-1.8 电源芯片，经过 ADP2119ACPZ-1.8 电源芯片进行变压，产生 1.8V 的电压输出给 2 个 ADP1741ACPZ 电源芯片。1.8V 电压输入给 ADP1741ACPZ 电源芯片，产生 1.2V 的电压，1 路用于 AD9144 芯片 JESD204B 物理接收层供电，一路用于 AD9144 数字电压供电。

3.3 V 电源子系统元器件的实物图如下所示：

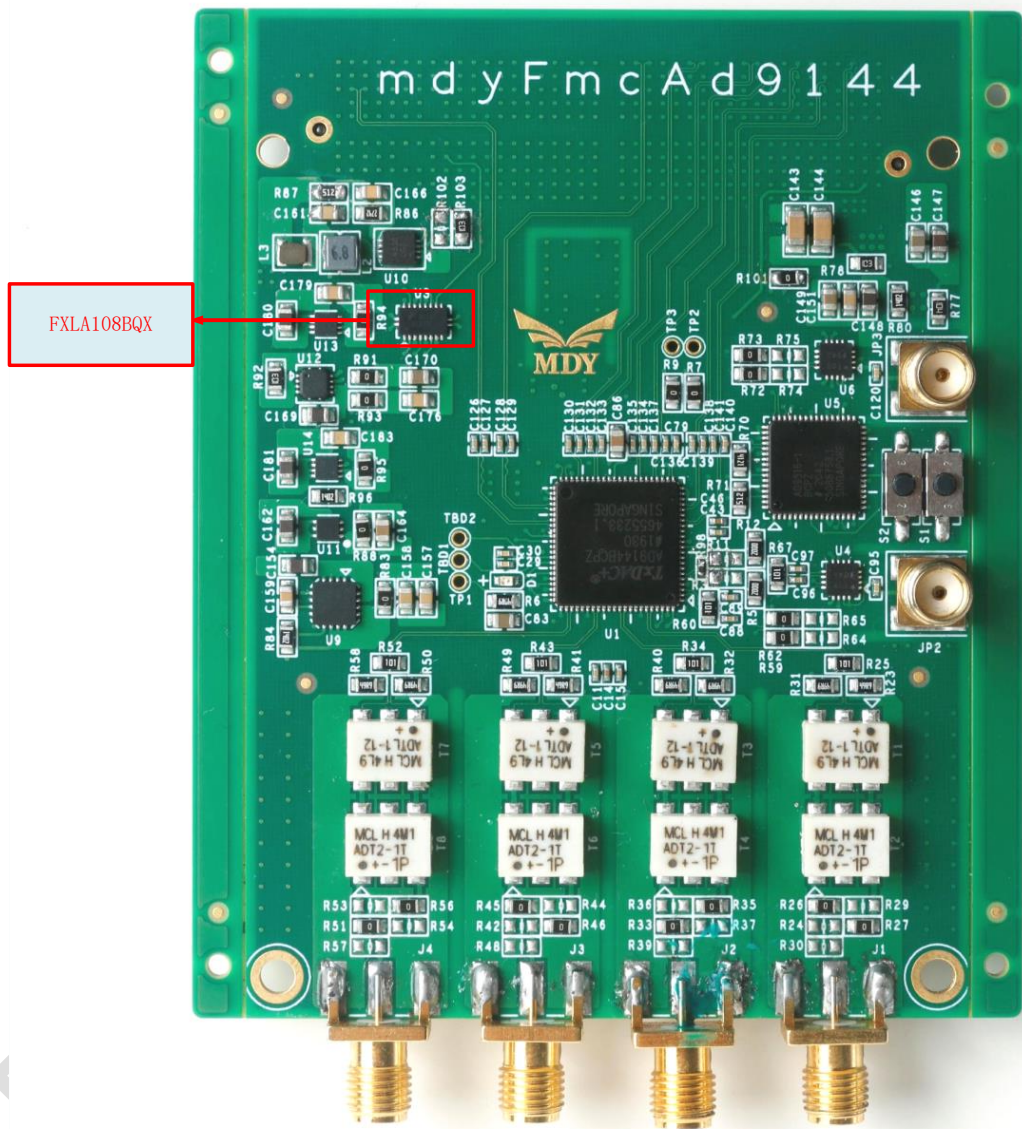




- FMC HPC 接口输入可调节电压
HPC 接口输入的信号是可调节电压，通过 FXLA108BQX 电源芯片，将输入的信号电平变为 3.3V 电压。



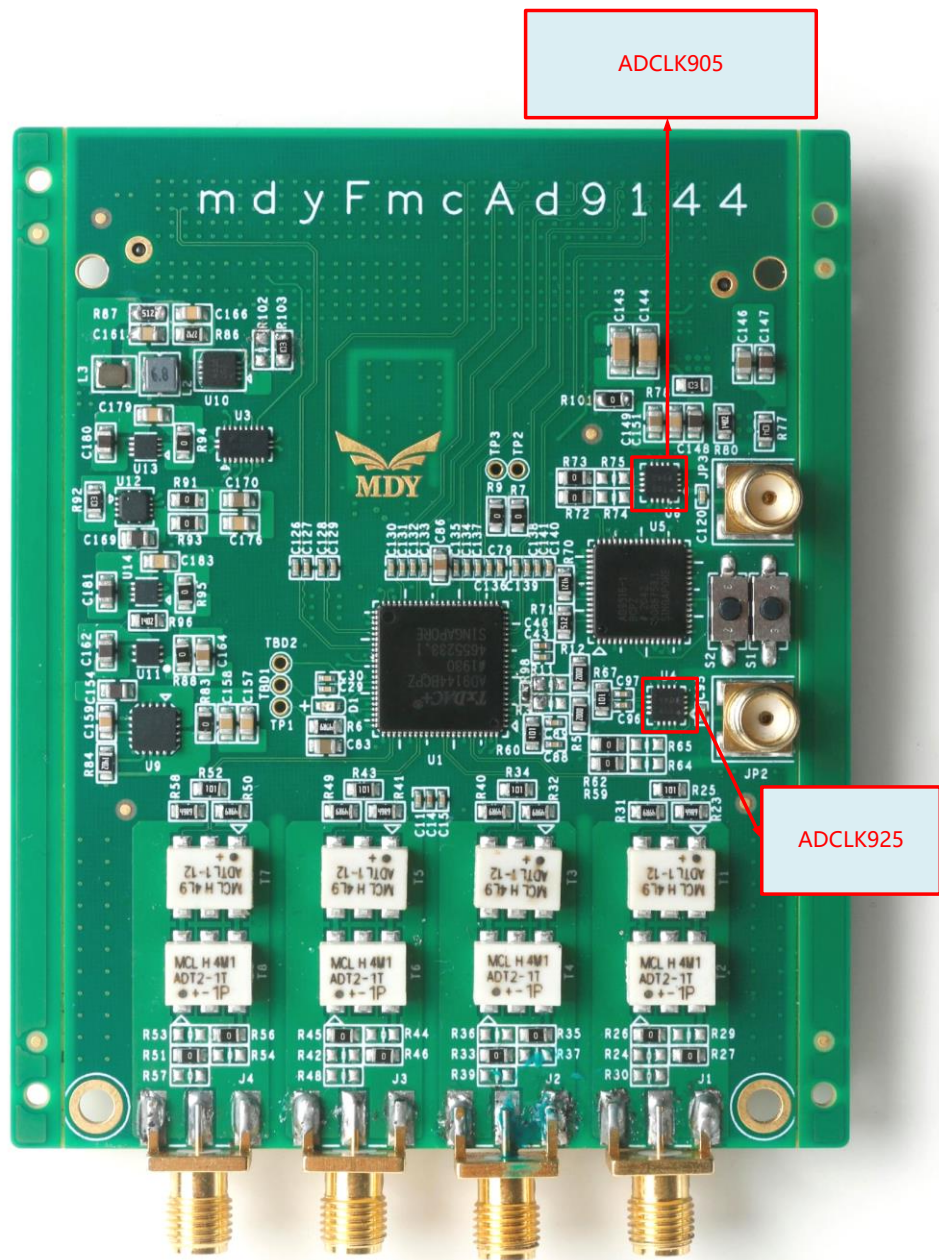
FXLA108BQX 实物图如下所示：



6. 高速时钟缓冲器

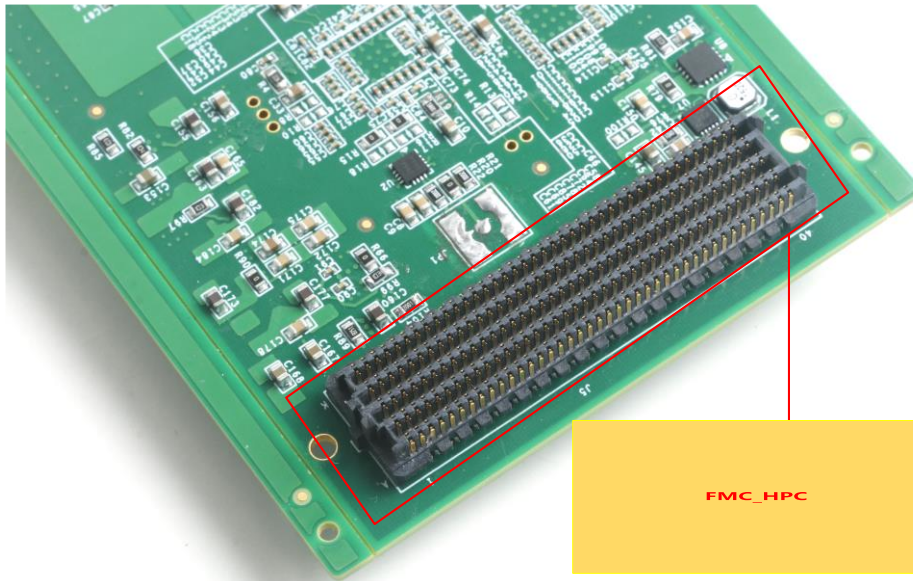
本模块采用两个高速缓冲器 ADCLK905、ADCLK925 芯片。两个高速缓冲芯片为高速时钟或者数据在传输过程中不失真，保证高速时钟传输的稳定性。

ADCLK905、ADCLK925 如下图所示：



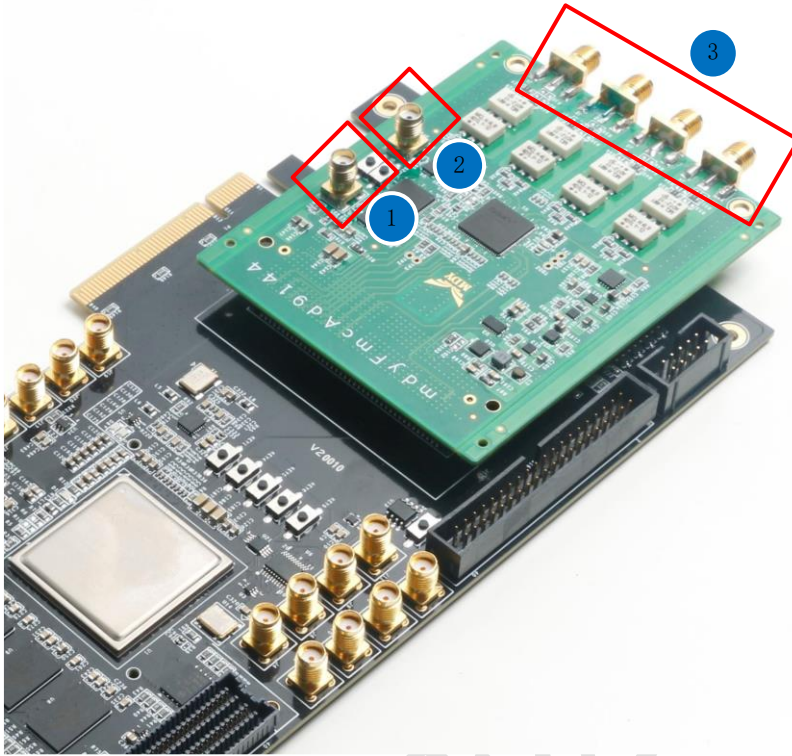
7. FMC 标准扩展口

板载标准高性能扩展端口 FMC HPC，满足高带宽和高速率的设计需求。标准的 FMC 扩展接口给您带来最佳的灵活扩展选择。配合 MP5620 板进行使用，可根据需求单独购买。FMC 接口如下图所示：



8. SMA 端子

开发板提供了 SMA 端子，满足基于 FMC 的 AD/DA 扩展模块的设计需求。其中，①为外部参考时钟输入，直接连入 AD9144 内。②为外部参考时钟输入，连到 AD9516 内。③mdyFmcAd9144 模块 DAC 输出。用户可根据需求使用。实际位置如下所示：



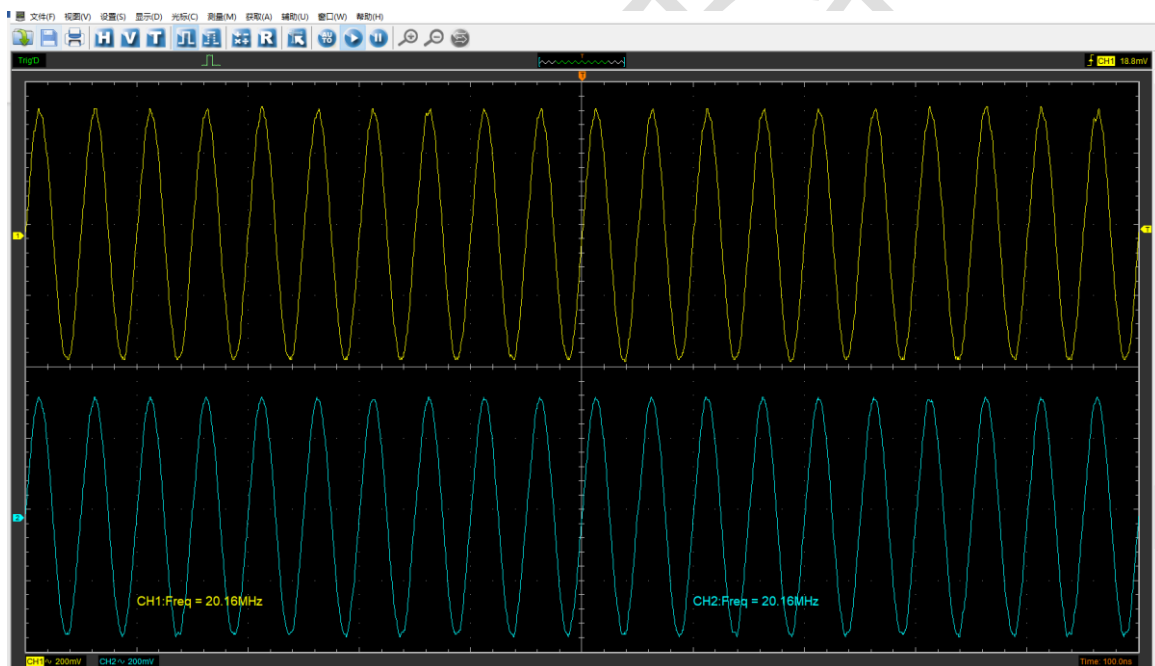
三、配套学习资料

- 1、开发工具：Vivado2018.2，明德扬软件系统，画波形工具等安装和使用教程；
- 2、相关驱动安装：Xilinx Digital Cable 下载器等；
- 3、硬件介绍：产品原理图，引脚图，器件说明文档；
- 4、高阶案例：JESD204B 精品课程。

四、JESD204B 精品课程

1. 课程简介：JESD204B 精品课程讲解基于 mdyMP5620 开发板和 mdyFmcAd9144 模块，基于 Vivado2018.2 开发工具完成 mdyFmcAd9144 模块输出双通道输出可调节频率的正弦波工程；
2. 视频内容：JESD204B 协议讲解、mdyFmcAd9144 上板实践、整体架构及代码解析；
3. 配套资料：《AD9144 芯片数据手册》、《AD9516 数据手册》、《FPGA JESD IP 核手册》、《mdyAd9144 模块原理图》、《AD9516 芯片数据手册》、《AD9516 使用文档》、《FPGA JESD IP 核使用文档》、《AD9144 使用文档》、《AD9144 调试笔记》、《JESD204B 调试笔记》、《JESD204B 协议钟的时钟关系说明详情》。

4 上板效果图：



五、应用场景

1、相控阵雷达下行同步采集技术应用

多通道数据的同步采集是数字相控阵雷达下行数据接收和处理要解决的关键问题。提出了支持 JESD204B 协议的模数转换器和支持 JESD204B 协议的 FPGA 软核相结合的设计方案。利用 JESD204B 协议的确定性延迟特性, 只要保证通道间下行数据的相互延迟不超过一个多帧时钟周期, 通过关键控制信号的设计和处理, 通道间

可以实现数据的同步,有效控制板内多片 ADC 之间进行同步采样,从而解决数字相控阵雷达下行数据因采集带来的相位一致性问题。

2、 雷达视频信号同步传输设计与实现

以宽带测向接收机中多波束比幅测向为背景,设计了基于 JESD204B 协议的高速背板视频信号同步传输方案。时钟、 JESD204B 协议参数的设计合理,实现了 2 块通道视频幅度采集板与 1 块数据处理板之间线速率为 6.25Gbps 的高速同步传输,解决了多波束比幅测向前多通道视频信号传输同步问题。

3、 JESD204B 协议中自同步加解扰电路设计与实现

作为 JEDEC 最新修订的 AD/DA 串行传输协议, JESD204B 采用自同步扰码对数据链路层原始信号进行随机化转换,有效地避免了杂散频谱产生,减少了物理层误码概率。基于经典状态机结构对 JESD204B 协议中自同步加扰及解扰电路进行设计实现,根据协议中自同步扰码的原理细节,提出了一种加扰与解扰状态电路的设计方案,最终对该方案进行实现、仿真与综合。仿真与综合结果表明该方案充分兼容协议控制信号,功能完全符合协议要求,增强了加解扰电路的稳定性与容错性,同时提高了电路的处理效率,可应用于 JESD204B 高速串行接口电路设计中。

六、技术支持

在学习与使用开发板遇到问题时,工作人员将通过电话,远程, Email 邮件,技术论坛, QQ、微信群等交流途径,提供全方位的支持,及时指导排忧解难学习问题。
售后:开发板保修期为 12 个月,全国统一服务热线: 020-39002701, QQ: 1241003385 吴老师。



七、更多帮助

- 1、明德扬官网：www.mdy-edu.com
- 2、明德扬总线：020-39002701
- 3、论坛：www.fpgabbs.com
- 4、FPGA 交流群：544453837
- 5、线上商城：(1) www.mdy-edu.taobao.com
(2) <https://shop247359875.taobao.com>