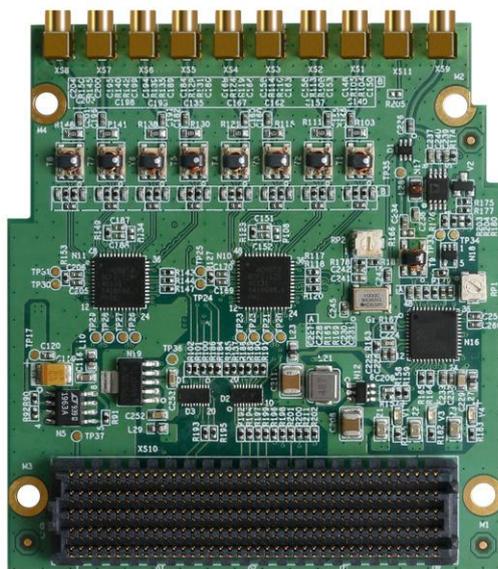


明德扬 mdyFmcAd9653-ADC 系列采集板说明书



修订日期：2022/09/12 版本：v2.0

目录

明德扬 mdyFmcAd9653 子板说明书	1
一、 明德扬 mdyFmcAd9653 子板介绍	3
二、 主要硬件介绍	6
1、 板卡设计框图	6
2、 AD9653 芯片	7
3、 时钟分布与锁相环芯片	8
4、 温补晶振	9
5、 FMC 接口	9
6、 MMCX 连接器	9
三、 性能参数	错误！未定义书签。
1、 测试工具：Vivado, mdyMp5620 开发板, mdyFmcAd8488 板卡。	5
2、 模拟性能指标	5
3、 时钟选择	5
4、 触发方式	6
5、 标准结构	6
四、 测试报告	9
1、 测试环境	9
2、 芯片配置	10
3、 双音测试结果	10
4、 空采噪声测试结果	11
五、 简易上板测试说明	12
1、 上板提供的测试工程功能如下：	12
2、 测试工程接口信号列表	13
3、 硬件电路连接	15
4、 工程上板	16
六、 技术支持	18
七、 更多帮助	18

一、 明德扬 mdyFmcAd9653-ADC 系列采集板介绍

mdyFmcAD9653 是由明德扬科教研发的多通道、高分辨率和高采样率的 ADC

系列子板，该系列包括如下型号。

具体型号	主芯片	厂家	性能差异
mdyFmcAd9653-ADI-8CH	AD9653	ADI	8 通道、16 位、125M 采样率
mdyFmcAd9653-ADI-4CH	AD9653	ADI	4 通道、16 位、125M 采样率
mdyFmcAd9653-MHX-8CH	MHX9653	上海冕芯	8 通道、16 位、125M 采样率 国产芯片，性能相当。由上海冕芯针对 AD9653 进行正向研发，PIN TO PIN 兼容。国内流片、封装，可以做到 100%自主可控。
mdyFmcAd9653-MHX-4CH	MHX9653	上海冕芯	4 通道、16 位、125M 采样率 国产芯片，性能相当。由上海冕芯针对 AD9653 进行正向研发，PIN TO PIN 兼容。国内流片、封装，可以做到 100%自主可控。
mdyFmcAd9653-MXT-8CH	MXT2401	北京时代民芯科技	8 通道、16 位、125M 采样率； 国产芯片，性能相当。由北京时代民芯（航天 772 研究所）针对 AD9653 进行正向研发，PIN TO PIN 兼容。国内流片、封装，可以做到 100%自主可控。
mdyFmcAd9653-MXT-4CH	MXT2401	北京时代民芯科技	4 通道、16 位、125M 采样率； 国产芯片，性能相当。由北京时代民芯（航天 772 研究所）针对 AD9653 进行正向研发，PIN TO PIN 兼容。国内流片、封装，可以做到 100%自主可控。
mdyFmcAd9653-GMS-8CH	GMS031	重庆吉芯科技	8 通道、16 位、125M 采样率； 国产芯片，性能相当。由重庆吉芯（中电 24 所子公司）针对 AD9653 进行正向研发，PIN TO PIN 兼容。国内流片、封装，可以做到 100%自主可控。
mdyFmcAd9653-GMS-4CH	GMS031	重庆吉芯科技	4 通道、16 位、125M 采样率； 国产芯片，性能相当。由重庆吉芯（中电 24 所子公司）针对 AD9653 进行正向研发，PIN TO PIN 兼容。国内流片、封装，可以做到 100%自主可控。
mdyFmcAd9653-BL-8CH	BLAD16Q125	上海贝岭	8 通道、16 位、125M 采样率； 国产芯片，性能优于 AD9653。由上海贝岭针对 AD9653 进行正向研发，对于 ad9653 性能上的不足之处进行了多项

具体型号	主芯片	厂家	性能差异
			升级, PIN TO PIN 兼容。国内流片、封装, 可以做到 100%自主可控。
mdyFmcAd9653-BL-4CH	BLAD16Q125	上海贝岭	4 通道、16 位、125M 采样率; 国产芯片, 性能优于 AD9653。由上海贝岭针对 AD9653 进行正向研发, 对于 ad9653 性能上的不足之处进行了多项升级, PIN TO PIN 兼容。国内流片、封装, 可以做到 100%自主可控。

其主要功能如下:

- 搭载两片 ADC 芯片, 支持 ADI、上海贝岭、北京时代民芯科技、重庆机芯科技、上海冕芯等生产的芯片, 完全 PIN 对 PIN 兼容;
- 共支持 8 通道同步输入;
- 支持 16 位采样分辨率;
- 支持最高 125MSPS 的采样率;
- 支持内外部时钟自动切换;
- 板载一片 10MHz/0.5ppm 的温补晶振;
- 集成了时钟分部芯片 AD9517-1, 配合相应的 FMC 载板能完成多通道宽带信号采集;
- 适用于医疗超声和 MRI、高速成像、正交无线电接收机、分集无线电接收机、测试设备、雷达、卫星导航等多种应用场合。

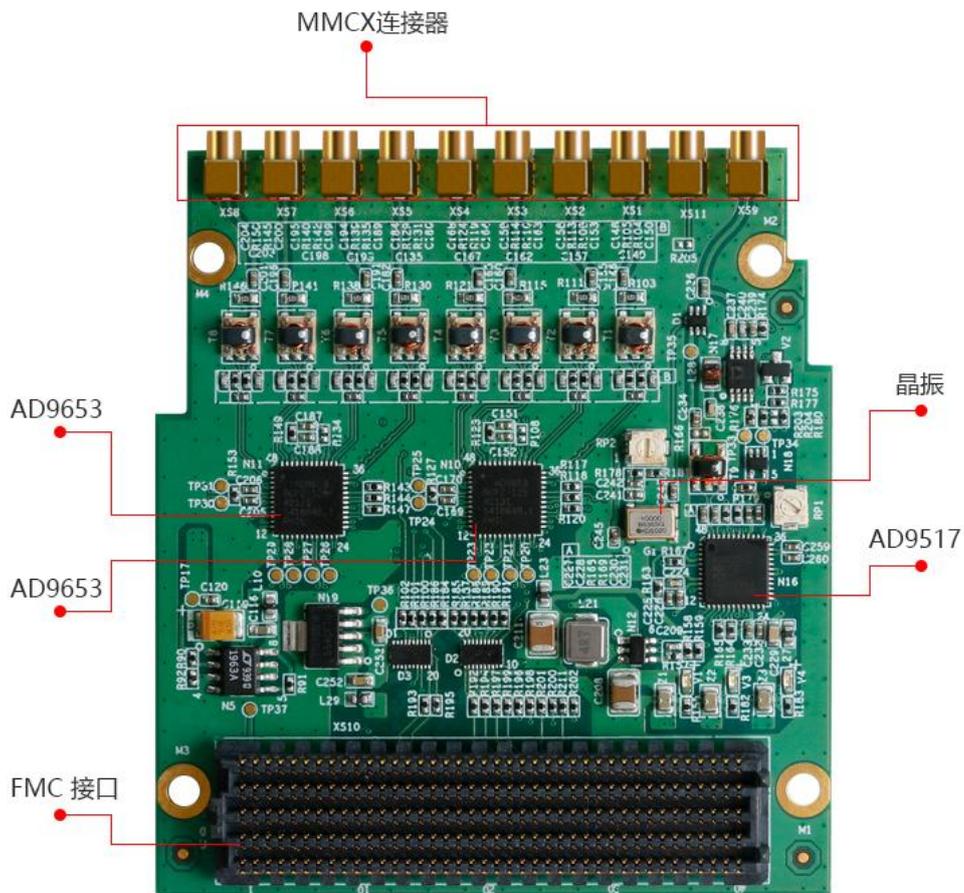


图 1.1

二、性能参数

1、测试工具：Vivado, mdyMp5620 开发板, mdyFmcAd9653 板卡。

2、模拟性能指标

- 八通道输入、125MSPS 转换率、16bit 分辨率；
- 满幅输入 10dBm；
- 信噪比 78.438 dBFS @ 10.7 MHz；
- 无杂散动态范围 ≥ 85 dBFS；
- 全功率带宽 (-3dB) : 500MHz。

3、时钟选择

-
- 板载 10MHz 温补晶振，外接时钟源时，可自动切换；
 - 外部采样时钟输入方式：单端 50Ω；
 - 外部采样时钟耦合方式：交流耦合；
 - 外部采样时钟输入幅度：-2dBm~10dBm；

4、 触发方式

- 外部触发输入/输出信号：单端 50Ω；
- 触发信号耦合方式：直流耦合；
- 触发信号电平标准：LVCMOS

5、 标准结构

- 模拟输入接口：MMCX 标准接口；
- 数字 I/O 接口：FMC(LPC)/VITA57.1 标准接口；
- 散热方式：风冷

三、 主要硬件介绍

1、 板卡设计框图

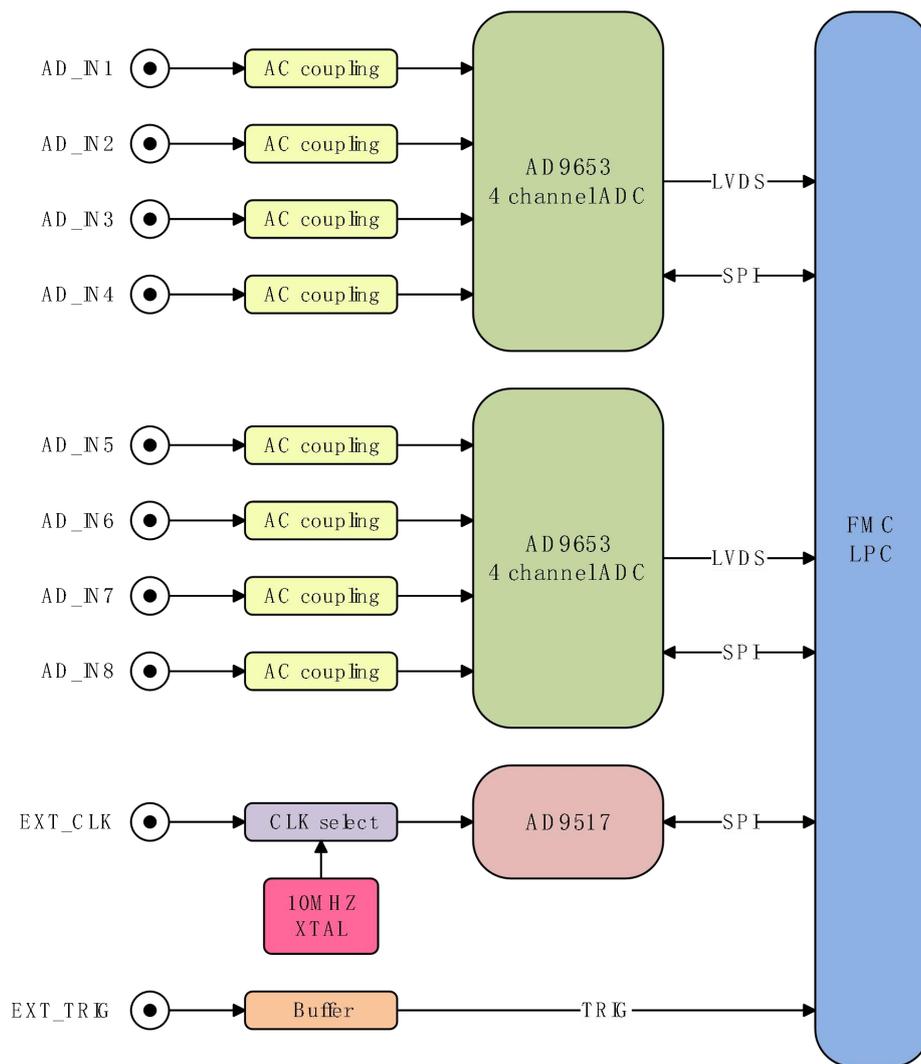


图 2.1.1

2、 AD9653 芯片

ADI 公司的 ADC 芯片 AD9653，该芯片是是一款 4 通道、16 位、125 MSPS 模数转换器(ADC)。该芯片内置采样保持电路，专门针对低功耗、小尺寸和易用性而设计。该产品的转换速率最高可达 125 MSPS，具有杰出的动态性能与低功耗特性，适合强调小封装尺寸的应用。

该 ADC 要求采用 1.8 V 单电源供电以及 LVPECL/CMOS/LVDS 兼容型采样时钟信号，以便充分发挥其工作性能。无需外部基准电压源或驱动器件即可满足许多应用需求。

该 ADC 内置 PLL 会自动倍频采样时钟，从而产生合适的 LVDS 串行数据速率。它提供一个数据时钟输出 (DCO)用于在输出端捕获数据， 以及一个帧时钟输出 (FCO)用于发送新输出字节信号。

该 ADC 具有极低的功耗， 正常工作时为 673mW。 它还支持独立关断各通道；禁用所有通道时， 典型功耗低于 2mW。

该 ADC 应用性能优异， 应用场景广泛， 国内已经有许多该芯片的 Pin to Pin 的替代品。 如上海贝岭的 BLAD16Q125、 北京时代民芯科技的 MXT2401、 中电 24 所的 GMS031 等等。 以上芯片可以原位替代 AD9653。

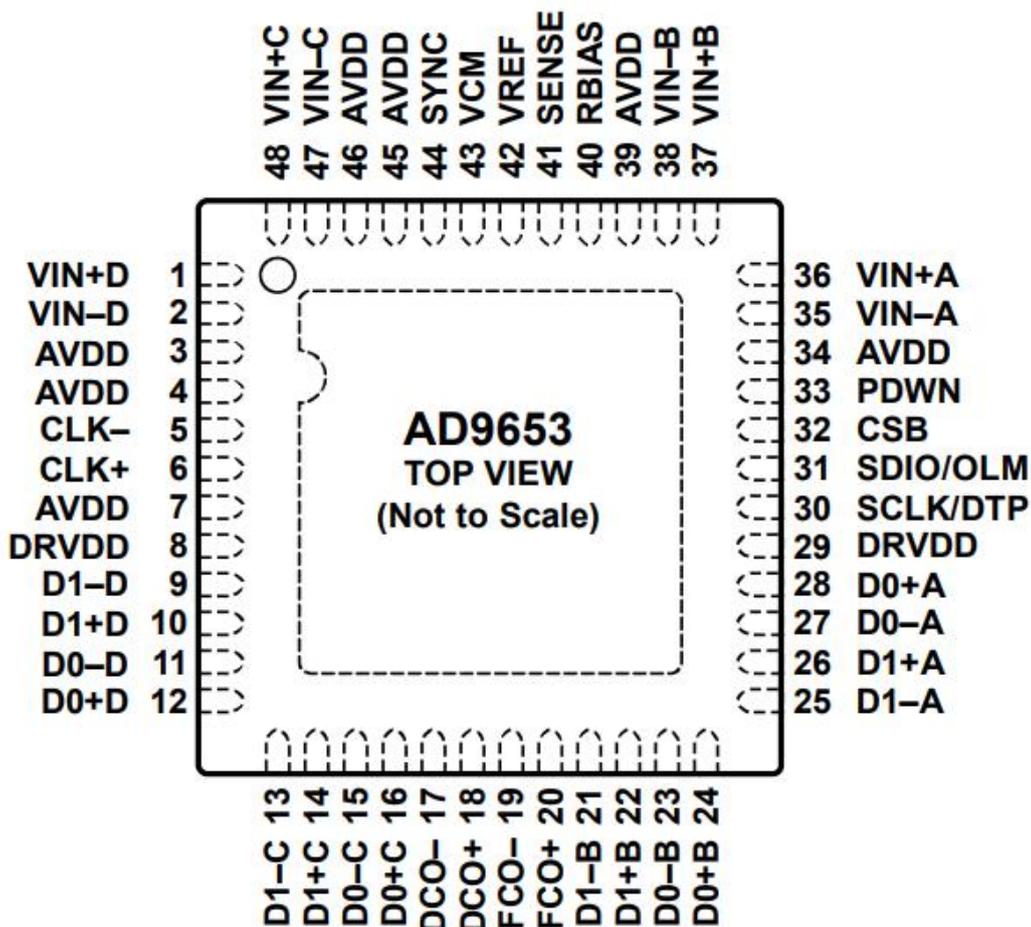


图 2.2.1

3、 时钟分布与锁相环芯片

ADI 公司的时钟分布/锁相环芯片 AD9517-1。 该芯片 VCO 频率范围为

2.30GHz~2.65GHz, 支持 4 路 LVPECL 和 4 路 LVDS (8 路 CMOS) 时钟输出, LVPECL 最高输出频率 1.6GHz, LVDS 最高输出 800MHz, CMOS 输出最高 250MHz。

每对输出都拥有一个可以自由调整分频比以及粗调相位的通道分频器, LVPECL 电平输出的通道分频器的分频比为 1 到 32, 而 LVDS/CMOS 电平输出所允许的最大分频比为 1024。

为了使数据转换系统以及其它需要低相噪或者抖动的系统达到更好的性能, AD9517-1 专门优化了低抖动/相噪设计。输出附加抖动 275fs (rms), 输出通道间偏斜 < 10ps。

4、 温补晶振

Rakon 公司的 10MHz 温补晶振, E7009LF。该晶振性能优异, 频率稳定度 $\pm 0.5\text{ppm}$, $-40^{\circ}\text{C}\sim +85^{\circ}\text{C}$ 工作温度内, 频率稳定度也可以保持 $\pm 0.5\text{ppm}$ 。5032 封装, 带有频率调整引脚。

或者 EPSON 公司的 10MHz 温补晶振, TG-5032CFN。

5、 FMC 接口

采用标准 low-pin-count FMC 连接器。

6、 MMCX 连接器

板卡前面板插座采用标准 MMCX 射频连接器。

四、 评估测试

1、 测试环境

- 时钟：板载 10MHz 温补晶振；
- 信号：R&S SMBV100A 信号源，串入晶体滤波器；
- 评估板：mdy5620 开发板+mdyFmcAD9653 板卡。

2、 芯片配置

- AVDD=1.8V, DRVDD=1.8V;
- 2. 时钟速率： 125MHz, DCS 关闭;
- 3. 2Vpp 满幅输入范围, 输入信号功率为 -1 ± 0.15 dBFS;
- 4. 默认 LVDS ANSI-644, DDR, 1xFrameMode, Bytewise。

3、 双音测试结果

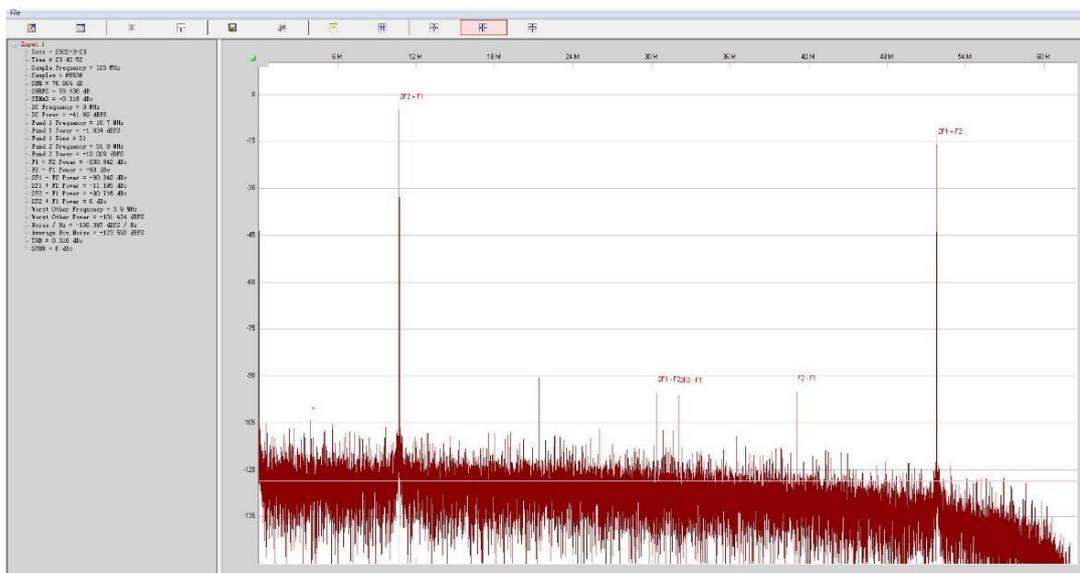


图 4.3.110.7MHz_51.8MHz_two_tone_fft

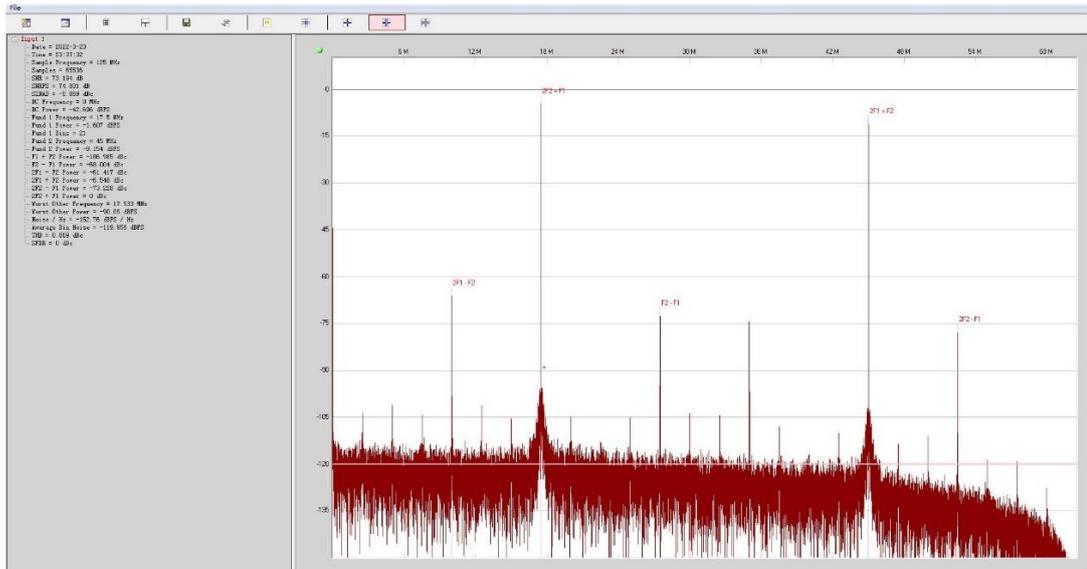


图 4.3.217.5MHz_45MHz_two_tone_fft

4、空采噪声测试结果

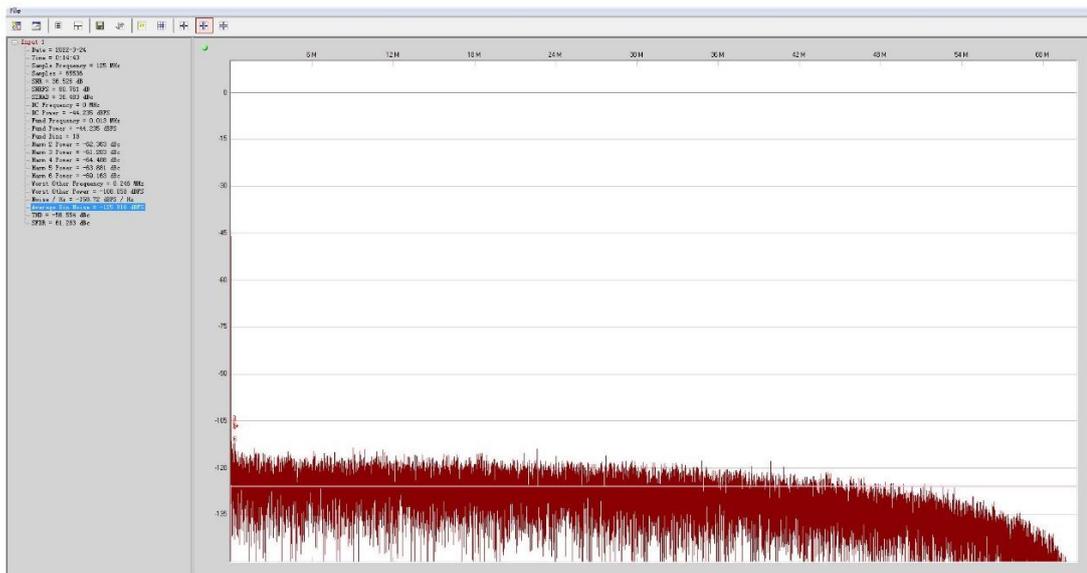


图 4.4.1 空采噪声测试结果

5、网络分析仪测试

测试带宽 100khz 到 200mhz，输入为巴伦的单端输入，输出为巴伦的差分输出的一边。如图 4.4.2 曲线为 s21 传输特性曲线（频响），图片左上角的 mark 点为各频点衰减值。



图 4.4.2 频响和衰减测试结果

一、 上板测试说明

1、 上板提供如下功能的测试工程：

- 工程成功加载，mdy5620 开发板 led-D9、D10 闪烁；
- Ad9653 采集 8 通道数据并输入到 fpga；
- 下载成功后可以通过 vivado 弹出的 ila 窗口查看 ad9653 各 mmcX 通道采集数据，信号定义如下表格。

信号名	位宽	定义
ad0_data_a_t	16	ad9653 转换通道 MMCX1 数据
ad0_data_b_t	16	ad9653 转换通道 MMCX2 数据
ad0_data_c_t	16	ad9653 转换通道 MMCX3 数据
ad0_data_d_t	16	ad9653 转换通道 MMCX4 数据
ad1_data_a_t	16	ad9653 转换通道 MMCX5 数据
ad1_data_b_t	16	ad9653 转换通道 MMCX6 数据

ad1_data_c_t	16	ad9653 转换通道 MMCX7 数据
ad1_data_d_t	16	ad9653 转换通道 MMCX8 数据

表 5.1.1

2、 测试工程接口信号列表

信号名	I/O	位宽	定义
CLK_200M_P,	I	1	200MHZ 系统时钟 P 端
CLK_200M_N,	I	1	200MHZ 系统时钟 N 端
PLL_CLK_P,	I	1	PLL 时钟_P 端
PLL_CLK_N,	I	1	PLL 时钟_N 端
LED,	O	2	LED
PLL_SCLK,	O	1	PLL SPI 时钟
PLL_CS,	O	1	PLL SPI 片选
PLL_SDIO,	O	1	PLL SPI 数据引脚
PLL_SDO,	I	1	PLL SPI 数据输入
PLL_RESETN,	O	1	PLL 复位引脚(低电平有效)
EXT_PLL_LOCK	I	1	PLL 时钟锁定(高电平有效)
ADC_SCLK,	O	1	AD SPI 时钟
AD1_CSB,	O	1	AD1 SPI 片选
AD2_CSB,	O	1	AD2 SPI 片选
ADC_SDIO,	O	1	AD 数据引脚
ADC_SYNC,	O	1	AD 同步控制
ADC1_DCO_	I	1	数据时钟_P 端

ADC1_DCO_	I	1	数据时钟_N 端
ADC1_FCO_	I	1	帧同步标志_P 端
ADC1_FCO_	I	1	帧同步标志_N 端
ADC1_A0_P	I	1	数据通道 A0_P
ADC1_A0_N	I	1	数据通道 A0_N
ADC1_A1_P	I	1	数据通道 A1_P
ADC1_A1_N	I	1	数据通道 A1_N
ADC1_B0_P	I	1	数据通道 B0_P
ADC1_B0_N	I	1	数据通道 B0_N
ADC1_B1_P	I	1	数据通道 B1_P
ADC1_B1_N	I	1	数据通道 B1_N
ADC1_C0_P	I	1	数据通道 C0_P
ADC1_C0_N	I	1	数据通道 C0_N
ADC1_C1_P	I	1	数据通道 C1_P
ADC1_C1_N	I	1	数据通道 C1_N
ADC1_D0_P	I	1	数据通道 D0_P
ADC1_D0_N	I	1	数据通道 D0_N
ADC1_D1_P	I	1	数据通道 D1_P
ADC1_D1_N	I	1	数据通道 D1_N
ADC2_A0_P	I	1	数据通道 A0_P
ADC2_A0_N	I	1	数据通道 A0_N
ADC2_A1_P	I	1	数据通道 A1_P

ADC2_A1_N		1	数据通道 A1_N
ADC2_B0_P		1	数据通道 B0_P
ADC2_B0_N		1	数据通道 B0_N
ADC2_B1_P		1	数据通道 B1_P
ADC2_B1_N		1	数据通道 B1_N
ADC2_C0_P		1	数据通道 C0_P
ADC2_C0_N		1	数据通道 C0_N
ADC2_C1_P		1	数据通道 C1_P
ADC2_C1_N		1	数据通道 C1_N
ADC2_D0_P		1	数据通道 D0_P
ADC2_D0_N		1	数据通道 D0_N
ADC2_D1_P		1	数据通道 D1_P
ADC2_D1_N		1	数据通道 D1_N

表 5.2.1

3、 硬件电路连接

如图 5.3.1 所示。

AD9653与MP5620底板连接效果图

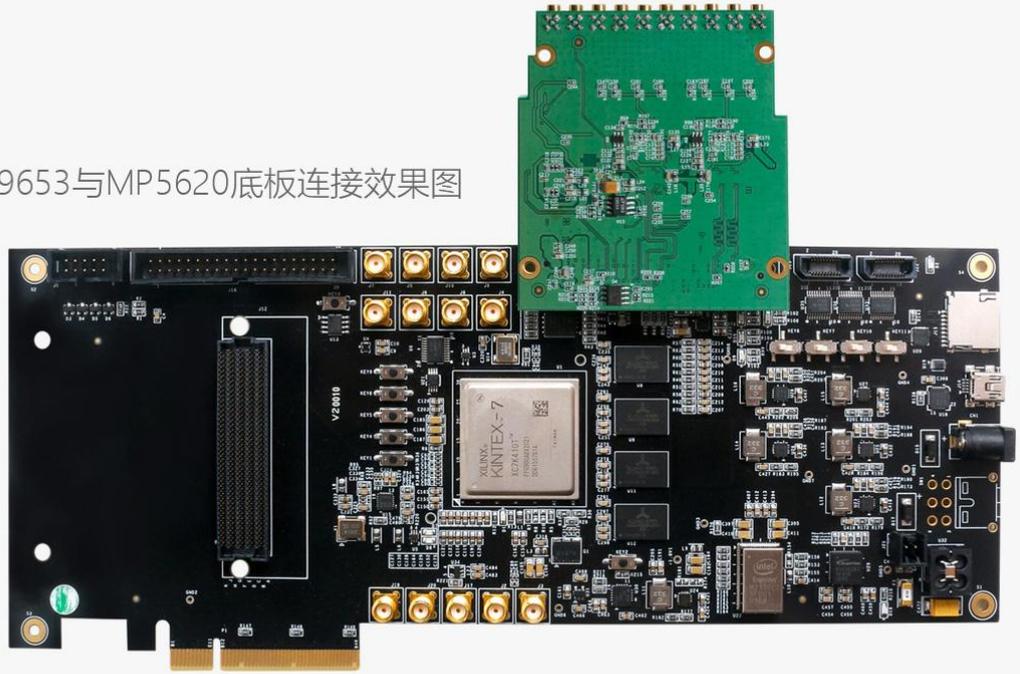


图 5.3.1

4、 工程上板

下载提供的上板测试工程：

- ✓ mdyFmcAd9653_top.bit
- ✓ mdyFmcAd9653_top.ltx

通过 MMCX 接口外接信号发送器，并产生不同波形输入。如下图 5.4.1 所示，信号发送器连接 mdyFmcAd9653 板卡上的 MMCX 接口 XS1，并产生正弦波 -1MHz-1v-占空比 50%，通过 ILA 可以抓取对应 XS1 通道的 ad0_data_a_t 信号信号，ILA 捕抓时钟为 125MHz。更改波形显示方法，可以看到 ad9653 转换过来的输入正弦波信号，而且可以看到 ad9653 的转换速率达到了最大的 125MSPS。

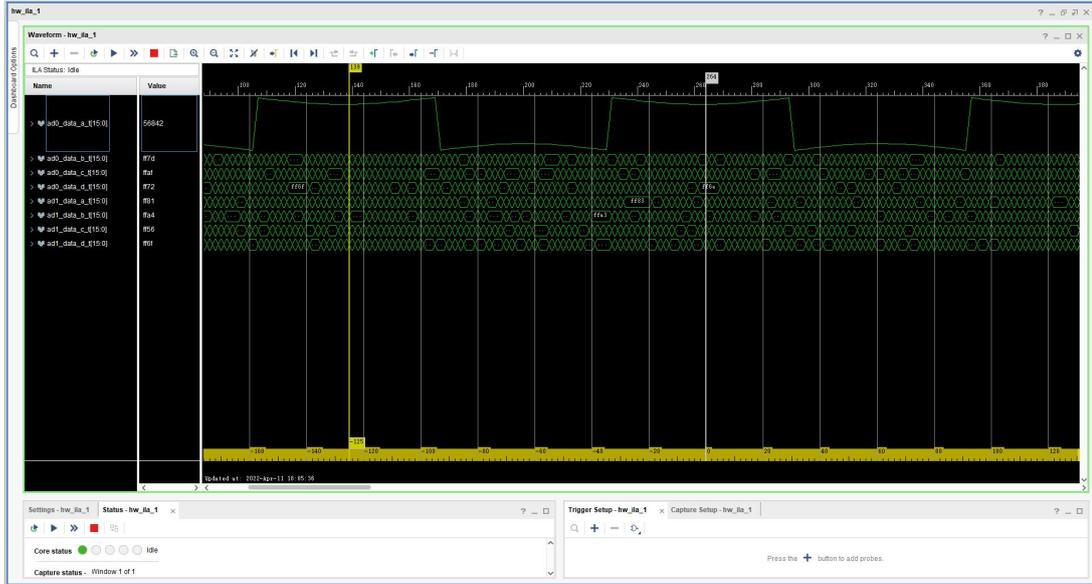


图 5.4.1

信号发送器连接 mdyFmcAd9653 板卡上的 MMCX 接口 XS1，产生正弦波 -5MHz-1v- 占空比 50%，ILA 抓取信号波形如下图 5.4.2 所示。

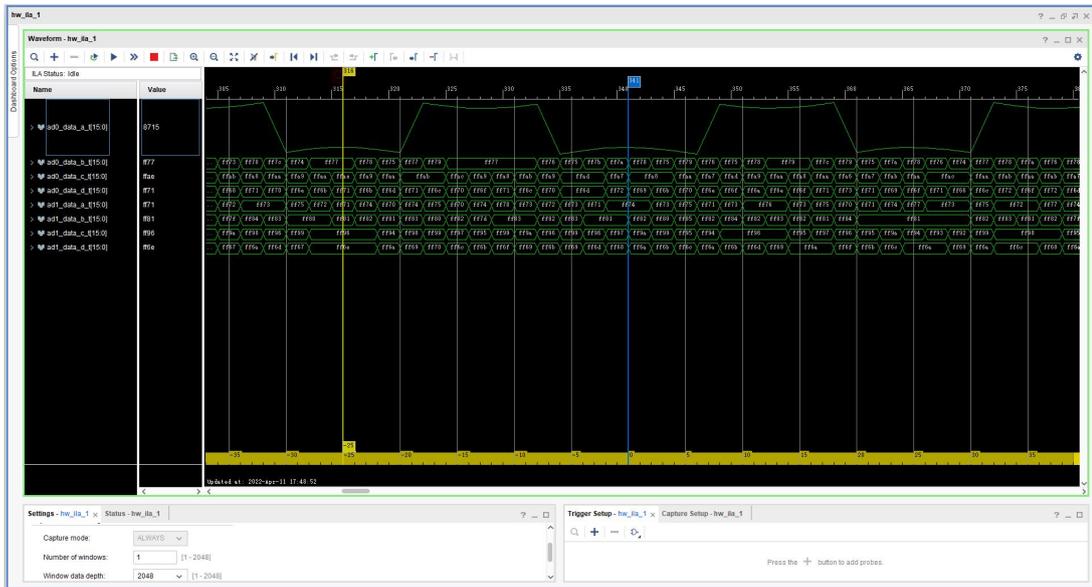


图 5.4.2

信号发送器 CH1 连接 mdyFmcAd9653 板卡上的 MMCX 接口 XS1，产生正弦波 -10MHz-1v- 占空比 50%；信号发送器 CH2 连接 mdyFmcAd9653 板卡上的 MMCX 接口 XS12，产生正弦波 -15MHz-1v- 占空比 50%。ILA 抓取信号波形如下图 5.4.3 所示。

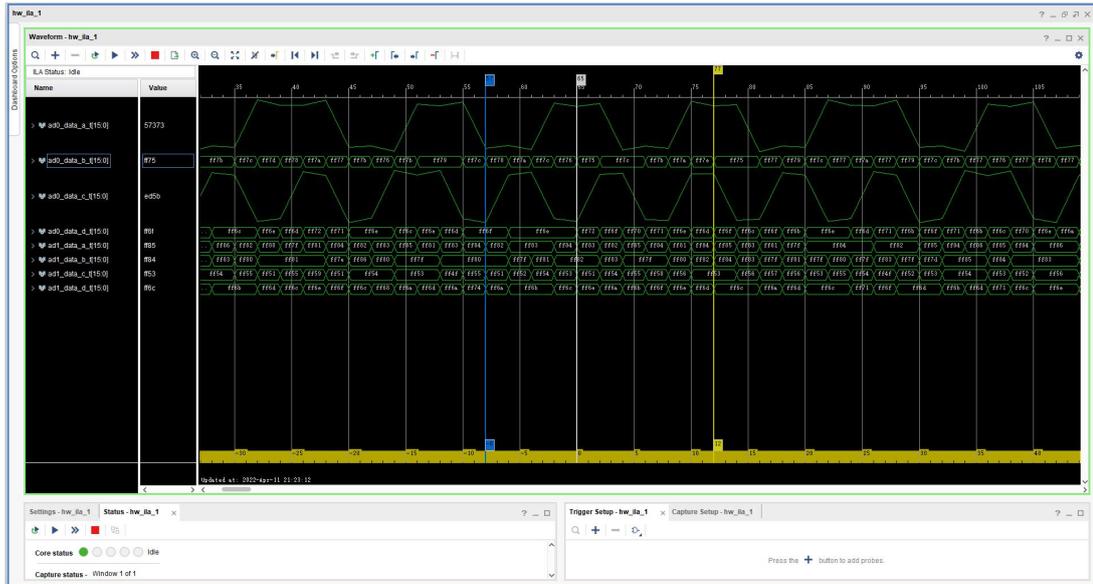


图 5.4.3

二、 技术支持

售后：开发板保修期为 6 个月，全国统一服务热线：020-39002701，QQ：1241003385 吴老师。

三、 更多帮助

- 1、明德扬官网：www.mdy-edu.com
- 2、明德扬总线：020-39002701
- 3、论坛：www.fpgabbs.com
- 4、FPGA 交流群：544453837
- 5、线上商城：(1)www.mdy-edu.taobao.com
(2) <https://shop247359875.taobao.com>