



复旦微电子

128M bit 串行 Flash 存储器

- JFM25F128A
- JFM25F128A-E8
- JFM25F128A-E16
- EFM25F128A

技术手册

2021 年 11 月



技术资料，不得外传

本资料是为了让用户根据用途选择合适的上海复旦微电子集团股份有限公司（以下简称复旦微电子）的产品而提供的参考资料，不保证本资料中不含任何瑕疵。

本资料不转让属于复旦微电子或者第三者所有的知识产权以及其他权利的许可。

在使用本资料所记载的信息最终做出有关信息和产品是否适用的判断前，请您务必将所有信息作为一个整体系统来进行评价。

采购方对于选择与使用本文描述的复旦微电子的产品和服务全权负责，复旦微电子不承担采购方选择与使用本文描述的产品和服务的责任。除非以书面形式明确地认可，复旦微电子的产品不推荐、不授权、不担保用于包括军事、航空、航天、救生及生命维持系统在内的，由于失效或故障可能导致人身伤亡、严重的财产或环境损失的产品或系统中。

未经复旦微电子的许可，不得翻印或者复制全部或部分本资料的内容。

今后日常的产品更新会在适当的时候发布，恕不另行通知。在购买本资料所记载的产品时，请预先向复旦微电子在当地的销售办事处确认最新信息，并请您通过各种方式关注复旦微电子公布的信息，包括复旦微电子的网站(<http://www.fmsh.com/>)。

如果您需要了解有关本资料所记载的信息或产品的详情，请与上海复旦微电子集团股份有限公司在当地的销售办事处联系。

商标

上海复旦微电子集团股份有限公司的公司名称、徽标以及“复旦”徽标均为上海复旦微电子集团股份有限公司及其分公司在中国的商标或注册商标。

上海复旦微电子集团股份有限公司在中国发布，版权所有。

目录

目录	1
1 产品用途及应用范围	1
2 产品特点	1
3 产品型号说明	2
4 产品概述	2
4.1 产品功能	2
4.1.1 引脚说明	2
4.1.2 功能框图	3
4.1.3 存储器结构	3
4.1.4 SPI 操作	4
4.1.5 写保护	6
4.1.6 状态寄存器	7
4.1.7 命令定义	10
4.1.8 上电时序	37
4.2 引出端管脚定义	38
4.2.1 CSOP16/CSOP16-L 封装	38
4.2.2 CSOP8/SOP8 封装	39
4.3 替代产品的国别、公司和产品型号	39
5 性能指标	39
6 封装信息	41
6.1 CSOP16/CSOP16-L	41
6.2 CSOP8	42
6.3 SOP8(208MIL)	43
7 订购信息和打印标识	45
7.1 订购信息	45
7.2 打印标识	46
7.2.1 JFM25F128A (B 级)	46
7.2.2 JFM25F128A-E16	46
7.2.3 JFM25F128A-E8	47
7.2.4 EFM25F128A	47
8 典型应用线路图	47
9 使用注意事项	48
9.1 上电流程建议	48
9.2 四口模式说明	48
9.3 WP#、HOLD#管脚功能说明	48
9.4 擦写可靠性建议	48
9.5 编程、擦除操作建议	49
9.6 数据可靠性建议	49
9.7 湿敏器件应用注意事项	49
9.8 绝对最大额定值	49
9.9 使用操作规程	50
9.10 安全保护装置	50
9.11 运输与储存	51
9.12 开箱与检查	51
9.13 质量保证和售后服务	51
10 常规故障及处理方法	51
11 研制生产单位	51
12 版本	52

1 产品用途及应用范围

本产品是一款串行 SPI Flash 存储器，属于非挥发存储器，可多次写入读出，具有在电源撤除后，仍然保持储存的数据信息的特性。可用于整机系统中的程序存储介质，也可以作为小容量数据的存储介质。

2 产品特点

- 低功耗
 - 3~3.6V 单电源供电
 - 典型活动电流12mA
 - 典型待机电流1uA
- 统一扇区架构：
 - 4096个4-Kbyte扇区
 - 256个64K-byte扇区
 - 任意扇区都可以被单独擦除
 - 对每页可编程1~256字节
- SPI串行接口(模式0及模式3)
 - 标准SPI : CLK, CS#, DI, DO, WP#, HOLD#
 - 双口SPI : CLK, CS#, DQ0, DQ1, WP#, HOLD#
 - 四口SPI : CLK, CS#, DQ0, DQ1, DQ2, DQ3
- 支持软/硬件写保护
 - 通过软件对全部或部分存储内容进行写保护
 - 通过WP#启用或者禁止硬件写保护功能
- 高性能
 - 支持增强读模式
 - QPI模式可以减少指令开销
 - 最大单口快速读速度： 50MHz
 - 最大双口读速度： 33MHz
 - 最大四口读速度： 33MHz
 - 典型页编程时间： 0.5ms
 - 典型64K扇区擦除时间： 300ms
 - 典型全芯片擦除时间： 50s
- 高可靠性：
 - 擦写次数： 1 万次
 - 数据保存： 20 年（等效55℃）
 - ESD (HBM) : $\geq 2000V$
- 封装
 - CSOP16
 - CSOP16-L
 - CSOP8
 - SOP8 (208mil)
- 产品重量（CSOP16封装）： 1.5g

3 产品型号说明

型号	封装	质量等级
JFM25F128A	长管脚 CSOP16-L 短管脚 CSOP16	GJB 597B-2012 的 B 级
JFM25F128A-E8	CSOP8	陶封宽温产品
JFM25F128A-E16	短管脚CSOP16	陶封宽温产品
EFM25F128A	SOP8(208mil)	塑封宽温产品

注:

CSOP16 管脚兼容 SOP16 (300mil), CSOP8 管脚兼容 SOP8 (208mil)。

4 产品概述

4.1. 产品功能

4.1.1. 引脚说明

4.1.1.1. 串行时钟信号引脚(CLK):

在 CLK 输入时钟信号的上升沿将数据送入 Flash 器件, 并在时钟的下降沿将数据读出。

4.1.1.2. 串行数据输入输出引脚(DI, DO 和 DQ0, DQ1, DQ2, DQ3):

支持标准 SPI, 双口 SPI 和四口 SPI 操作。标准 SPI 命令使用 DI 引脚在 CLK 的上升沿串行写入命令、地址及数据, 并在 CLK 下降沿从 DO 读出数据或状态。

双口命令使用双向 IO 引脚 (DQ0, DQ1) 在 CLK 的上升沿串行写入命令、地址及数据, 并在 CLK 下降沿从 IO 引脚 (DQ0, DQ1) 读出数据或状态。

四口命令使用双向 IO 引脚 (DQ0, DQ1, DQ2, DQ3) 在 CLK 的上升沿串行写入命令、地址及数据, 并在 CLK 下降沿从 IO 引脚 (DQ0, DQ1, DQ2, DQ3) 读出数据或状态。

4.1.1.3. 片选引脚(CS#):

用于使能或禁止芯片操作。当 CS#为高时, 芯片不被选中, 且串行数据输出管脚(DO 或 DQ0, DQ1, DQ2, DQ3)为高阻态, 此时芯片功耗为待机模式 (除非内部在进行擦除、编程)。当 CS#为低时, 芯片被选中, 芯片功耗上升到活动状态, 命令可以被写入, 数据可以被读出。芯片上电后, 在写入新命令前, CS#必须有从高到低的跳变过程。在上电过程中, CS#输入电平必须跟随 VCC。如果需要, 可以在 CS#上接一个上拉电阻。

4.1.1.4. 保持引脚(HOLD#):

当芯片被选中时, 该信号可用于暂停芯片操作。在 CS#为低时, 若把 HOLD#置低, DO 将处于高阻态, DI 和 CLK 信号都被忽略; 当 HOLD 置高后, 芯片恢复操作。该信号适用于多个器件共享 SPI 信号的情况。写保护功能只在标志 SPI 和双口 SPI 操作有效, 当处于四口 SPI 时, 该引脚作为四口输入输出操作的串行数据 IO (DQ3)。

芯片上电后默认不支持 HOLD 功能, 为了启用 HOLD 功能, 需把 SR-2 的 QE 位写为 0。

4.1.1.5. 写保护(WP)引脚:

用于保护状态寄存器不被写入。写保护功能只在标志 SPI 和双口 SPI 操作有效, 当处于四口 SPI、QPI 时, 该引脚作为四口输入输出操作的串行数据 IO (DQ2)。

芯片上电后默认不支持 WP 管脚保护功能, 为了启用 WP 管脚保护功能, 需把 SR-2 的 QE 位写为 0。

4.1.2. 功能框图

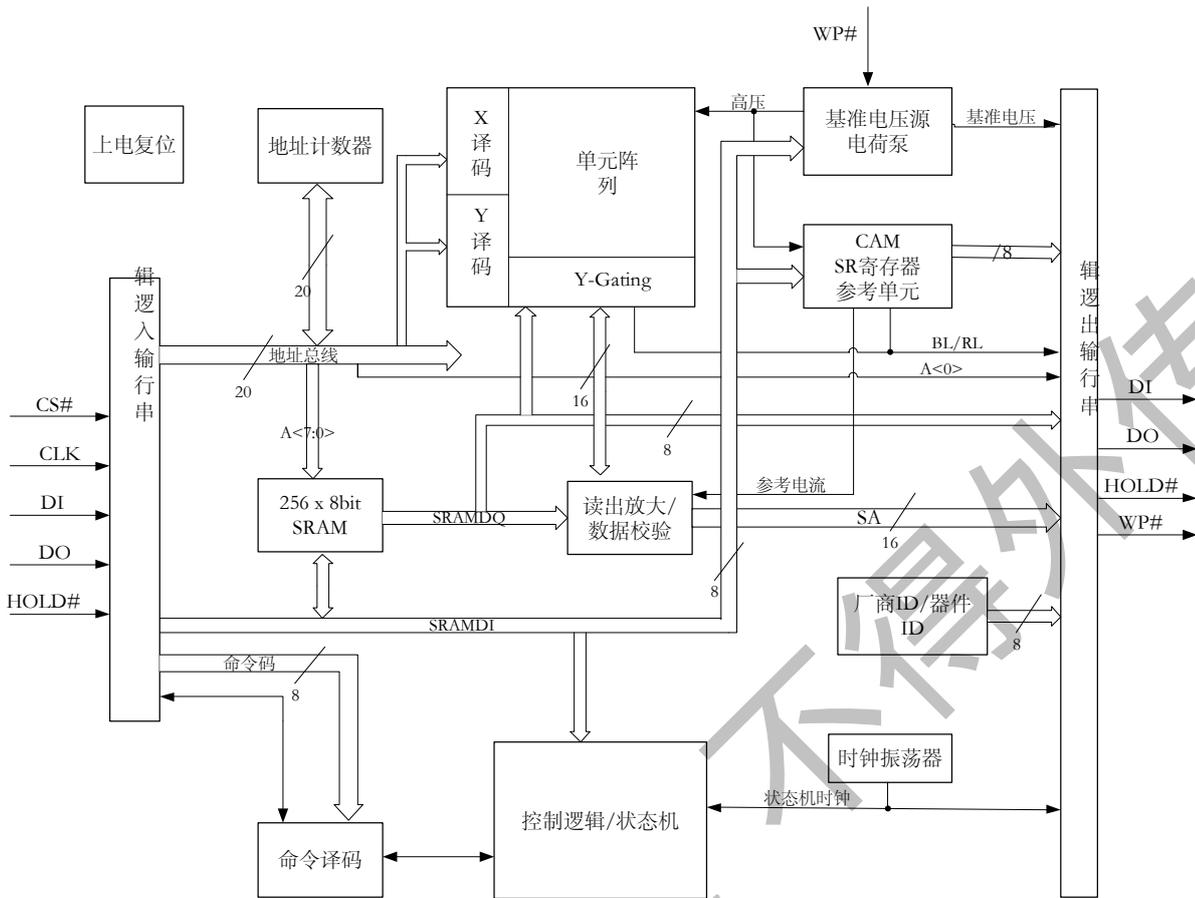


图 4-1 功能框图

功能框图

4.1.3. 存储器结构

1. 总容量：16384K 字节
2. 统一扇区架构
 - 256 个 64K 字节的扇区
 - 4096 个 4K 字节的扇区
3. 65536 页（每页 256 字节）

每页可以被独立编程（即数据位从1变为0）。擦除可以对扇区或全芯片进行，但不能进行页擦除。

表 4-1 存储器组织结构

64K扇区	4K扇区	地址范围	
255	4095	FFF000h	FFFFFFh

254	4080	FF0000h	FF0FFFh
	4079	FEF000h	FEFFFFh
253
	4064	FE0000h	FE0FFFh
	4063	FDF000h	FDFFFFh

64K扇区	4K扇区	地址范围	

	4048	FD0000h	FD0FFFh
...
2	47	02F000h	02FFFFh

	32	020000h	020FFFh
1	31	01F000h	01FFFFh

	16	010000h	010FFFh
0	15	00F000h	00FFFFh

	2	002000h	002FFFh
	1	001000h	001FFFh
	0	000000h	000FFFh

4.1.4. SPI 操作

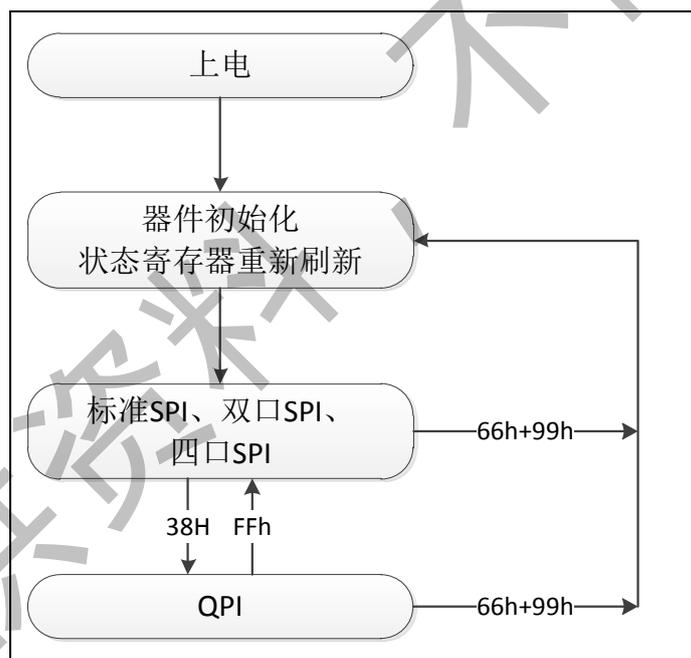


图 4-2 操作框图

4.1.4.1. 标准 SPI 命令

接口总线兼容 SPI，通过 CLK、CS#、DI 和 DO 进行访问。芯片支持 SPI 模式 0 和模式 3 的操作。模式 0 和模式 3 的区别如下图：

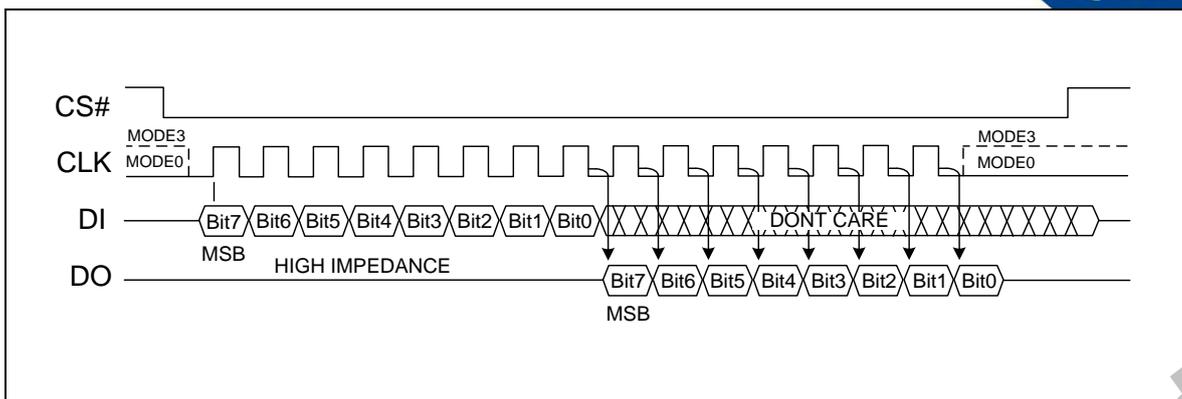


图 4-3 模式 0 和模式 3 的区别

当 SPI 总线控制器处于待机状态不传送数据时，模式 0 下的时钟信号 SCK 为低，而模式 3 下的时钟信号 CLK 为高。在两种模式下，DI 上的数据都是在时钟上升沿被采样，DO 上的数据在时钟下降沿输出。

4.1.4.2. 双口 SPI 命令

支持双口 SPI 操作，如“双口输出快速读 (3BH)”和“双口输入输出快速读 (BBH)”命令。这些命令允许数据输入或输出达到普通 SPI 两倍的速度。双口读命令是上电时快速下载数据到 RAM 或直接从 SPI 总线上执行非关键速度代码的理想操作。当使用双口 SPI 命令时，DI 和 DO 引脚成为双向 I/O 引脚：DQ0 和 DQ1。

4.1.4.3. 四口 SPI 命令

支持四口 SPI 操作，如“四口输入输出快速读 (EBH)”命令。该命令允许数据输入或输出达到普通 SPI 四倍的速度。四口读命令在连续和随机访问速度有极大提高，允许快速代码映射到 RAM (code-shadowing) 或直接从 SPI 总线上执行代码 (XIP)。当使用四口 SPI 命令时，DI、DO、WP#和 HOLD#引脚成为双向 I/O 引脚：DQ0、DQ1、DQ2、DQ3。

四口 SPI 命令要求状态寄存器-2 的 QE 位必须设置为 1。芯片上电后默认支持四口 SPI 命令。

4.1.4.4. 四口模式 (QPI)

支持完全的四口模式（所有命令、地址输入，数据输入输出都为四口）。当使用完全四口模式命令时，DI、DO、WP#和 HOLD#引脚成为双向 I/O 引脚：DQ0、DQ1、DQ2、DQ3。

完全四口模式要求状态寄存器-2 的 QE 位必须设置为 1，然后通过使用 38H 命令从 SPI 进入 QPI 模式，使用 FFH 命令从 QPI 模式退出到 SPI 模式。

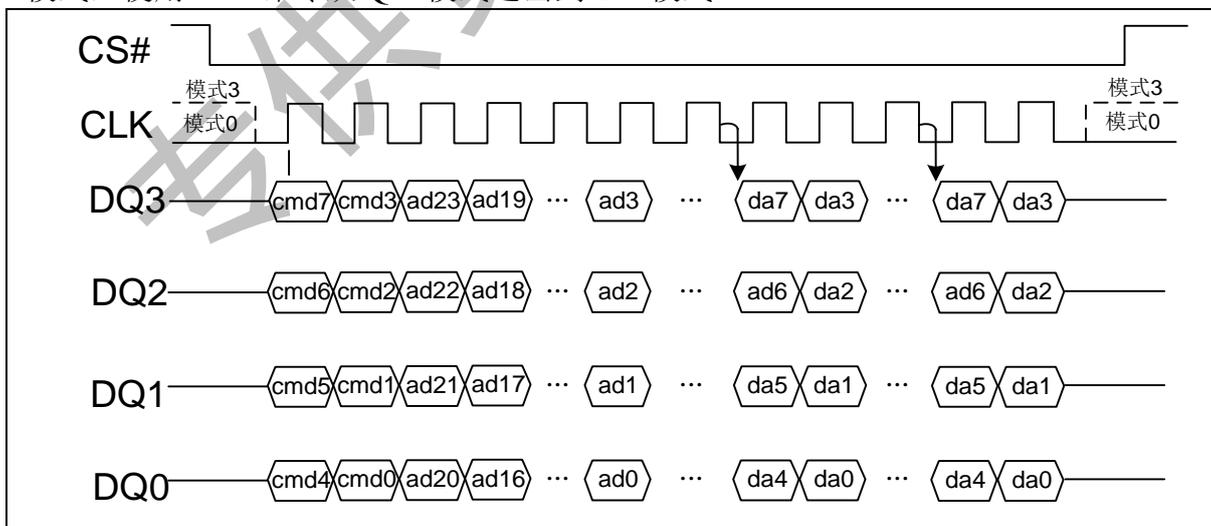


图 4-4 QPI 输入格式

4.1.4.5. HOLD 功能

对于标准 SPI, HOLD#信号允许在片选有效时(CS#=0)暂停操作。HOLD#功能可以用于数据和时钟信号与其它器件共享的情况下。比如,写页编程命令过程中仅将部分数据写入缓冲区时,系统中产生了一个更高优先级的中断要求使用 SPI 总线。在这种情况下,HOLD#功能可以保存当前命令的执行状态以及缓冲区中的数据,当总线可用时恢复命令写入。

要进入 HOLD#状态,CS#必须为低。如果此时 CLK 信号为低,则芯片会在 HOLD#的下降沿进入 HOLD 状态,否则芯片在下一个时钟的下降沿进入 HOLD 状态。如果 HOLD#的上升沿时 CLK 为低,则芯片结束 HOLD 状态,否则芯片在下一个时钟的下降沿结束 HOLD 状态。在 HOLD 状态下,串行数据输出脚(DO)为高阻态,串行数据输入脚(DI)和串行时钟脚(CLK)被忽略。片选信号(CS#)在整个 HOLD 期间必须为低以避免芯片内部逻辑状态被复位。

芯片上电后默认不支持 HOLD 功能,为了启用 HOLD 功能,需把 SR-2 的 QE 位写为 0。

四口 SPI、QPI 模式下,HOLD#管脚作为输入输出管脚 DQ3,HOLD 功能无效。

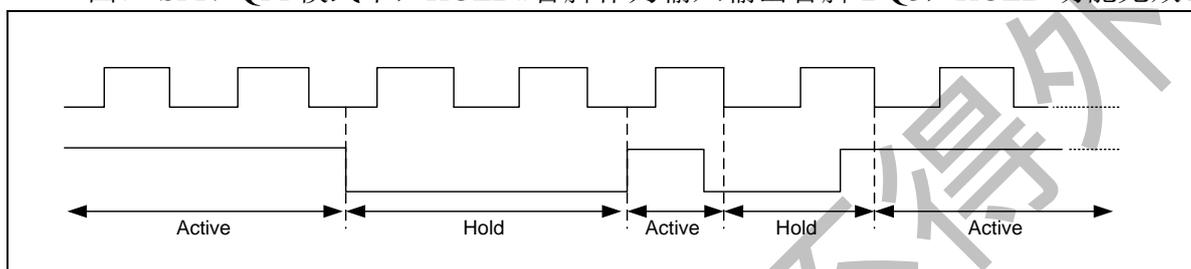


图 4-5 Hold 状态波形

4.1.4.6. 软复位功能

在 SPI 或 QPI 模式下,都可以通过软复位命令序列可以把器件初始化成上电状态。命令序列包含 2 个连续指令:使能复位命令(66h)和复位命令(99h)。如果器件成功接收指令,器件将需要约 35us 时间完成复位,复位器件不接收任何指令。

软复位的应用注意事项,参考 9.1 章节。

4.1.5. 写保护

使用非挥发性存储器时,必须考虑到系统中的噪声或其他意外情况可能会破坏数据的完整性。为避免此类情况,芯片提供了多种方式,以保护数据不受到意外的破坏。

- 当 VCC 低于阈值时芯片复位
- 上电后一段时间内芯片禁止写操作
- 写使能/写禁止命令,当擦除/编程结束后自动进入写禁止状态
- 利用状态寄存器进行软件和硬件(WP#管脚)写保护

当上电或下电时,如果 VCC 低于阈值 V_{WI} ,芯片保持为复位状态。在复位状态下,芯片的所有操作被禁止,并且芯片不识别任何命令。在上电过程中,在 VCC 高于 V_{WI} 之后的一段时间 t_{PUW} 内,所有的编程及擦除命令被禁止,包括写使能,页编程,扇区擦除,全芯片擦除以及写状态寄存器命令。需要注意,在上电过程中,片选管脚 CS#必须跟随电源电压 VCC,直到达到 VCC-min 并经过了 t_{VSL} 的延迟。如果需要,可以在 CS#管脚接上拉电阻。

上电过程结束后,状态寄存器中的 WEL 位置为 0,芯片自动处于写禁止状态。在发送页编程、扇区擦除、全芯片擦除及写状态寄存器命令之前必须先发送写使能命令。当编程,擦除或写命令完成后,WEL 位会自动复位为 0。

软件写保护是通过写状态寄存器命令设置状态寄存器保护位(SRP)及扇区保护位(BP2、BP1、BP0)来实现的。这些设置位可以使得部分扇区到最大全部存储区域被置为只读状态。WP#管脚可以控制状态寄存器是否可写。

4.1.6. 状态寄存器

读状态寄存器命令可以用来提供芯片当前的状态，包括是否处于擦写过程中，是否写使能，芯片的写保护状态，安全寄存器的锁定。写状态寄存器命令可以配置芯片的写保护特性，安全寄存器的锁定。对状态寄存器的写操作由状态寄存器保护位(SRP)，写使能命令，以及 WP#管脚控制。

芯片支持临时写状态寄存器（50H+01H/31H），掉电后寄存器内数据重新初始化为出厂状态。芯片上电后寄存器状态位除了 QE 为 1，其他状态位为 0。

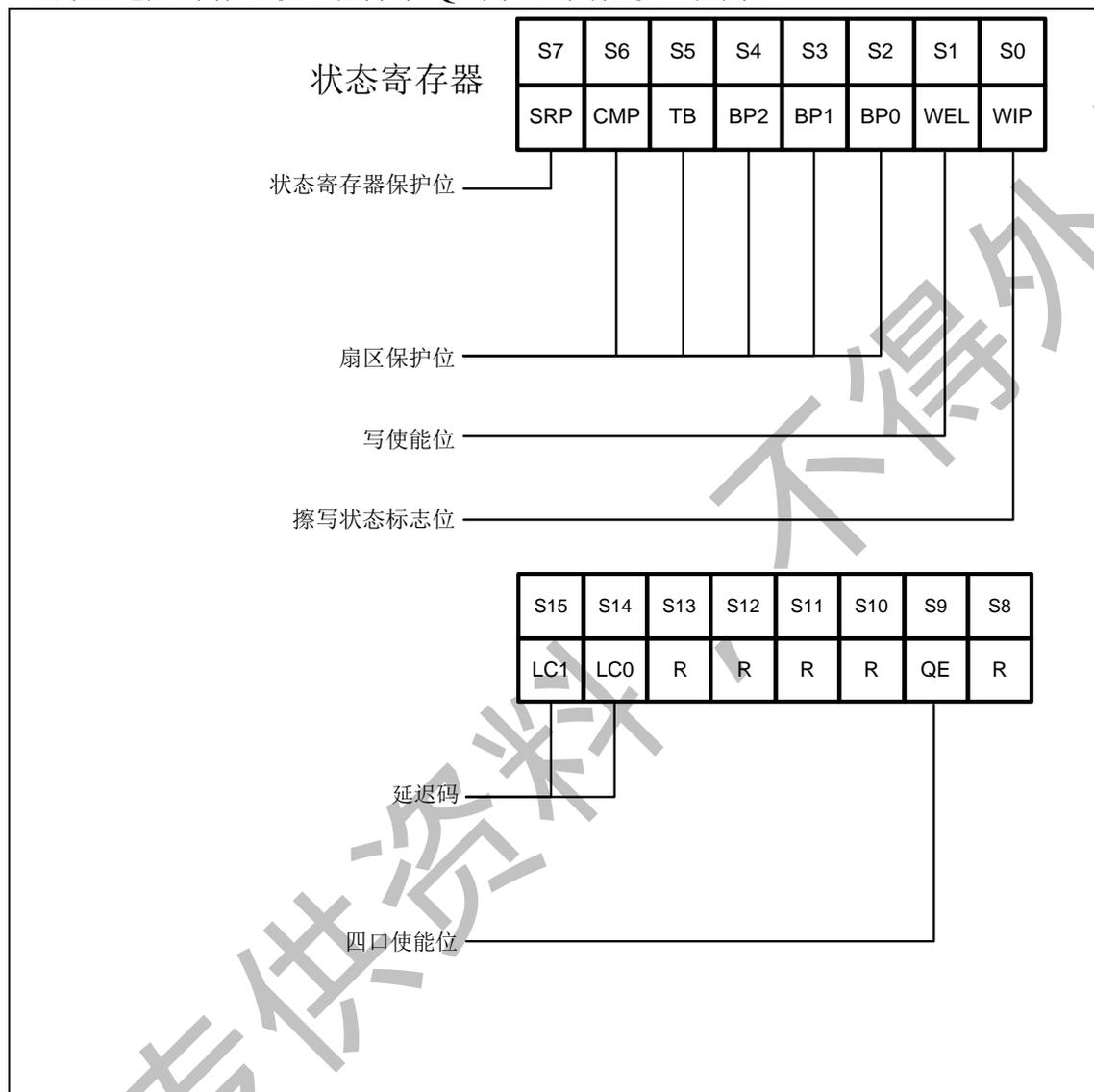


图 4-6 状态寄存器 1/2

4.1.6.1. WIP 位

WIP(Write In Progress)是在状态寄存器中的只读位。当芯片正在执行页编程、扇区擦除、全芯片擦除及写状态寄存器或编程/擦除安全寄存器命令时，WIP 被置为 1。在命令执行过程中，芯片不再接受除读状态寄存器（RDSR），命令以外的其他命令。当擦写命令执行完成后，WIP 被置为 0。

4.1.6.2. 写使能锁存位(WEL)

WEL(Write Enable Latch)位是在状态寄存器中的只读位(SR1)。在写入写使能命令后，WEL



被置为 1。当芯片处于写禁止状态时，WEL 被置为 0。在芯片完成上电过程或以下命令执行完后，芯片处于写禁止状态，这些命令包括：写禁止、页编程、扇区擦除、全芯片擦除及写状态寄存器命令。

4.1.6.3. 扇区保护位(CMP、TB、BP2、BP1、BP0)

扇区保护位(CMP、TB、BP2、BP1、BP0)是在状态寄存器中的非挥发位，用于写保护控制。扇区保护位可以用写状态寄存器 (WRSR) 命令设置，可以对全部或部分存储区域写保护，或者全部都不保护(见状态寄存器保护区域表)。扇区保护位在出厂时被置为 0，对存储区域不保护。

下电、上电复位之后，扇区保护位恢复为全 0。

4.1.6.4. 状态寄存器保护位(SRP)

状态保护位 (SRP) 与写保护信号 (WP#) 结合使用，允许芯片进入硬件保护模式 (SRP 为 1，WP#为 0)。该模式下，状态寄存器状态位 (SRP、CMP、TB、BP2、BP1、BP0、LC0、LC1、QE) 变为只读状态，不再接受写状态寄存器命令 (WRSR)。

下电、上电复位之后，状态寄存器保护位 (SRP) 恢复为全 0。

4.1.6.5. Quad 使能(QE)

Quad 使能位(QE) 是状态寄存器中的非挥发位(S9)，用于开启四端 SPI 及 QPI 模式。当 QE=1 (上电后默认值) 时，WP#和 HOLD#管脚为 DQ2 和 DQ3，WP#和 HOLD#管脚功能无效。当通过写 SR 命令使 QE=0 时，WP#和 HOLD#管脚使能。

在使用“使能 QPI”命令(38h)前，QE 必须为 1，否则该命令被忽略。当芯片处于 QPI 模式下，QE 位将保持为 1。QPI 模式下的“写状态寄存器”命令不能将 QE 位从 1 改写为 0。

4.1.6.6. 状态寄存器保护位(LC1、LC0)

LC1、LC0 选择读操作时的 dummy 时钟个数，mode 表示连续读模式配置字 M7~0 的时钟个数。

表 4-2 SPI 模式下的 dummy 时钟配置

LC	Fast Read		Read Dual Out		Read Quad Out		Dual I/O Read		Quad I/O Read	
	0Bh		3Bh		6Bh		BBh		EBh	
	mode	dummy	mode	dummy	mode	dummy	mode	dummy	mode	dummy
00	0	8	0	8	0	8	4	0	2	4
01	0	8	0	8	0	8	4	4	2	6
10	0	8	0	8	0	8	4	4	2	8
11	0	0	0	8	0	8	4	0	2	2

LC	Word Read Quad I/O		Octal Word Read Quad I/O	
	E7h		E3h	
	mode	dummy	mode	dummy
00	2	2	2	0
01	2	4	2	2
10	2	6	2	4
11	2	2	2	0



表 4-3 QPI 模式下的 dummy 时钟配置

Freq. (MHz)	LC	Fast Read		Quad I/O Read		QPI wrap read	
		0Bh		EBh		0Ch	
		mode	dummy	mode	dummy	mode	dummy
≤33	00	0	6	2	4	0	6
≤50	01	0	8	2	6	0	8
≤50	10	0	10	2	8	0	10
≤20	11	0	4	2	2	0	4

4.1.6.7. 状态寄存器保护区域

表 4-4 扇区保护

状态位					Memory Content		
CMP	TB	BP2	BP1	BP0	受保护地址	受保护容量	比例
0	X	0	0	0	无	无	无
0	0	0	0	1	FC0000h-FFFFFFh	2Mb	Upper 1/64
0	0	0	1	0	F80000h-FFFFFFh	4Mb	Upper 1/32
0	0	0	1	1	F00000h-FFFFFFh	8Mb	Upper 1/16
0	0	1	0	0	E00000h-FFFFFFh	16Mb	Upper 1/8
0	0	1	0	1	C00000h-FFFFFFh	32Mb	Upper 1/4
0	0	1	1	0	800000h-FFFFFFh	64Mb	Upper 1/2
0	1	0	0	1	000000h-03FFFFh	2Mb	Lower 1/64
0	1	0	1	0	000000h-07FFFFh	4Mb	Lower 1/32
0	1	0	1	1	000000h-0FFFFh	8Mb	Lower 1/16
0	1	1	0	0	000000h-1FFFFh	16Mb	Lower 1/8
0	1	1	0	1	000000h-3FFFFh	32Mb	Lower 1/4
0	1	1	1	0	000000h-7FFFFh	64Mb	Lower 1/2
0	X	1	1	1	000000h-FFFFFFh	128Mb	全部
1	X	0	0	0	000000h-FFFFFFh	128Mb	全部
1	0	0	0	1	000000h-FBFFFFh	126Mb	Lower 63/64
1	0	0	1	0	000000h-F7FFFFh	124Mb	Lower 31/32
1	0	0	1	1	000000h-EFFFFh	120Mb	Lower 15/16
1	0	1	0	0	000000h-DFFFFFh	112Mb	Lower 7/8
1	0	1	0	1	000000h-BFFFFh	96Mb	Lower 3/4
1	0	1	1	0	000000h-7FFFFh	64Mb	Lower 1/2
1	1	0	0	1	040000h-FFFFFFh	126Mb	Upper 64/64
1	1	0	1	0	080000h-FFFFFFh	124Mb	Upper 31/32
1	1	0	1	1	100000h-FFFFFFh	120Mb	Upper 15/16
1	1	1	0	0	200000h-FFFFFFh	112Mb	Upper 7/8
1	1	1	0	1	400000h-FFFFFFh	96Mb	Upper 3/4
1	1	1	1	0	800000h-FFFFFFh	64Mb	Upper 1/2



1	X	1	1	1	无	无	无
---	---	---	---	---	---	---	---

4.1.7. 命令定义

JFM25F128A 的标准 SPI 命令集包含 30 条基本命令，这些命令完全通过 SPI 总线控制。命令由片选信号(CS#)的下降沿开始，从 DI 输入的第一个字节为命令码。DI 上的数据在时钟上升沿被采样，高位在前。

QPI 指令集包含 23 条基本指令，这些命令完全通过 SPI 总线控制。命令由片选信号(CS#)的下降沿开始，从 DQ3~0 管脚输入的第一个字节为命令码。所有的 QPI 指令、地址、数据和空字节都使用 4 个 DQ 管脚输入、输出，2 个时钟周期完成 1 字节操作。

命令的长度从一个字节到若干字节变化，命令码后面可跟随地址字节、数据字节、或 dummy 字节。命令由 CS# 的上升沿结束。所有的读命令可以在任何时候结束，而所有写命令必须在字节边界处结束，否则命令被忽略。

4.1.7.1. 厂商及器件 ID 如下表

表 4-5 厂商/器件 ID

OP Code	MF7-MF0	ID15-ID0	ID7-ID0
ABh	/	/	17h
90h, 92h, 94h	20h	/	17h
9Fh	20h	BA18h	/

4.1.7.2. 命令

表 4-6 标准单口 SPI 命令序列表

命令	BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6
时钟数	(0-7)	(8-15)	(16-23)	(24-31)	(32-39)	(40-47)
状态寄存器写使能	50h					
写使能	06h					
写禁止	04h					
读状态寄存器 1	05h	(S7-S0)				
读状态寄存器 2	35h	(S7-S0)				
写状态寄存器 1	01h	(S7-S0)				
写状态寄存器 2	31h	(S7-S0)				
读数据	03h	A23-A16	A15-A8	A7-A0	(D7-D0)	
快速读数据	0Bh	A23-A16	A15-A8	A7-A0	dummy	(D7-D0)
页编程	02h	A23-A16	A15-A8	A7-A0	D7-D0	D7-D0
扇区擦除 (4KB)	20h	A23-A16	A15-A8	A7-A0		
扇区擦除 (64KB)	D8h	A23-A16	A15-A8	A7-A0		
全芯片擦除	C7h/60h					
深度下电	B9h					
厂商/器件	90h	dummy	dummy	00h	(MF7-MF0)	(ID7-D0)
退出深度下电/ID ⁽¹⁾	ABh	dummy	dummy	Dummy	(ID7-ID0)	
读 JEDEC ID ⁽¹⁾	9Fh	(MF7-MF0)	(ID15-ID8)	(ID7-D0)		
读 UID	4Bh	dummy	dummy	dummy	dummy	(UID63-UID0)
使能 QPI	38h					



命令	BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6
使能复位	66h					
复位	99h					

表 4-7 标准双口 SPI 命令序列表

命令	BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6
时钟数	(0-7)	(8-15)	(16-23)	(24-31)	(32-39)	(40-47)
双口输出快速读	3Bh	A23-A16	A15-A8	A7-A0	Dummy (2)	(D7-D0, ...) (3)
双口输入输出快速读	BBh	A23-A8(2)	A7-A0, M7-M0 (2)	Dummy (2)	(D7-D0, ...)(3)	
双口输入输出读 ID ⁽¹⁾	92h	A23-A8(2)	A7-A0, M7-M0(2)	(MF7-MF0, ID7-ID0) (3)		

表 4-8 标准四口 SPI 命令序列表

命令	BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6
时钟数	(0-7)	(8-15)	(16-23)	(24-31)	(32-39)	(40-47)
四口页编程	32h	A23-A16	A15-A8	A7-A0	D7-D0, ... (5)	D7-D0, ... (5)
四口输出快速读	6Bh	A23-A16	A15-A8	A7-A0	Dummy(4)	(D7-D0, ...) (5)
四口输入输出快速读	EBh	A23-A0, M7-M0(4)	Dummy(4)	(D7-D0, ...) (5)		
设置回绕参数	77h	xxxxx, W6-W4(4)				
四口输入输出读 ID ⁽¹⁾	94h	A23-A0, M7-M0(4)	xxxx, (MF7-MF0, ID7-ID0) (5)	(MF7-MF0, ID7-ID0, ...) (5)		

表 4-9 QPI 命令序列表

命令	BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6
时钟数	(0,1)	(2,3)	(4,5)	(6,7)	(8,9)	(10,11)
状态寄存器写使能	50h					
写使能	06h					
写禁止	04h					
读状态寄存器 1	05h	(S7-S0)				
读状态寄存器 2	35h	(S7-S0)				
写状态寄存器 1	01h	(S7-S0)				
写状态寄存器 2	31h	(S7-S0)				
页编程	02h	A23-A16	A15-A8	A7-A0	D7-D0	D7-D0
扇区擦除 (4KB)	20h	A23-A16	A15-A8	A7-A0		
扇区擦除 (64KB)	D8h	A23-A16	A15-A8	A7-A0		
全芯片擦除	C7h/60h					



命令	BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6
深度下电	B9h					
快速读	0Bh	A23-A16	A15-A8	A7-A0	dummy	(D7-D0)
四口输入输出快速读	EBh	A23-A16	A15-A8	A7-A0	M7-M0	(D7-D0)
带回绕快速读	0Ch	A23-A16	A15-A8	A7-A0	M7-M0	(D7-D0)
退出深度下电/ID ⁽¹⁾	ABh	dummy	dummy	Dummy	(ID7-ID0)	
厂商/器件 ⁽¹⁾	90h	dummy	dummy	00h	(MF7-MF0)	(ID7-D0)
读 JEDEC ID	9Fh	(MF7-MF0)	(ID15-ID8)	(ID7-D0)		
退出 QPI	FFh					
设置回绕参数	77h	dummy	dummy	dummy	W6-W4, xxxxx	
使能复位	66h					
复位	99h					

注:

1、见厂商/器件 ID 表。

2、双口地址输入格式

DQ0 = A22, A20, A18, A16, A14, A12, A10, A8, A6, A4, A2, A0, M6, M4, M2, M0

DQ1 = A23, A21, A19, A17, A15, A13, A11, A9, A7, A5, A3, A1, M7, M5, M3, M1

3、双口数据输出格式

DQ0 = (D6, D4, D2, D0)

DQ1 = (D7, D5, D3, D1)

4、四口地址输入格式

DQ0 = A20, A16, A12, A8, A4, A0, M4, M0

DQ1 = A21, A17, A13, A9, A5, A1, M5, M1

DQ2 = A22, A18, A14, A10, A6, A2, M6, M2

DQ3 = A23, A19, A15, A11, A7, A3, M7, M3

5、四口数据输入输出格式

DQ0 = (D4, D0, ...)

DQ1 = (D5, D1, ...)

DQ2 = (D6, D2, ...)

DQ3 = (D7, D3, ...)

6、QPI 命令、地址、数据格式

CLK#	0	1	2	3	4	5	6	7	8	9	10	11
DQ ₀	C4	C0	A20	A16	A12	A8	A4	A0	D4	D0	D4	D0
DQ ₁	C5	C1	A21	A17	A13	A9	A5	A1	D5	D1	D5	D1
DQ ₂	C6	C2	A22	A18	A14	A10	A6	A2	D6	D2	D6	D2
DQ ₃	C7	C3	A23	A19	A15	A11	A7	A3	D7	D3	D7	D3

4.1.7.3. 状态寄存器临时写使能(50h)

写状态寄存器前需要执行临时写使能（50h）命令后，再执行写状态寄存器命令（01h）可以对状态寄存器的挥发位进行改写（重新上电后恢复出厂设置）。此命令不会把 WIP 位置为 1，会

把 WEL 清为 0。写使能命令的发送方式为：把 CS# 置低，发送命令码 50h，再把 CS# 置高。如下图：

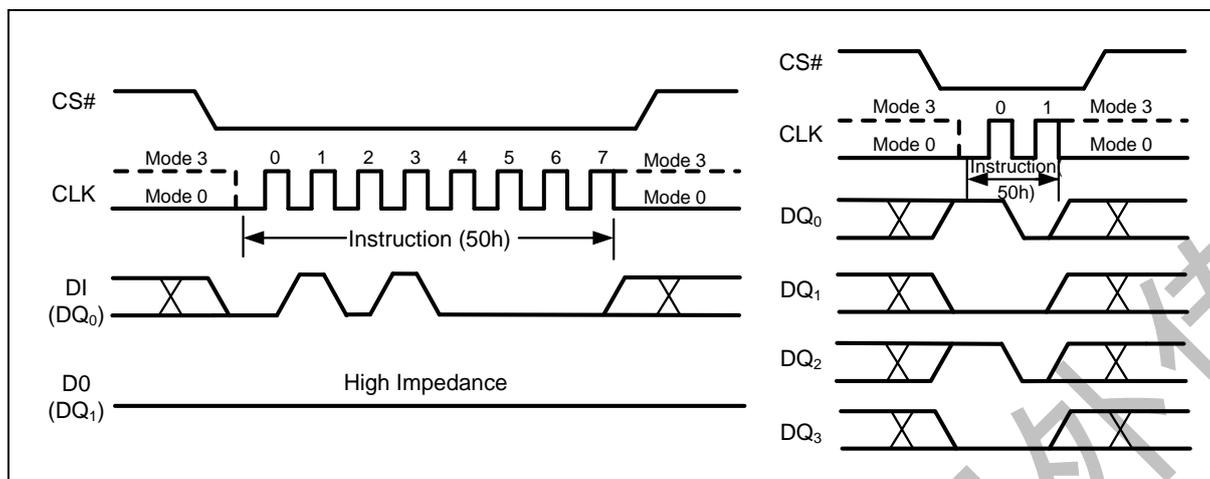


图 4-7 临时写使能命令时序图

4.1.7.4. 写使能(06h)

写使能 (WREN) 命令将状态寄存器中的 WEL 位置 1。在页编程、扇区擦除、芯片擦除命令之前 WEL 位必须被置为 1。写使能命令的发送方式为：把 CS# 置低，发送命令码 06h，再把 CS# 置高。如下图：

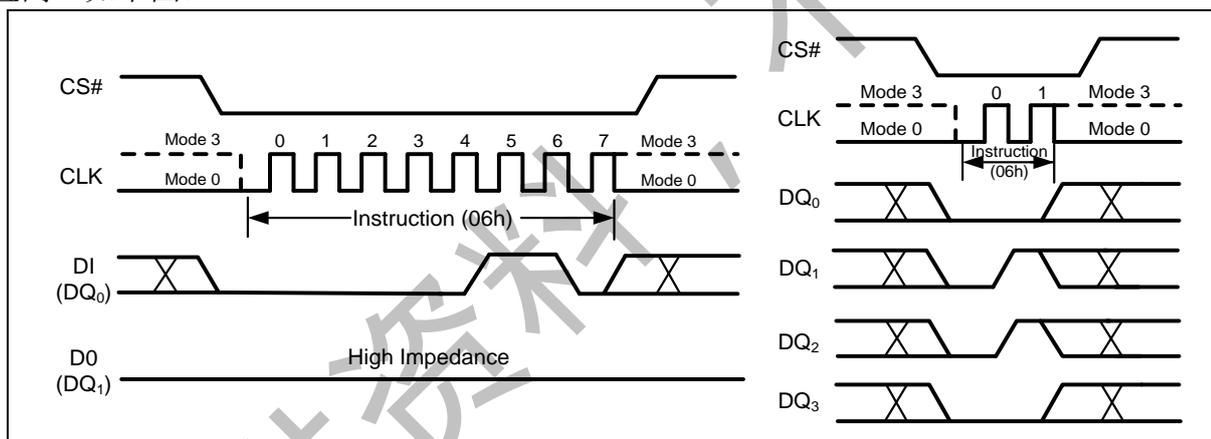


图 4-8 写使能命令时序图

4.1.7.5. 写禁止(04h)

写禁止命令会将状态寄存器中的 WEL 位复位为 0。写禁止命令命令的发送方式为：把 CS# 置低，发送命令码 04h，再把 CS# 置高。另外，在上电结束后、擦写命令结束后、写入复位命令后，WEL 位会自动复位为 0。

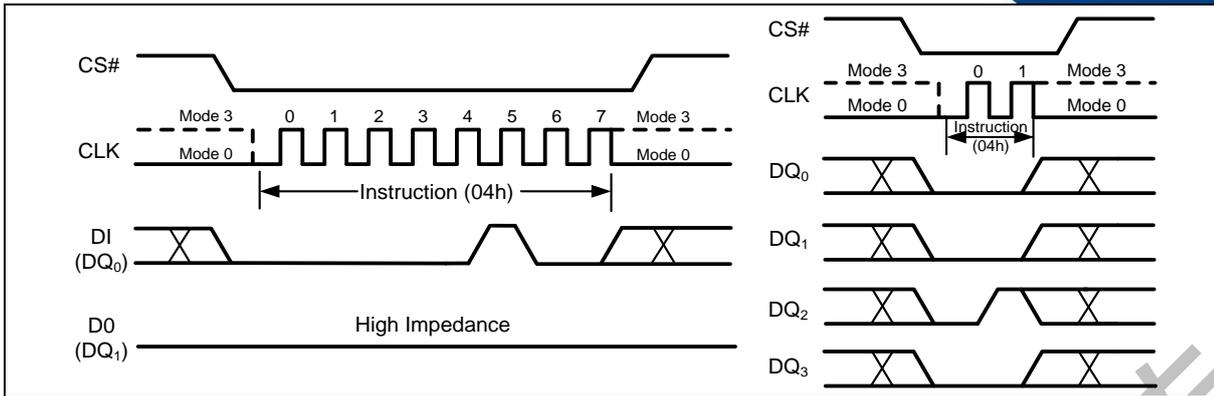


图 4-9 写禁止命令时序图

4.1.7.6. 读状态寄存器 1/2(05h/35h)

读状态寄存器(RDSR)命令可以读 8-bit 的状态寄存器数据。读状态寄存器命令的进入方式为：把 CS#置低，发送命令码 05h/35h，之后状态寄存器的数据从在 CLK 的下降沿从 DO 管脚输出，高位在前。

读状态寄存器命令可以在任何时候使用，即使在编程、擦除、写状态寄存器命令执行过程中。可以通过检查 WIP 位来判断写操作是否完成。状态寄存器可以连续读出，直到 CS#置高。

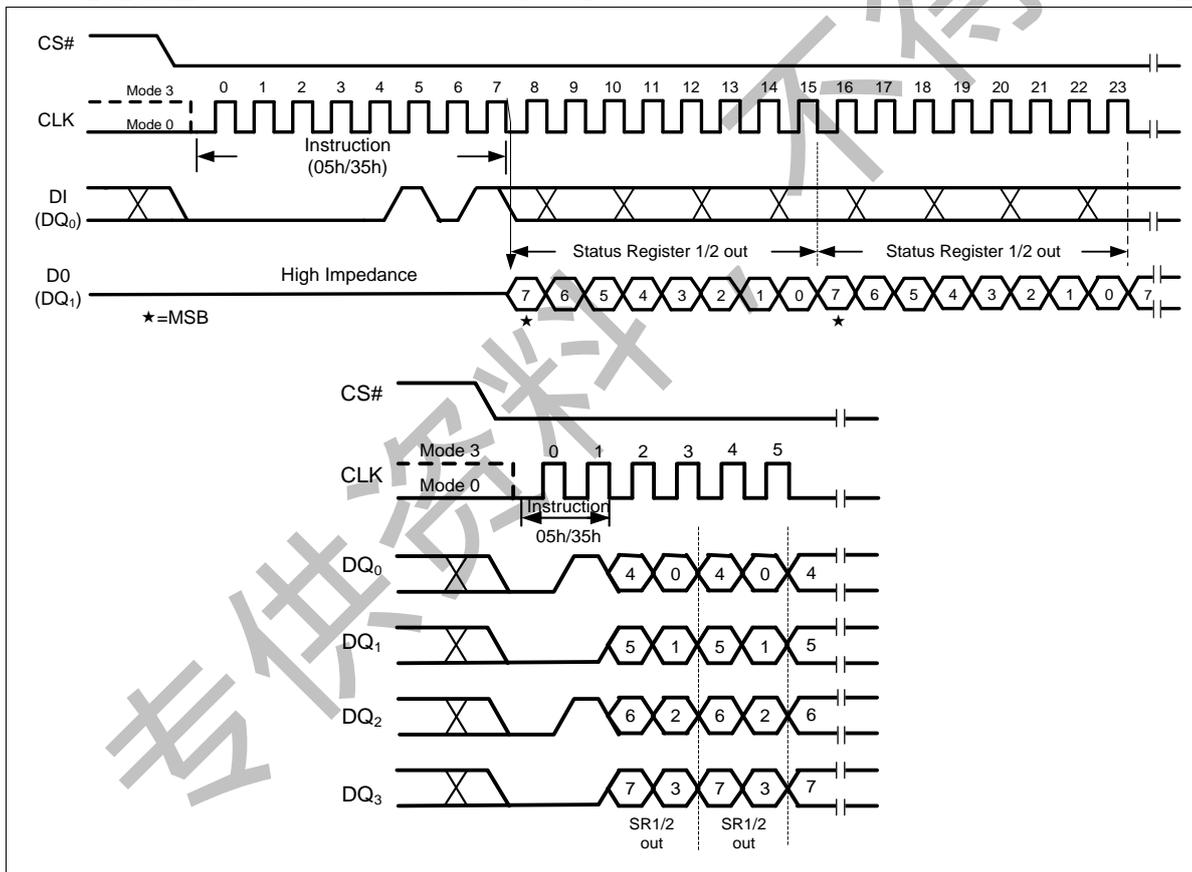


图 4-10 读状态寄存器命令时序图

4.1.7.7. 写状态寄存器 1/2(01h/31h)

写状态寄存器(WRSR)命令用来修改状态寄存器的内容，即 SRP, TB, BP2, BP1, BP0, QE, LC1~0, 重新上电后恢复出厂设置。

写状态寄存器的挥发位之前，需要先发送标准的临时写使能命令(50h)。芯片临时写使能后，将 CS#置低，发送命令码 01h/31h，随后发送要写入的状态寄存器数据。

WRSR 命令的结束方式是在第 8 数据位被时钟锁存后，将 CS 置高。如果未满足这个条件，则命令不会被执行。

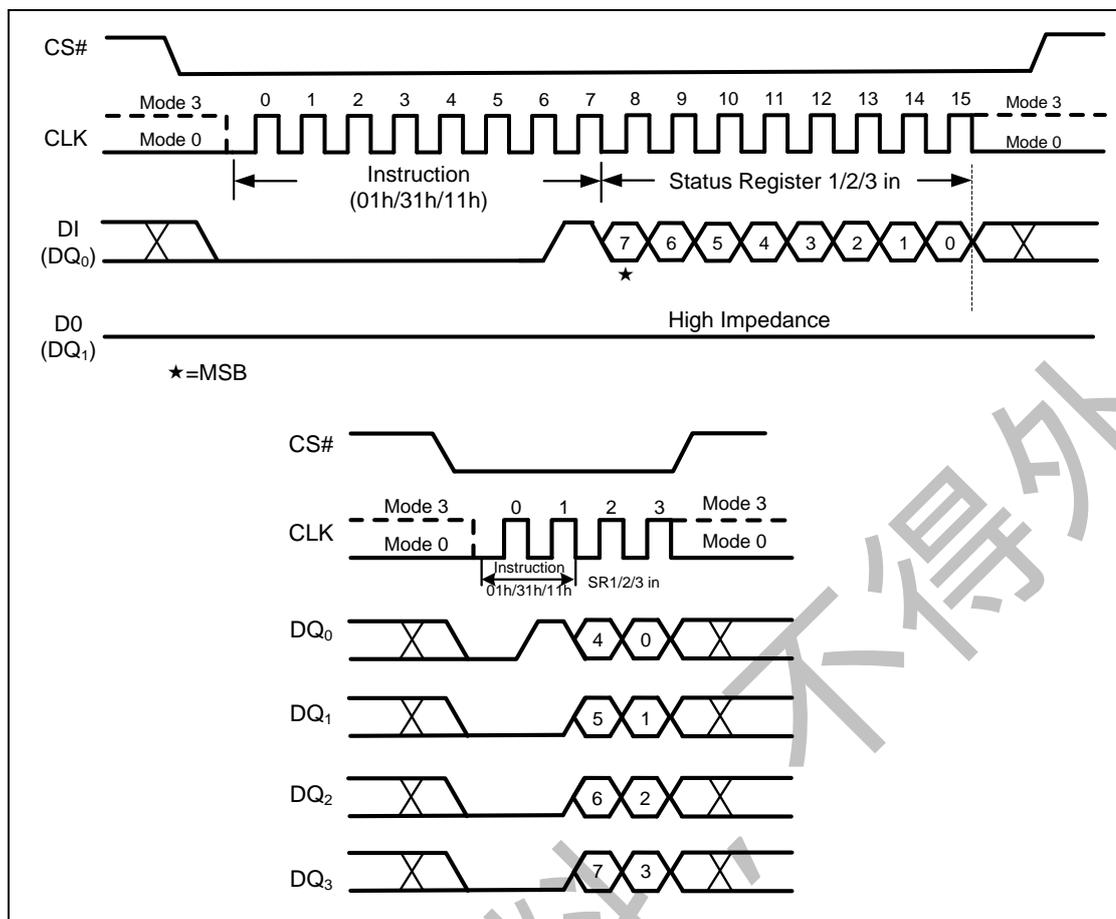


图 4-11 写状态寄存器命令时序图，SPI 模式

4.1.7.8. 读数据(03h)

首先把 CS#置低，然后给出读数据命令 03h，随后是 3 字节的地址 (A23-A0)，每位都在 CLK 的上升沿被锁存。之后存储器中给定地址上的数据在 CLK 的下降沿上从 DO 送出，高位在前。时序图如下：

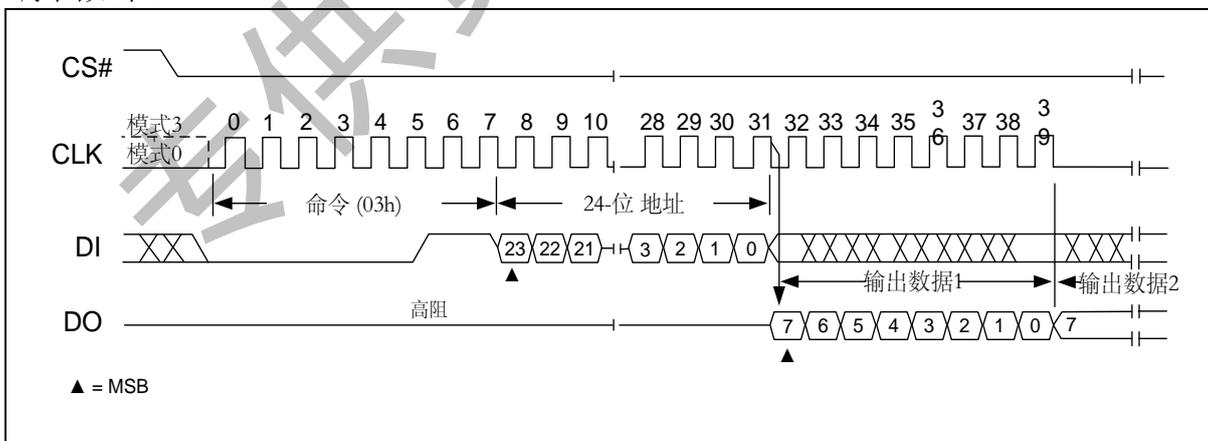


图 4-12 读操作命令时序图

每个数据字节送出后，地址自动增加，因此可以用一个读数据命令读出所有存储的内容。当地址增加到最高地址时，地址计数器会变为 0，允许继续读出数据。

结束读数据的命令的方法是将 CS#置高。CS#可以在数据输出的任何时刻被置高。在写操作过程中 (WIP=1)，读数据命令被忽略。

读数据命令要求的时钟频率从 DC 到最高 f_R (见交流参数表)。

4.1.7.9. 快速读数据(0Bh)

快速读数据命令与读数据命令类似,但是需要在 24-bit 地址之后插入 8 个 dummy 时钟, dummy 时钟给内部电路提供了额外的时间用于地址建立,从而可以工作在更高的频率 F_R 下(见电特性表)。在 dummy 时钟期间, DO 上的数据无意义。

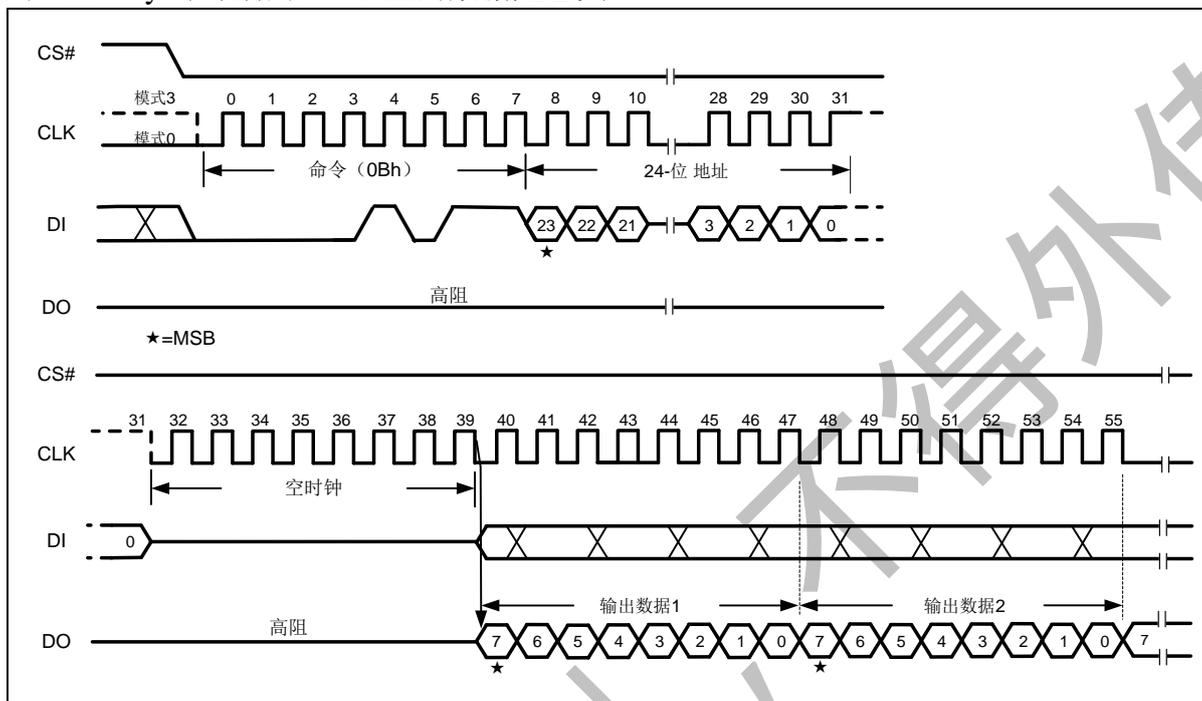


图 4-13 快速读操作命令时序图

QPI 模式下的快速读 (0Bh)

QPI 模式下也支持快速读指令,当 QPI 模式使能后,快速读的空字节数由 SR2 的 LC[1:0]控制,适应不同应用对于不用最高频率的要求。根据 LC[1:0]的配置可设置 4、6、8、10 空时钟个数,上电或软复位后恢复默认的 6 个空时钟数。

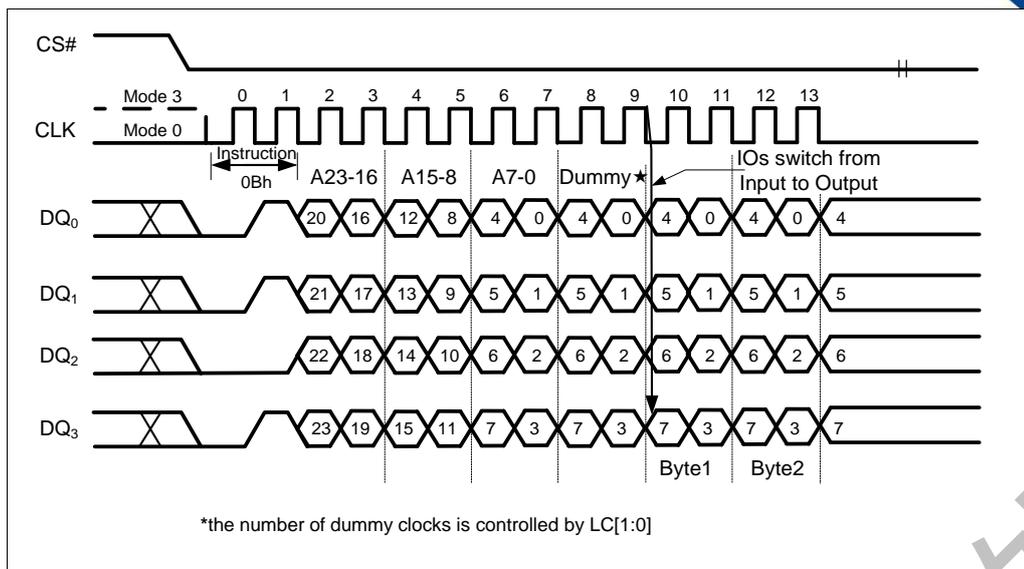


图 4-14 快速读操作命令时序图(QPI 模式)

4.1.7.10. 双口输出快速读(3Bh)

双口输出快速读数据命令与快速读数据命令(0Bh)类似，但是数据从两个管脚输出：DQ0~1，从而可以得到比标准 SPI 模式快一倍的数据传输速率。双口输出快速读数据命令适合在上电后快速将数据从 Flash 下载到 RAM 中的应用，也适用于快速将代码缓存到 RAM 中。

与快速读命令类似，双口输出快速读数据命令可以工作在最高时钟频率 FR 下，这也是通过在 24-bit 地址之后插入 8 个空时钟来实现的。空时钟给内部电路提供了额外的时间用于地址建立。在空时钟期间，输入管脚上的数据无意义。但是，在第一个数据位输出的时钟下降沿之前，DQ0~1 必须处于高阻态。

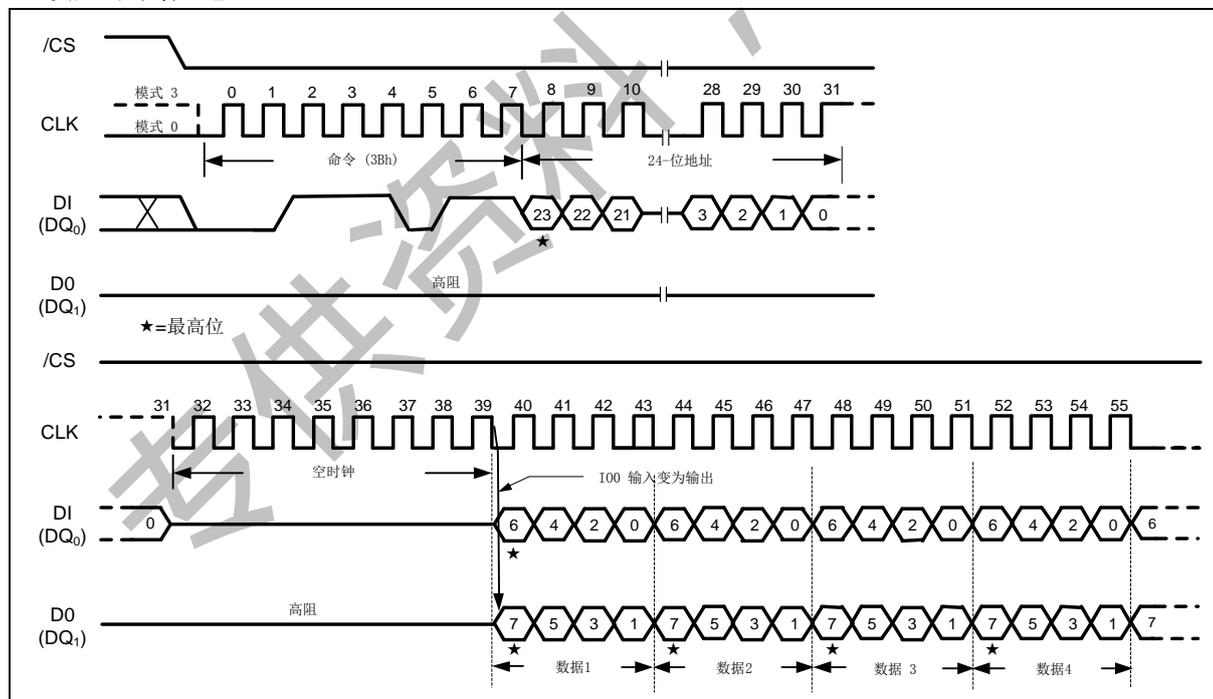


图 4-15 双口输出快速读命令时序图

4.1.7.11. 双口输入输出快速读(BBh)

双端输入输出高速读命令提供更高的随机访问性能。本命令与双端输出高速读操作(3Bh)类似，但是允许每个时钟输入 2bit 地址。由于减少了指令开销，因此在某些应用中可以实现直接从

双口 SPI 中执行代码(XIP)。

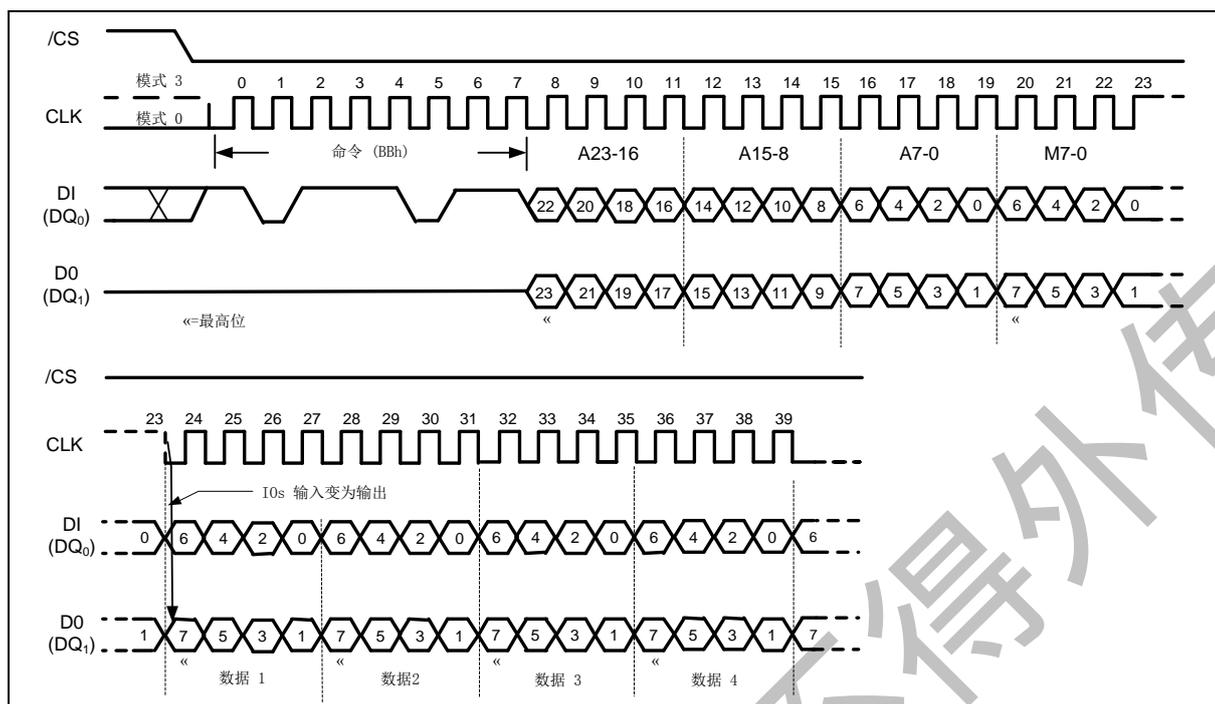


图 4-16 双端输入输出快速读命令时序图（非连续模式）

连续读模式

为了进一步降低指令输入的时间开销，可以在地址输入后设置连续读模式位（M7-0），如下图所示，高位 M7-4 可控制下一次双口输入输出快速读操作是否包含第一个命令字节，低位 M3-0 无意义。但是 DQ 管脚在第一拍数据输出的时钟下降沿之前需设为高阻态。

如果 M5-4=(1,0)，下一次双口输入输出快速读操作不需要 BBh 命令码，允许在 CS#拉低后直接跟随地址输入，从而减少 8 个指令输入周期。如果 M5-4≠(1,0)，下一次读操作需要第一拍指令，芯片恢复到正常的读操作状态。建议在 DQ₀ 输入 FFFFh 数据来退出连续度模式。

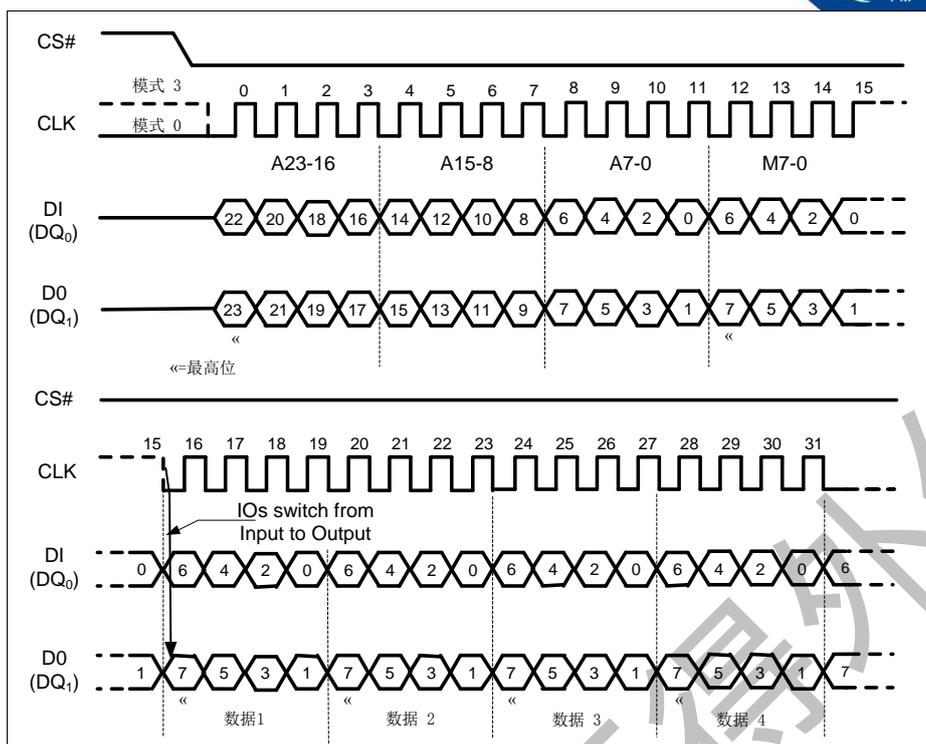


图 4-17 双端输入输出快速读命令时序图（连续模式）

4.1.7.12. 四口输出快速读(6Bh)

四口输出快速读数据命令与快速读数据命令(0Bh)类似，但是数据从四个管脚输出：DQ0~3，从而可以得到比标准 SPI 模式快三倍的数据传输速率。四口输出快速读数据命令适合在上电后快速将数据从 Flash 下载到 RAM 中的应用，也适用于快速将代码缓存到 RAM 中。

与快速读命令类似，四口输出快速读数据命令可以工作在最高时钟频率 FR 下，这也是通过在 24-bit 地址之后插入 8 个空时钟来实现的。空时钟给内部电路提供了额外的时间用于地址建立。在空时钟期间，输入管脚上的数据无意义。但是，在第一个数据位输出的时钟下降沿之前，DQ0~3 必须处于高阻态。

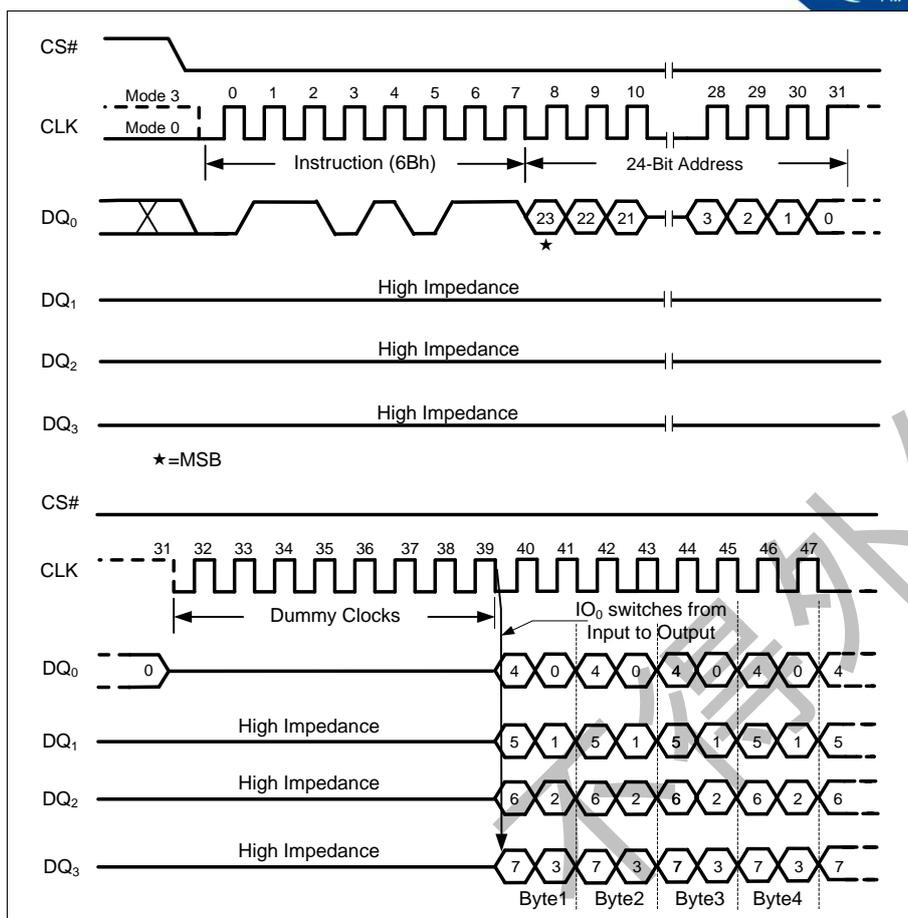


图 4-18 四口输出快速读命令时序图

4.1.7.13. 四口输入输出快速读数据(EBh)

四口输入输出快速读命令可以提供更高的随机访问性能。本命令与双口输入输出快速读操作(BBh)类似，但是地址输入和数据输入输出是通过 4 个管脚 DQ0~3，且在数据输出前需要 4 个空时钟。由于减少了指令开销，可以实现直接从四口 SPI 中执行代码(XIP)。在使用本命令前，状态寄存器 2 中的 QE 位必须为 1。

“连续读模式”

四口输入输出读命令可以通过在输入地址位之后设置“连续读模式”位(M7-0)，进一步减少指令开销。M5-4 决定下一条“四口输入输出快速读”命令是否需要第一个字节的命令码，而 M7-6 及 M3-0 是不关心的。在第一个数据输出时钟的下降沿之前，DQ0~3 管脚必须转为高阻态。

如果 M5-4=(1,0)，则下一条“四口输入输出快速读”命令 (CS#先置高然后置低) 不需要 EBh 命令码，因此在 CS#置低后可以立即送入地址，可以节省 2 个时钟的命令序列。如果 M5-4 不等于(1,0)，则下一条命令 (CS#先置高然后置低) 需要第一个字节的命令码，从而返回常规操作。建议在下一条命令之前从 DQ0 输入 FFh(8 个时钟)，芯片返回常规操作模式。

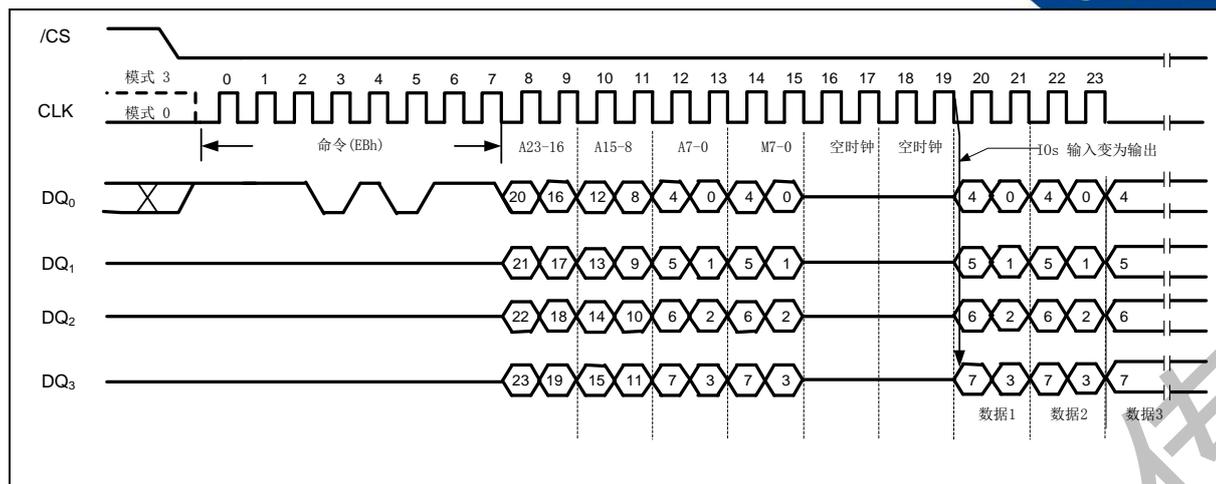


图 4-19 四端输入输出快速读命令时序图（连续模式）

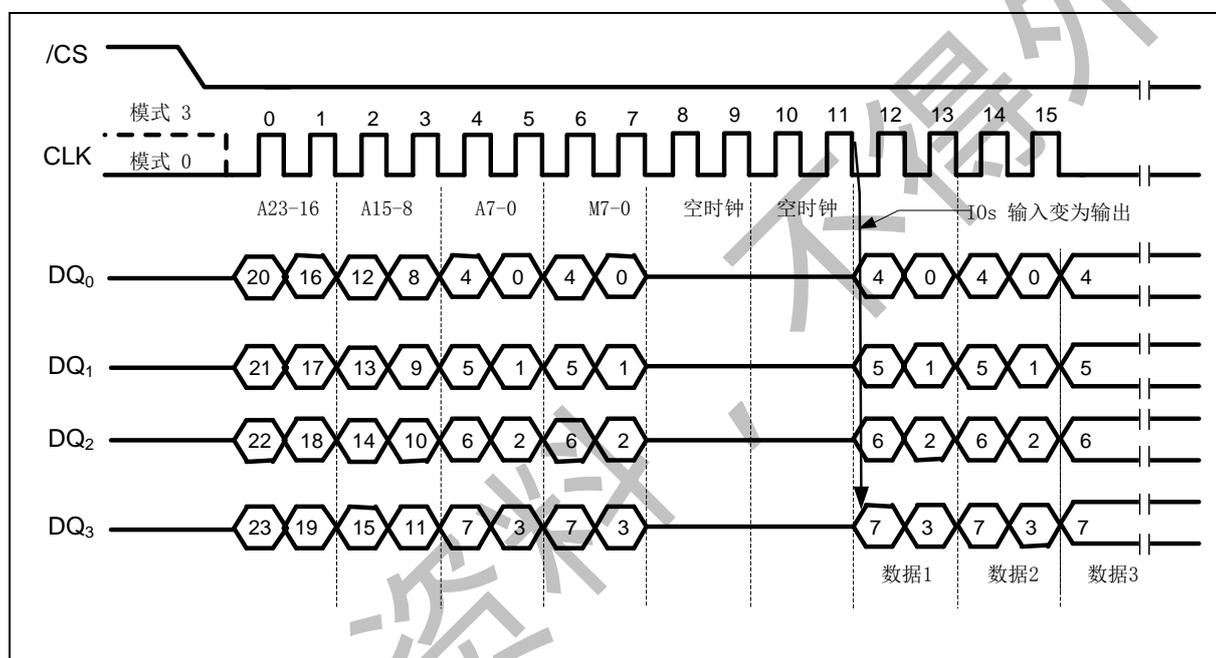


图 4-20 四口输入输出快速读命令时序图（连续读模式）

8/16/32/64 字节回绕读模式（标准 SPI 模式）

四口输入输出快速读命令在“回绕式突发模式设置”（77h）命令后，可以在特定的页内循环读出。“回绕式突发模式设置”（77h）命令可以启用或禁止下一条四口输入输出快速读命令的回绕读模式。当回绕读模式有效后，数据读出将被限制在 256 字节-页内特定的 8/16/32/64 字节地址范围内。当寻址达到 8/16/32/64 字节地址范围上限后，将从先从特定范围的起始地址读出数据，直到 CS#拉高结束读命令。比如 8byte 回绕读模式下，当 A23~3 地址输入后将不再变化，地址遍历范围现在 A2~0，当 A2~0 达到 (1,1,1) 后，重新从 A2~0= (0,0,0) 地址开始读出数据，直到 CS#拉高结束读命令。

回绕读模式可以设置“回绕位”（W6-4），W4 用来启用或禁止回绕读操作，而 W6-5 用来指定对绕读程度范围。

QPI 模式下的四口输入输出快速读数据

四端输入输出读命令支持 QPI 模式。当 QPI 模式使能时，空时钟的数目由“设置读参数(C0h)”

命令配置。根据读参数位 P[5:4] 的不同，空时钟数目可以是 2、4、6、8。上电或复位后的默认空时钟数目为 2。在 QPI 模式下，“连续读模式”位 M7-M0 也作为空时钟，因此在默认设置下，数据紧随“连续读模式”之后输出。

四口输入输出快速读数据在 QPI 模式下也支持性能增强读模式，参见上文中对连续读模式的描述。

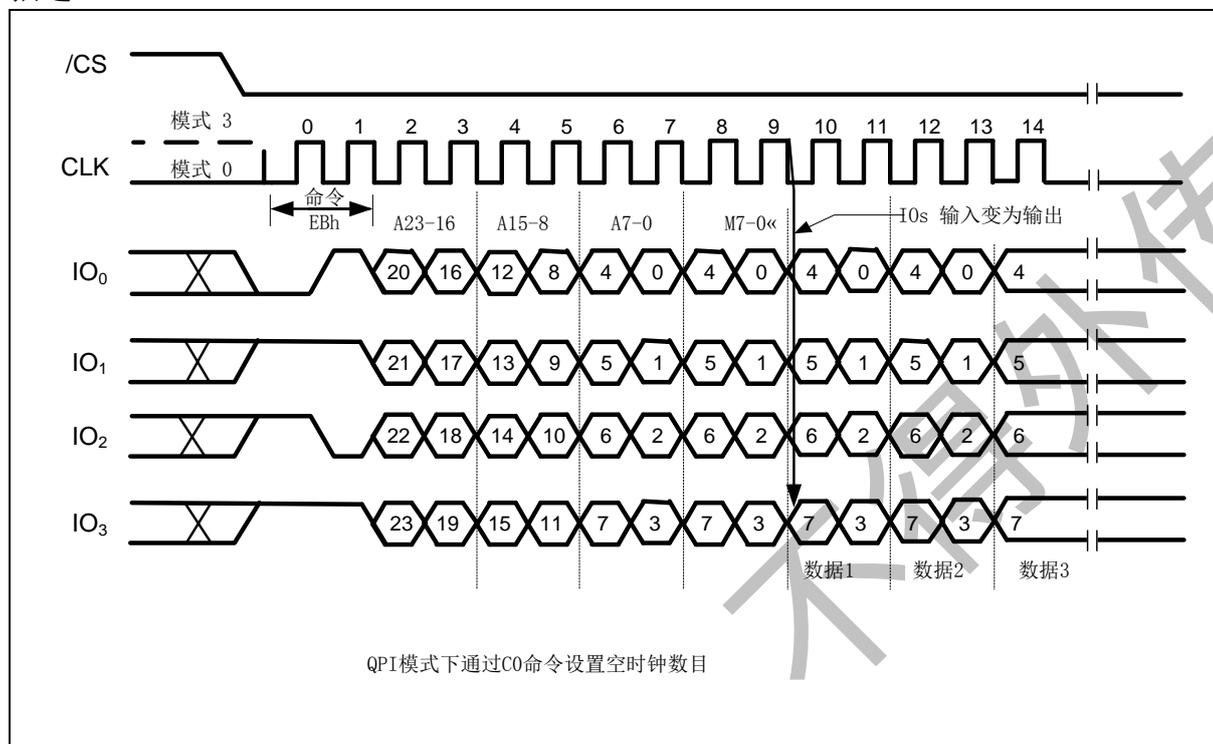


图 4-21 四口输入输出快速读命令时序图 (QPI 模式)

4.1.7.14. 页编程(02h)

页编程命令可以将 1~256 字节数据(一页)写入事先擦除过(FFh)的存储区域。在操作之前，需要先执行写使能。WREN 命令将 WEL 置为 1。

首先把 CS#置低，然后给出 PP 命令 02h，随后是 3 字节的地址和至少一字节的数据。如果最低的 8 个地址位 (A7-A0) 不为全 0，则所有超过当前页边界的数据将从本页的起始地址开始写入。在整个发送命令过程中，CS#必须保持为低。时序图如下：

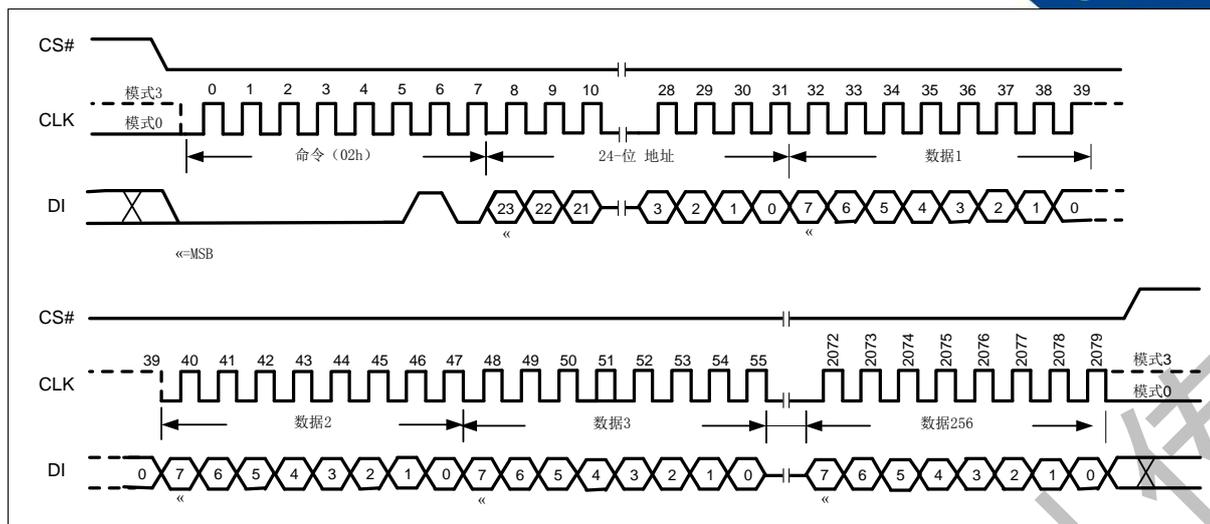


图 4-22 页编程命令时序图(SPI 模式)

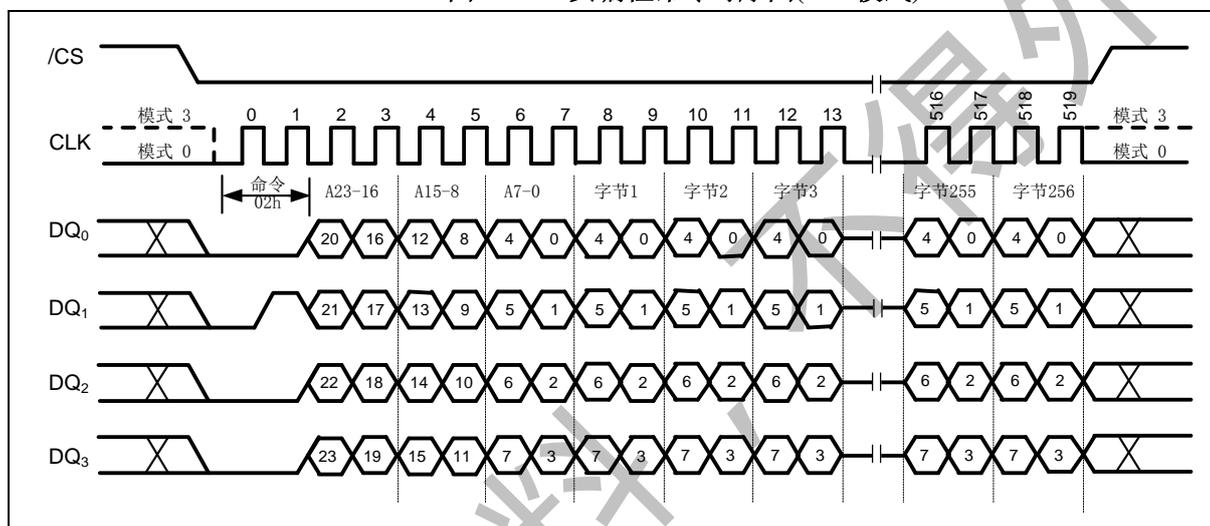


图 4-23 页编程命令时序图(QPI 模式)

如果发送给芯片的数据超过 256 字节，则地址计数回绕到页地址的起始处并覆盖之前发送的数据，因此只有最后的 256 个字节能保证被写入同一页内。在最后一个字节的第 8 位被锁存后，CS# 必须被置高，否则编程不会开始。

一旦 CS# 被置高，芯片会启动自定时的内部编程周期。在内部编程过程中，可以读取状态寄存器以检查 WIP 位。内部编程过程中，WIP 位等于 1，编程结束后，WIP 位等于 0。在周期结束前的某一个时间(该时间未指定)，WEL 位被复位。如果背景数据位为 0，无法被编为 1，内部校验通过，不报错。

对被保护的区域不能执行页编程命令。

4.1.7.15. 四口输入页编程(32h)

四口输入页编程命令可以将 1~256 字节数据(一页)写入事先擦除过(FFh)的存储区域，数据输入通过 DQ0~3 输入。四口输入页编程命令可以提高 PROM 编程器和 5MHz 频率以下应用的性能。如果系统时钟较快，四口输入页编程命令对于性能改善将不明显，因为内部操作时间比数据输入时间长很多。

在启用四口输入页编程命令之前，需要设置 SR 的 QE 位为 1。在操作之前，需要先执行写使能。WREN 命令将 WEL 置为 1。

图 4-25 4KB 扇区擦除命令时序图(SPI)

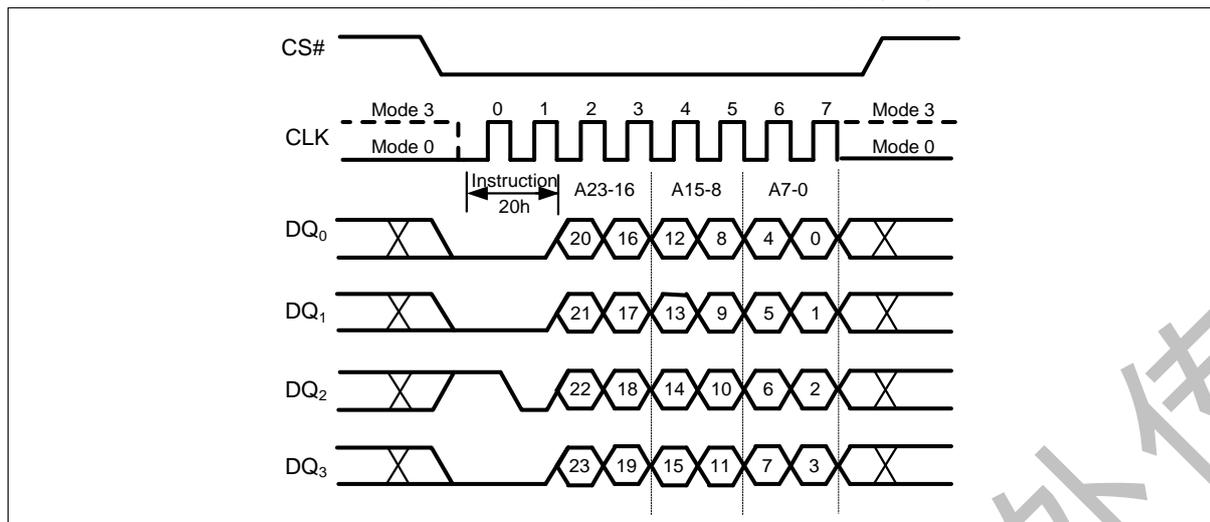


图 4-26 4KB 扇区擦除命令时序图(QPI)

在最后一个字节的第 8 位被锁存后，CS# 必须被置高，否则扇区擦除不会开始。

一旦 CS# 被置高，芯片会启动自定时的扇区擦除周期。在擦除过程中，可以读取状态寄存器以检查 WIP 位。擦除过程中，WIP 位等于 1，擦除结束后，擦除结束后，WIP=WEL=0。

对被保护的区域不能执行扇区擦除命令。

4.1.7.17. 64KB 扇区擦除(D8h)

扇区擦除命令将选中的扇区(64KB)数据全部置为 1。在操作之前，需要先执行写使能(WREN)。WREN 命令将 WEL 置为 1。

首先把 CS# 置低，然后给出扇区擦除命令 D8h，随后是 3 字节的地址。在整个发送命令过程中，CS# 必须保持为低。时序图如下：

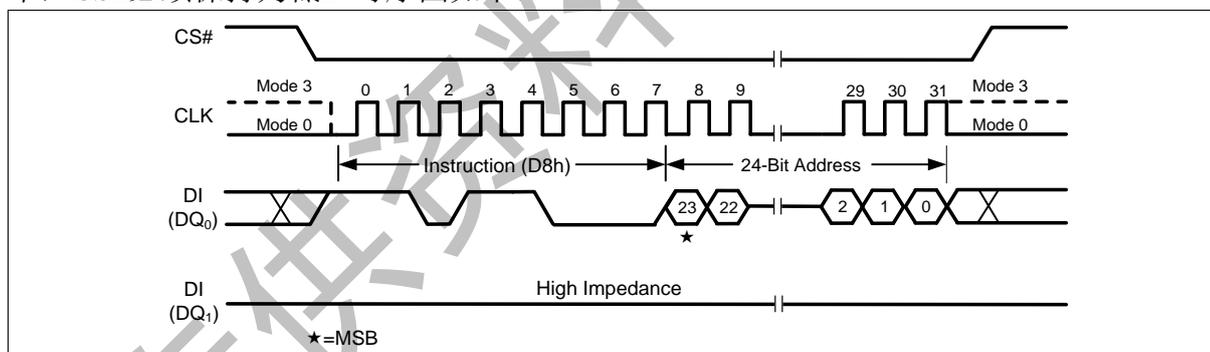


图 4-27 64KB 扇区擦除命令时序图(SPI)

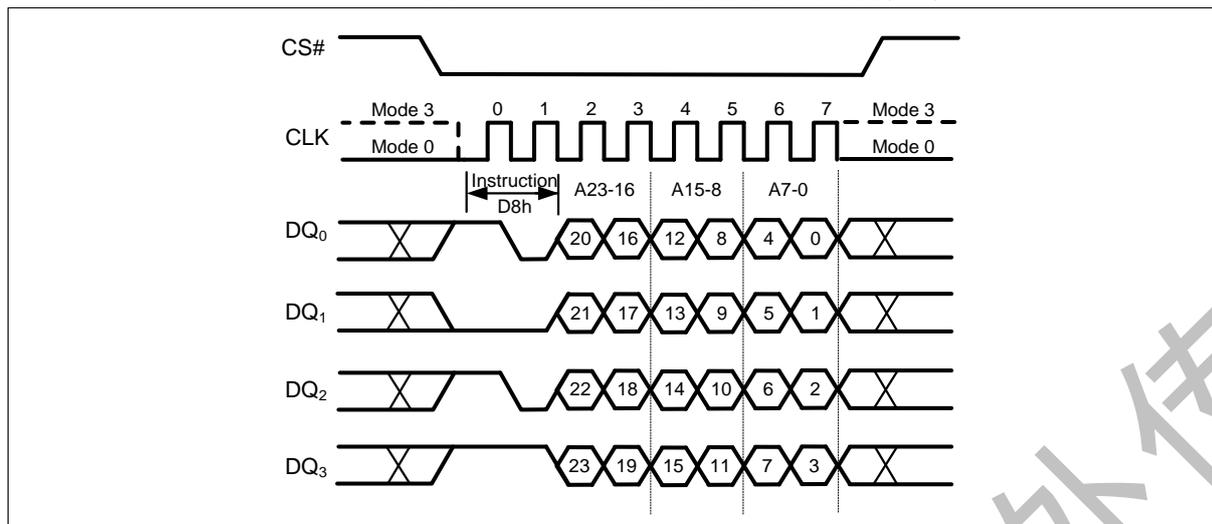


图 4-28 64KB 扇区擦除命令时序图(QPI)

在最后一个字节的第 8 位被锁存后，CS# 必须被置高，否则扇区擦除不会开始。

一旦 CS# 被置高，芯片会启动自定时的扇区擦除周期。在擦除过程中，可以读取状态寄存器以检查 WIP 位。擦除过程中，WIP 位等于 1，擦除结束后，擦除结束后，WIP=WEL=0。

对被保护的区域不能执行扇区擦除命令。

4.1.7.18. 全芯片擦除(C7h/60h)

全芯片擦除命令将全芯片数据全部擦为 1。在操作之前，需要先执行写使能，WREN 命令将 WEL 置为 1。

首先把 CS# 置低，然后给出全芯片擦除命令码 60h/C7h。在整个发送命令过程中，CS# 必须保持为低。时序图如下：

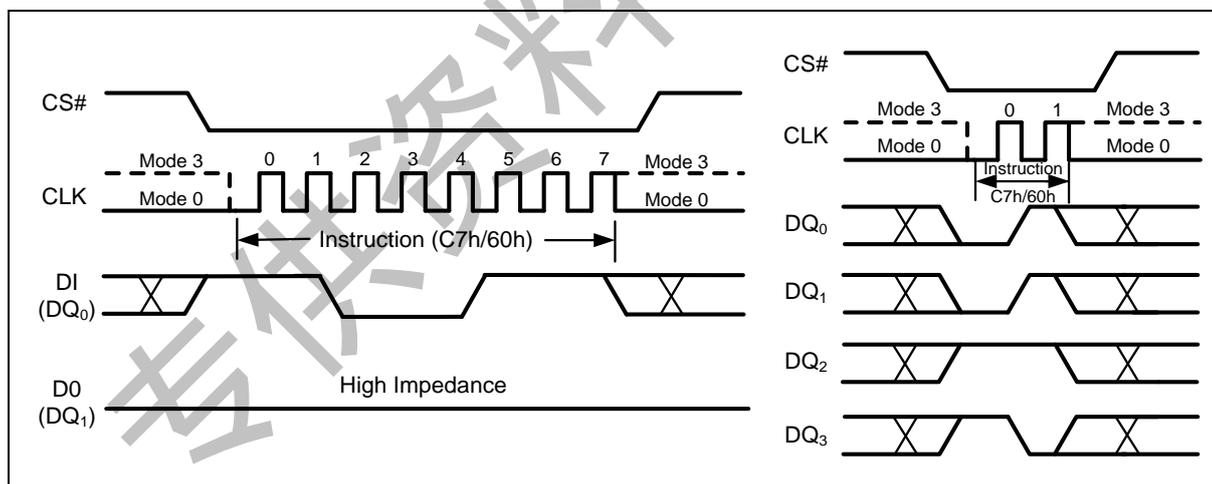


图 4-29 全芯片擦除命令时序图 (左 SPI) 或 (右 QPI)

在芯片擦除命令的第 8 位被锁存后，CS# 必须被置高，否则芯片擦除不会开始。

一旦 CS# 被置高，芯片会启动自定时的扇区擦除周期。在芯片擦除过程中，可以读取状态寄存器以检查 WIP 位。芯片擦除过程中，WIP 位等于 1，擦除结束后，WIP=WEL=0。

如果有任何扇区被保护，芯片擦除命令不会执行。

4.1.7.19. 深度下电(B9h)

执行深度下电 (DP) 命令是把芯片设为最低功耗模式的唯一方法，这一方法也可以作为额外的软件写

保护机制，因为在这一模式下，芯片忽略所有操作命令(除 ABh 命令)。

把 CS#置高可以不选中芯片，并使芯片处于待机模式（如果没有正在进行的内部操作），但这不是深度下电模式。深度下电模式只能通过 DP 命令进入，从而减小待机电流（从 ICC1 降为 ICC2）。

电源掉电时，芯片自动退出深度下电模式，上电时，芯片总是处于待机模式。进入该模式的方法是把 CS#置低，在 DI 上输入 DP 命令。在发送命令的过程中，CS#必须保持为低。时序图如下：

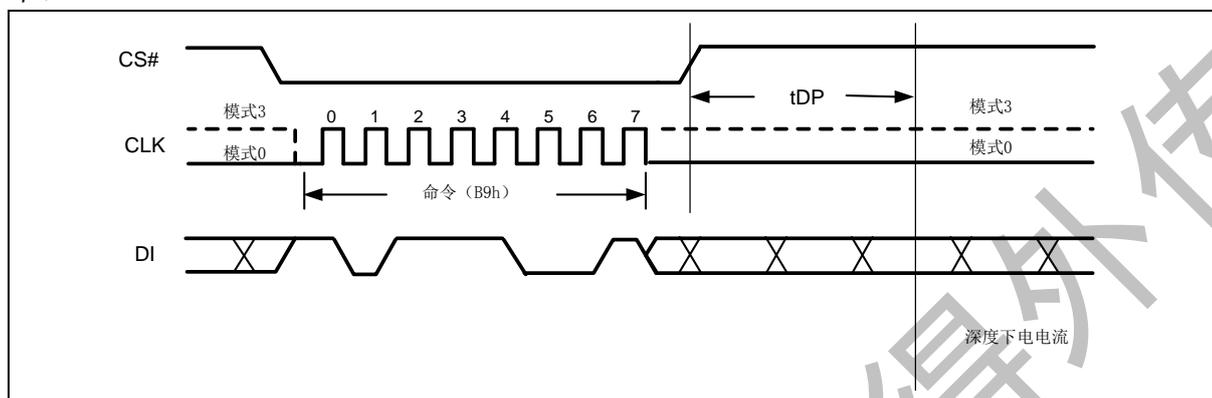


图 4-30 深度下电命令时序图(SPI 模式)

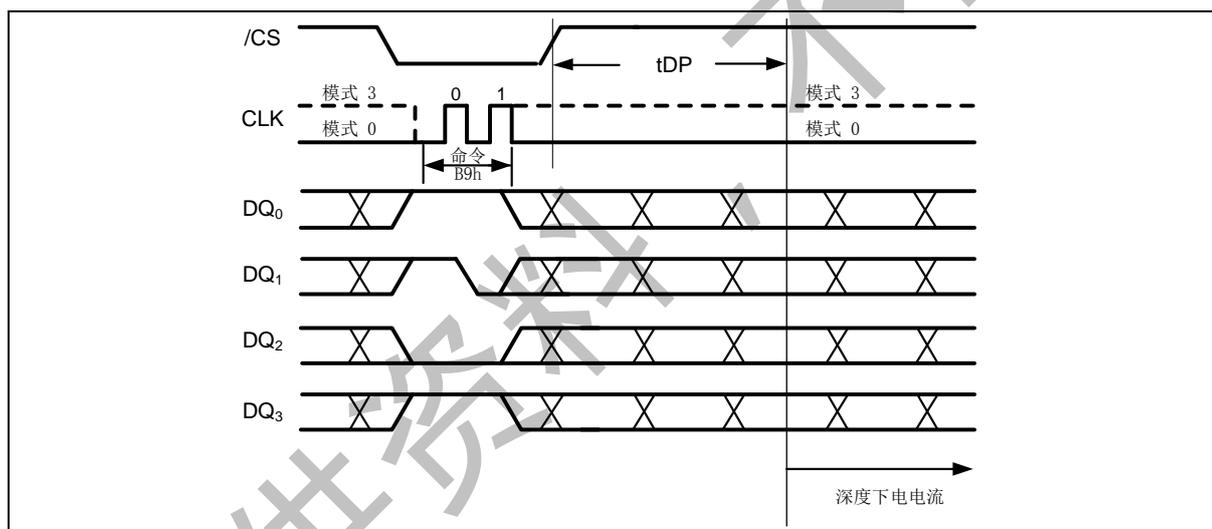


图 4-31 深度下电命令时序图(QPI 模式)

在 DP 命令的第 8 位被锁存后，CS#必须被置高，否则命令不会被执行。在 CS#被置高后，芯片需要 t_{DP} 的延迟才能进入 DP 模式，电流降为 ICC2。在深度下电模式下，芯片只接受“从深度下电恢复/读器件 ID”命令，并恢复到正常状态。

在写操作进行过程中，DP 命令被忽略。

4.1.7.20. 从深度下电恢复/读器件 ID(ABh)

在深度下电模式下，芯片忽略所有命令，除了从深度下电恢复/读器件 ID (ABh) 命令。执行这一命令可以使芯片退出深度下电模式。

当只用本命令来退出下电状态时，将 CS#置低，移入命令码 ABh，再将 CS#置高，时序图如下：

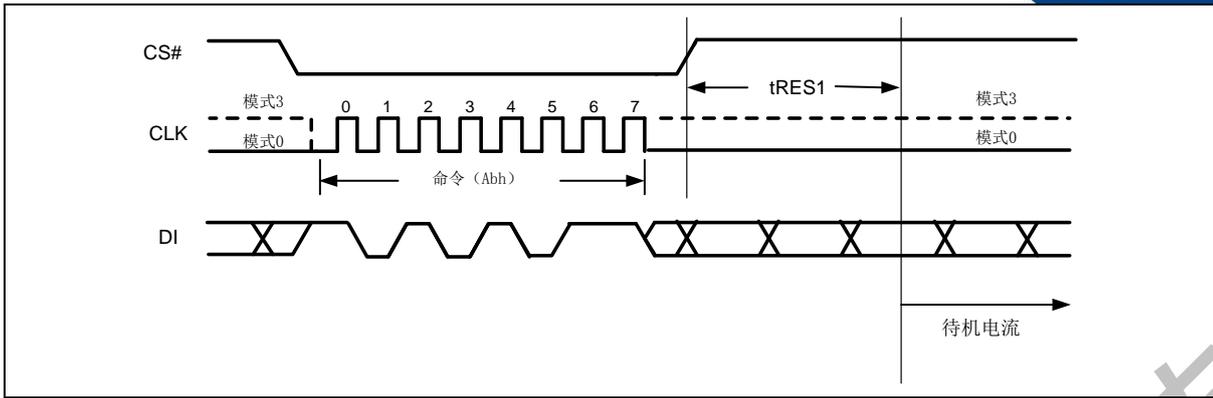


图 4-32 从深度下电恢复命令时序图(SPI 模式)

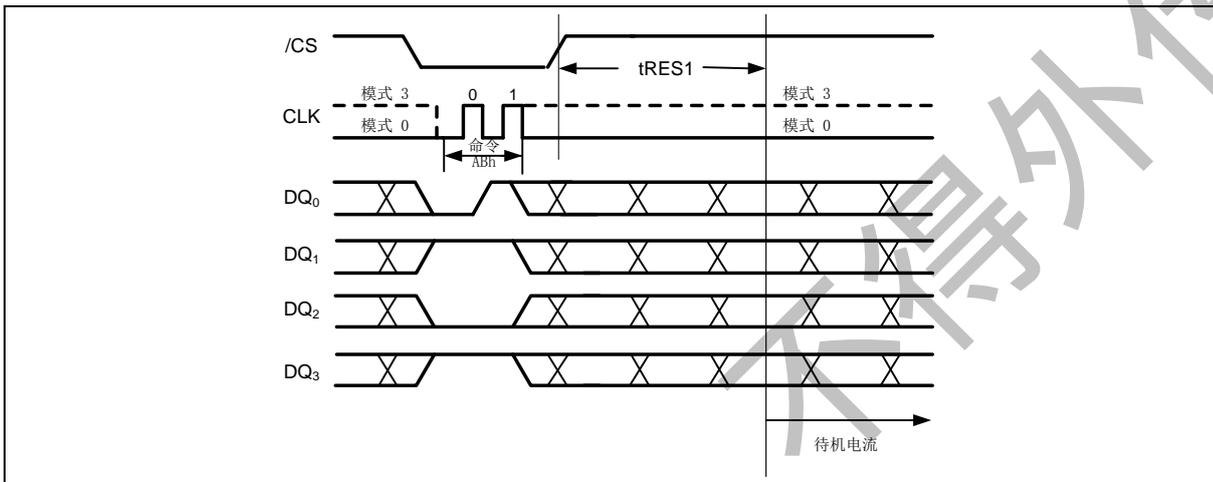


图 4-33 从深度下电恢复命令时序图(QPI 模式)

当只用本命令在非下电状态读器件 ID 时，将 CS#置低，移入命令码 ABh，随后是 3 个 dummy 字节。器件 ID 在 CLK 的下降沿移位输出，MSB 在前。芯片 ID 可以重复读取，要中止命令，需把 CS#置高。时序图如下：

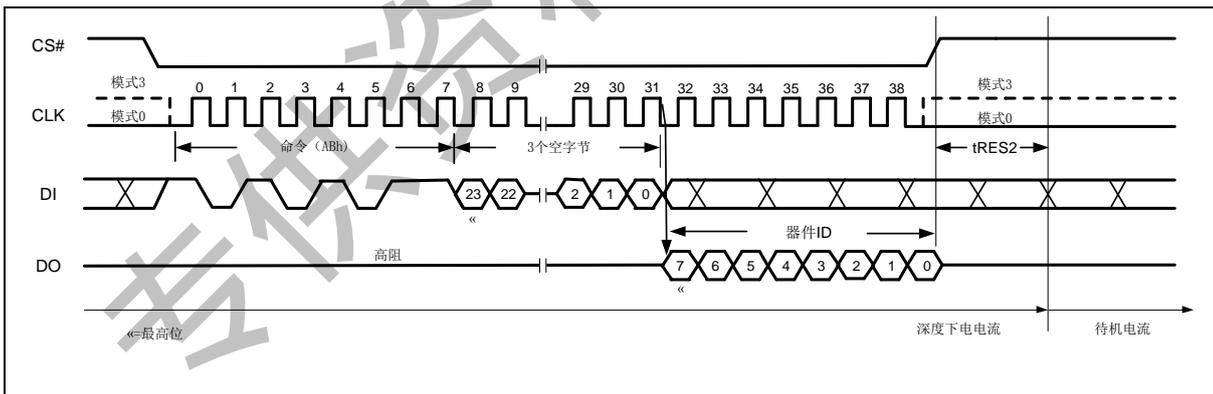


图 4-34 从深度下电恢复/读器件 ID 命令时序图(SPI 模式)

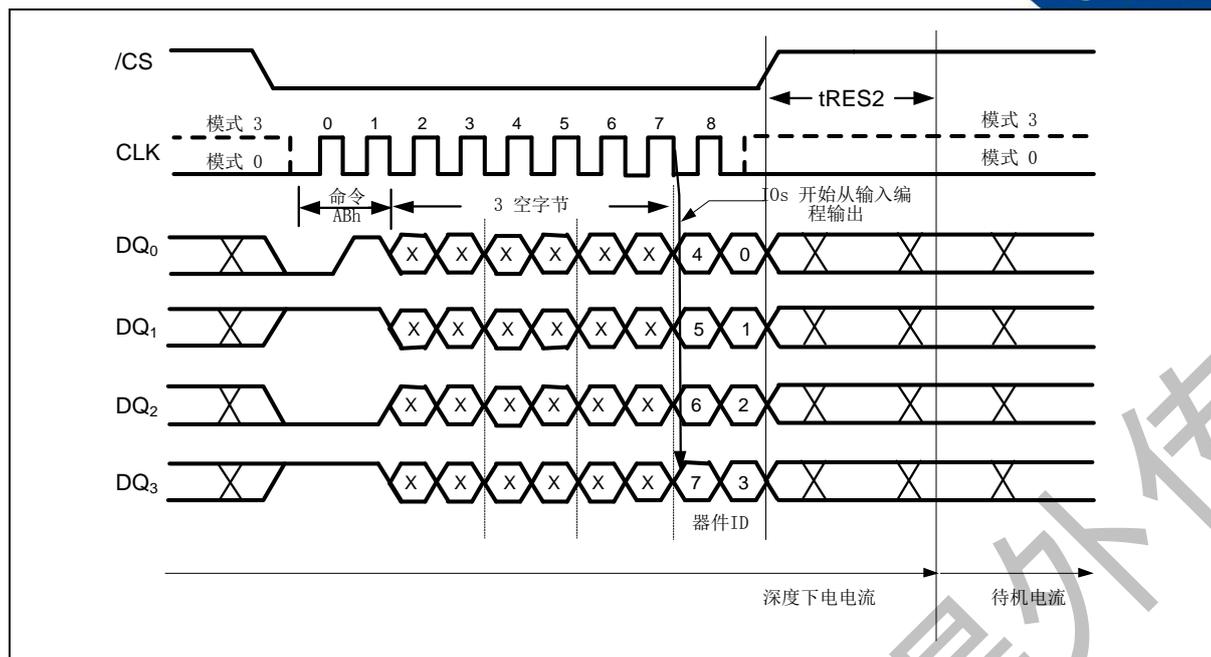


图 4-35 从深度下电恢复/读器件 ID 命令时序图(QPI 模式)

经过 t_{RES1} 的时间后，芯片恢复到常规状态，可以接受其他命令。在 t_{RES1} 时间内，CS# 必须置高。

当使用本命令退出深度下电状态并读出器件 ID 时，命令格式与上文描述的一致，但是 CS# 置高后需要保持至少 t_{RES2} 。之后芯片恢复到常规状态，可以接受其他命令。

除非芯片正在执行内部编程/擦除/写操作，否则本命令总是提供 8 位器件 ID，即使处于 DP 模式。

在芯片内部写操作过程中，本命令不被执行。

4.1.7.21. 读厂商/器件 ID(90h)

本命令用于读取 JEDEC 分配的厂商 ID 及器件 ID。

本命令的使用方式类似从深度下电恢复/读器件 ID (ABh) 命令。将 CS# 置低，移入命令码 90h，随后是 24 位地址数据 (A23-A0)，再将 CS# 置高。之后，厂商 ID 和器件 ID 开始在 CLK 的下降沿移位输出，最高位 (MSB) 在前。如果 A0=0，则厂商 ID 在前，器件 ID 在后；如果 A0=1，则器件 ID 在前，厂商 ID 在后。时序图如下：

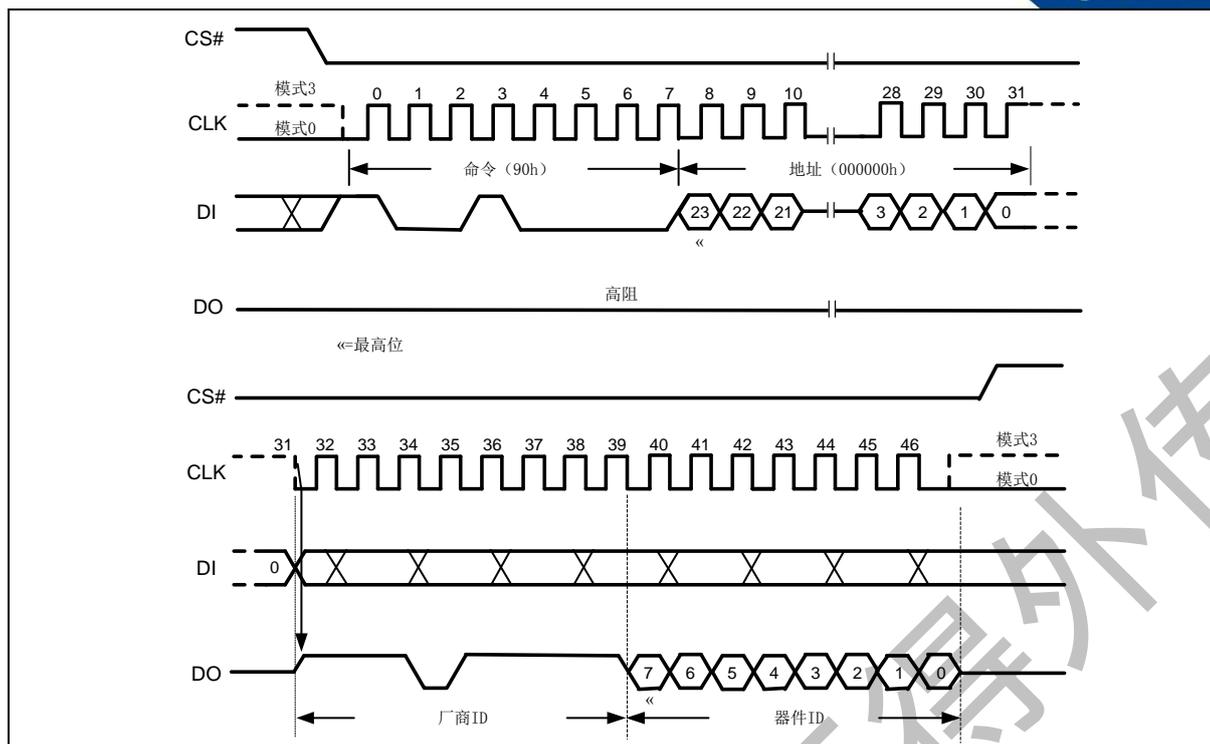


图 4-36 读厂商/器件 ID 命令时序图(SPI 模式)

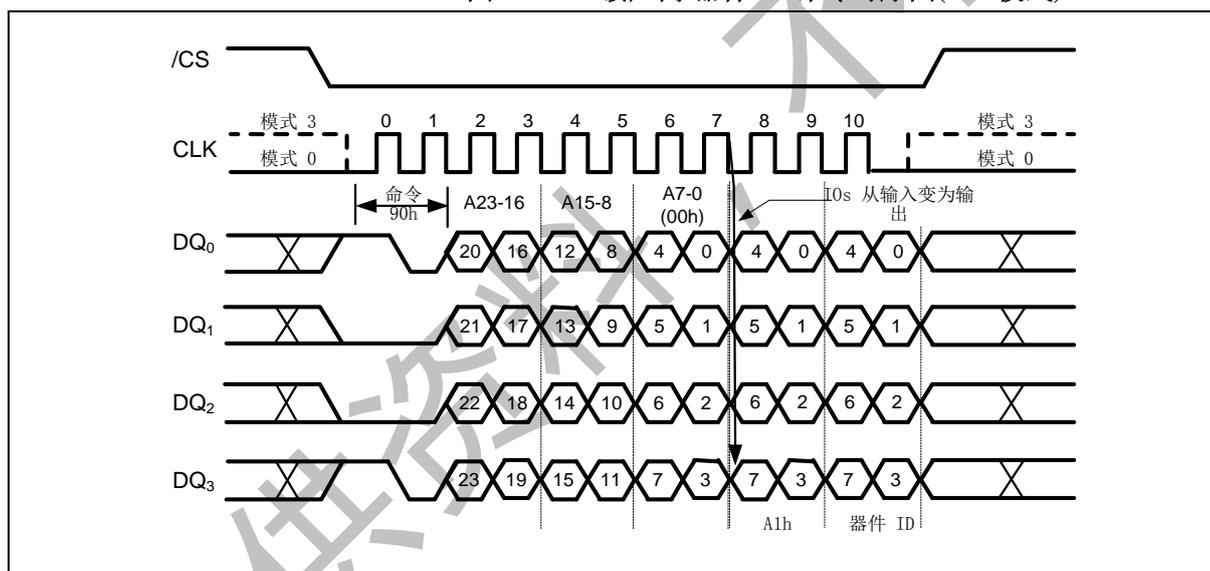


图 4-37 读厂商/器件 ID 命令时序图(QPI 模式)

4.1.7.22. 双口输入输出读厂商/器件 ID(92h)

本命令用于读取 JEDEC 分配的厂商 ID 及器件 ID。

本命令的使用方式类似读厂商/器件 ID(90h)命令。将 CS#置低，移入命令码 90h，随后从 DQ1~0 输入 24 位地址数据 (A23-A0)，之后厂商 ID 和器件 ID 开始在 CLK 的下降沿从 DQ1~0 重复循环移位输出，直到 CS#拉高，最高位 (MSB) 在前。如果 A0=0，则厂商 ID 在前，器件 ID 在后；如果 A0=1，则器件 ID 在前，厂商 ID 在后。时序图如下：

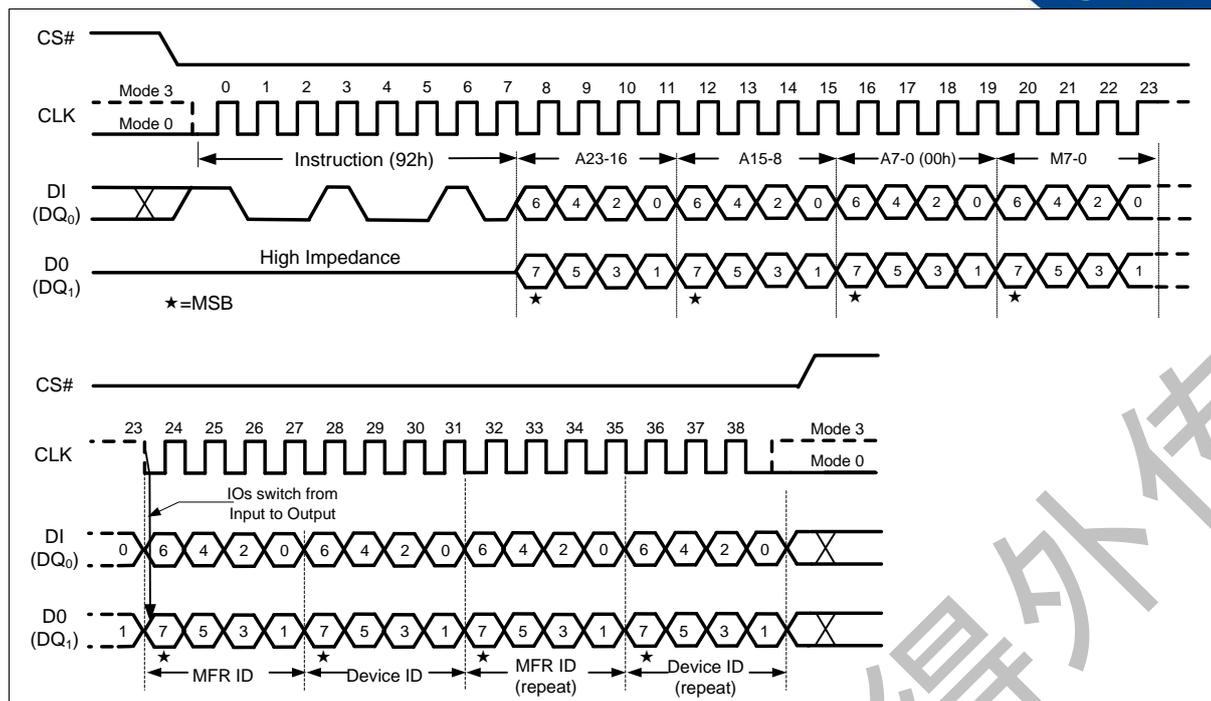


图 4-38 双口输入输出读厂商/器件 ID 命令时序图(SPI 模式)

4.1.7.23. 四口输入输出读厂商/器件 ID(94h)

本命令用于读取 JEDEC 分配的厂商 ID 及器件 ID。

本命令的使用方式类似读厂商/器件 ID(90h)命令。将 CS#置低,移入命令码 90h,随后从 DQ3~0 输入 24 位地址数据 (A23-A0),之后厂商 ID 和器件 ID 开始在 CLK 的下降沿从 DQ1~0 重复循环移位输出,直到 CS#拉高,最高位 (MSB) 在前。如果 A0=0,则厂商 ID 在前,器件 ID 在后;如果 A0=1,则器件 ID 在前,厂商 ID 在后。时序图如下:

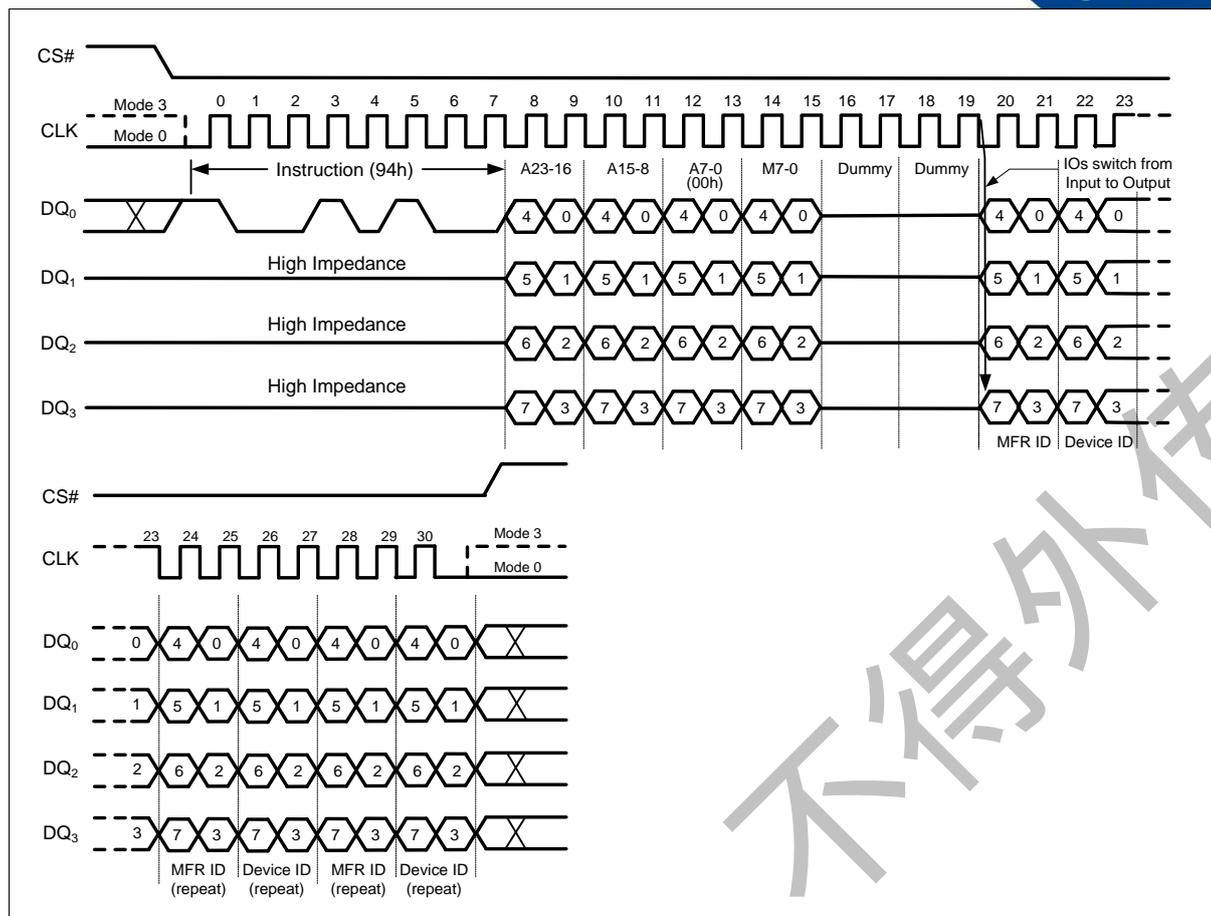


图 4-39 双口输入输出读厂商/器件 ID 命令时序图(SPI 模式)

4.1.7.24. 读 JEDEC ID(9Fh)

考虑到兼容性的目的，器件提供了多个命令来验证器件的 ID。读 JEDEC ID 命令符合 JEDEC 在 2003 年制定的兼容 SPI 接口串行存储器标准。命令发送方式为，将 CS#置低，发送命令码 9Fh，之后 JEDEC 分配的一字节厂商 ID，二字节器件 ID(类型 ID15-ID8 及容量 ID7-ID0)在时钟下降沿送出。在输出 3 字节数据后，如果 CS#未置高且时钟继续给出，则后面输出的数据为 00h。

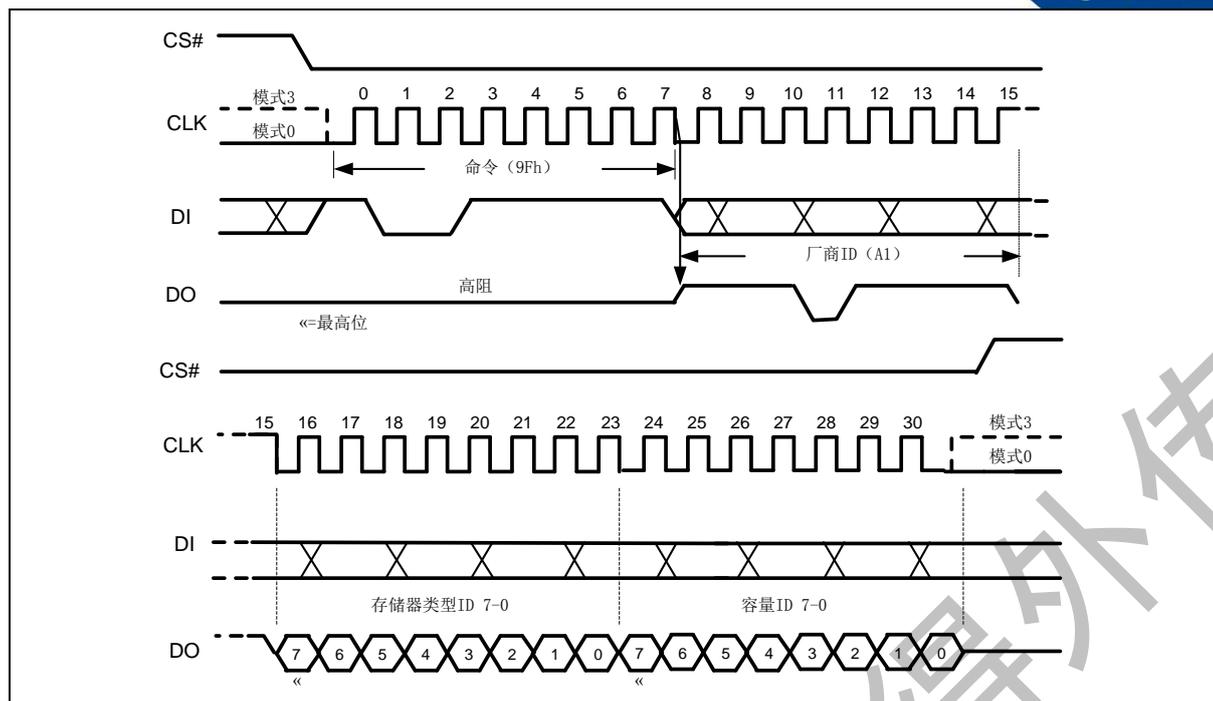


图 4-40 读 JEDEC ID 命令时序图(SPI 模式)

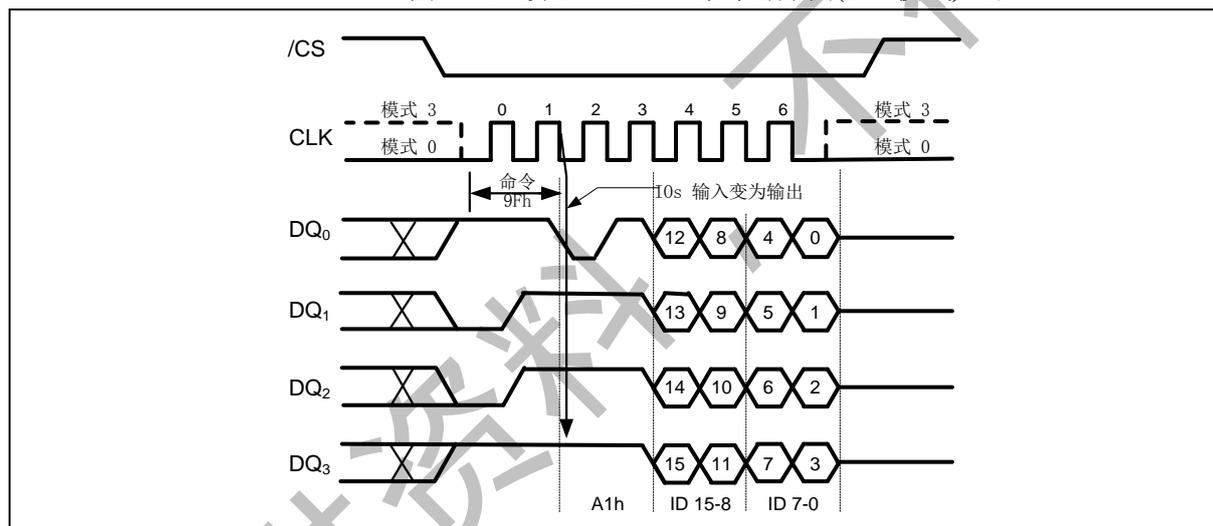


图 4-41 读 JEDEC ID 命令时序图(QPI 模式)

4.1.7.25. 读唯一 ID(4Bh)

读唯一 ID 指令访问厂商设定的只读 64 位，每个芯片具有唯一性。ID 可以和用户系统软件结合以防止系统拷贝。命令发送方式为，将 CS#置低，发送命令码 9Fh，之后 64 位 ID 将在时钟的下降沿在 DO 上输出。

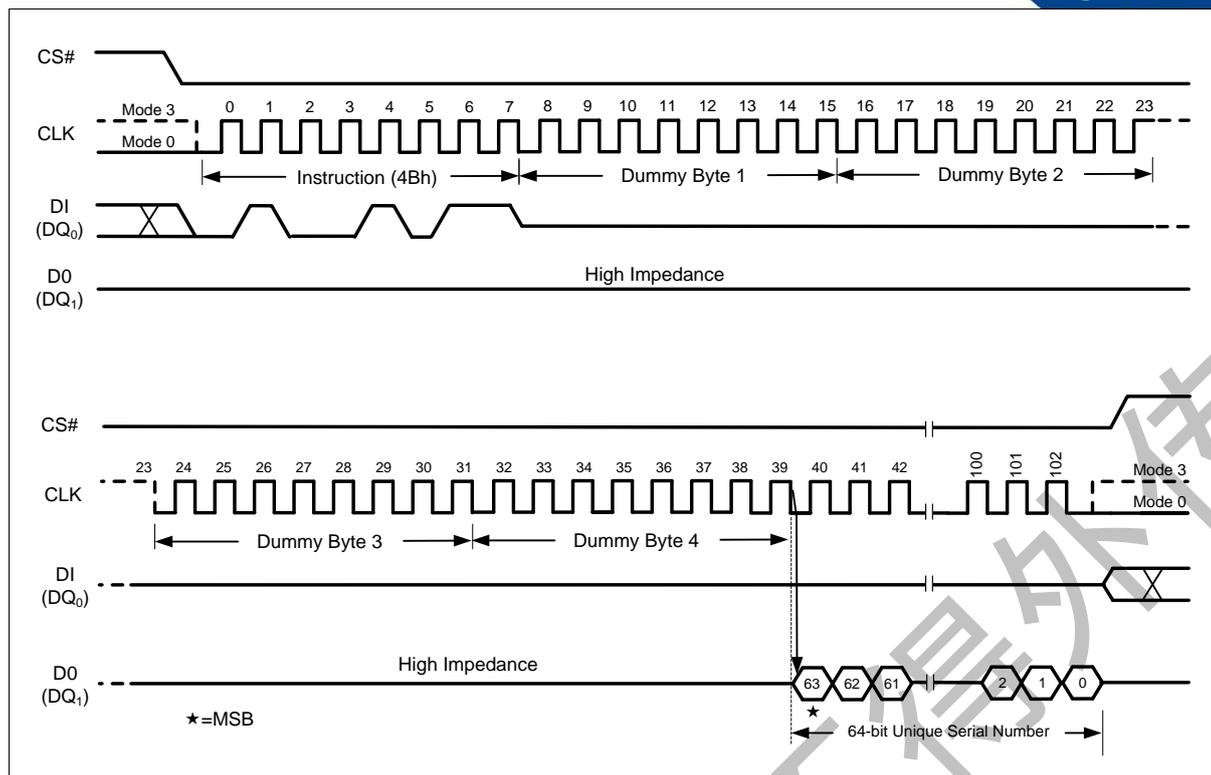


图 4-42 读唯一 ID 命令时序图(SPI 模式)

4.1.7.26. 带回绕模式读 (0Ch)

带回绕模式读指令提供了 QPI 模式下的另一种带回绕模式的读操作。命令类似于 QPI 模式下的 0BH 命令，区别在于命令在特定的回绕范围内读数据。回绕对长度可通过“设置回绕模式”命令 (77h) 设置，空时钟个数可通过 LC[1:0] 设置。

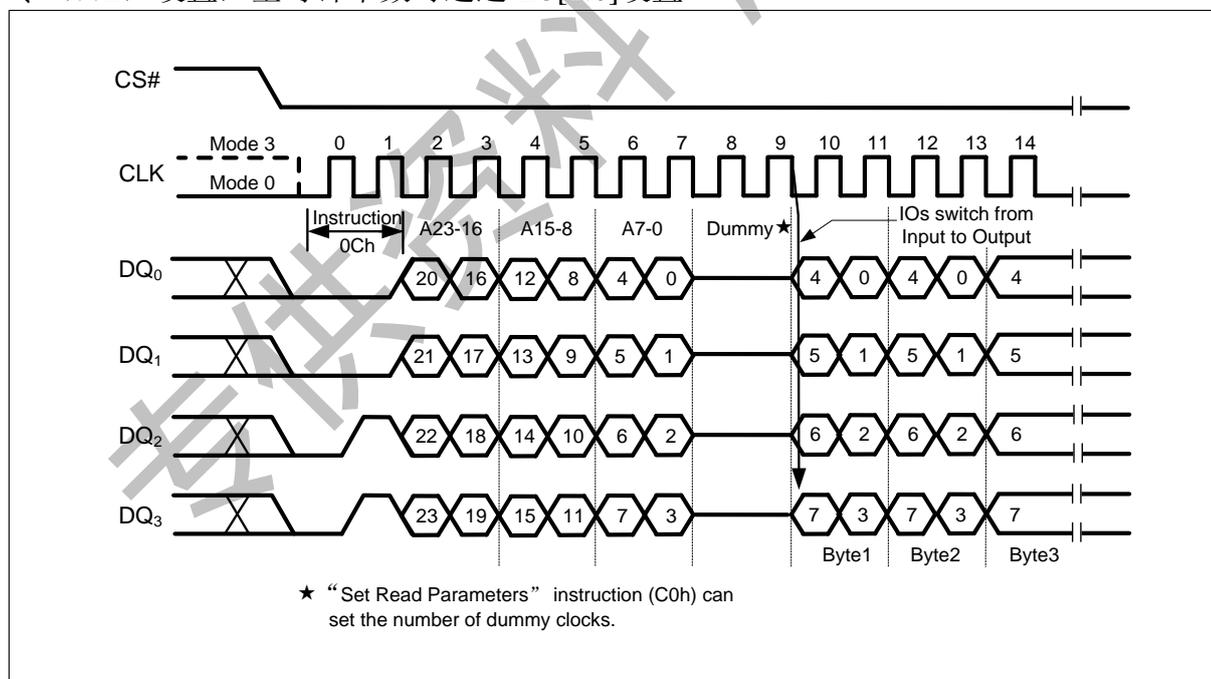


图 4-43 读唯一 ID 命令时序图(SPI 模式)

4.1.7.27. 进入 QPI (38h)

芯片支持标准/双口/四口 SPI 接口和 QPI 接口，但是两种模式不能同时有效。芯片从 SPI 模式切换到 QPI 模式的唯一途径是“进入 QPI”命令 (38h)。

上电后芯片默认进入标准/双口/四口 SPI 接口模式。为了从 SPI 切换到 QPI 模式，状态寄存器 2 中的 QE 位必须先置 1，然后发送 38h 命令。如果 QE 位为 0，38h 命令无效，芯片仍然维持在 SPI 模式。

当芯片从 SPI 切换到 QPI 模式，写使能位、回绕读长度维持不变。

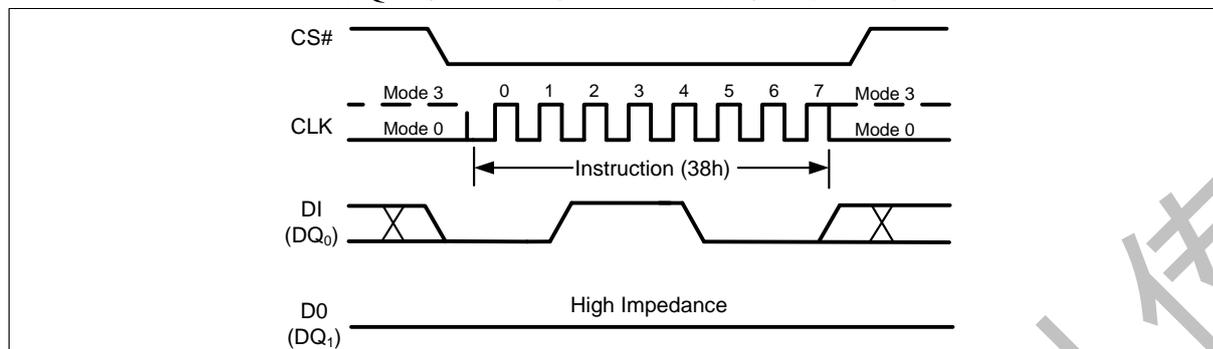


图 4-44 进入 QPI 命令时序图(SPI 模式)

4.1.7.28. 退出 QPI (FFh)

为了退出 QPI 模式回到标准/双口/四口 SPI 接口模式，必须写入“退出 QPI”命令 (FFh)。当芯片从 QPI 切换到 SPI 模式，写使能位、回绕读长度维持不变。

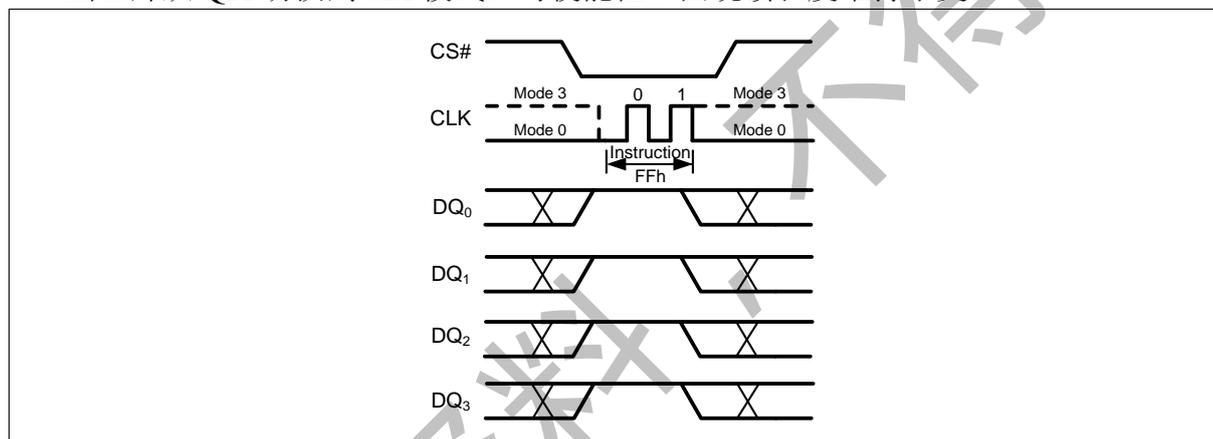


图 4-45 退出 QPI 命令时序图(QPI 模式)

4.1.7.29. 设置回绕读模式 (77h)

设置回绕读命令 (77h) 用来和“四口输入输出快速读”、QPI 模式下“带回绕模式快速读”组合，访问 256 字节-页内固定的 8/16/32/64 字节长度区域。特定的应用可收益这个特性，提高整个系统代码的执行性能。

类似于四口输入输出命令，设置回绕读命令 (77h)，将 CS#置低，发送命令码 77h、24 位空时钟、8 位回绕位。回绕位第 7 位和低 4 位无效。

表 4-10 回绕设置表

W6, W5	W4 = 0		W4 =1 (default)	
	Wrap Around	Wrap Length	Wrap Around	Wrap Length
00	Yes	8-byte	No	N/A
01	Yes	16-byte	No	N/A
10	Yes	32-byte	No	N/A
11	Yes	64-byte	No	N/A

一旦 W6-4 位被设置，所有随后的“四口输入输出快速读”、QPI 模式下“带回绕模式快速读”命令采用 W6-4 配置访问任何页内特定的 8/16/32/64 字节范围。为了退出回绕模式，回到正常读

操作状态，需要输入设置回绕读命令（77h）把 W4 设置为 1。上电后 W4 被初始化为 1。

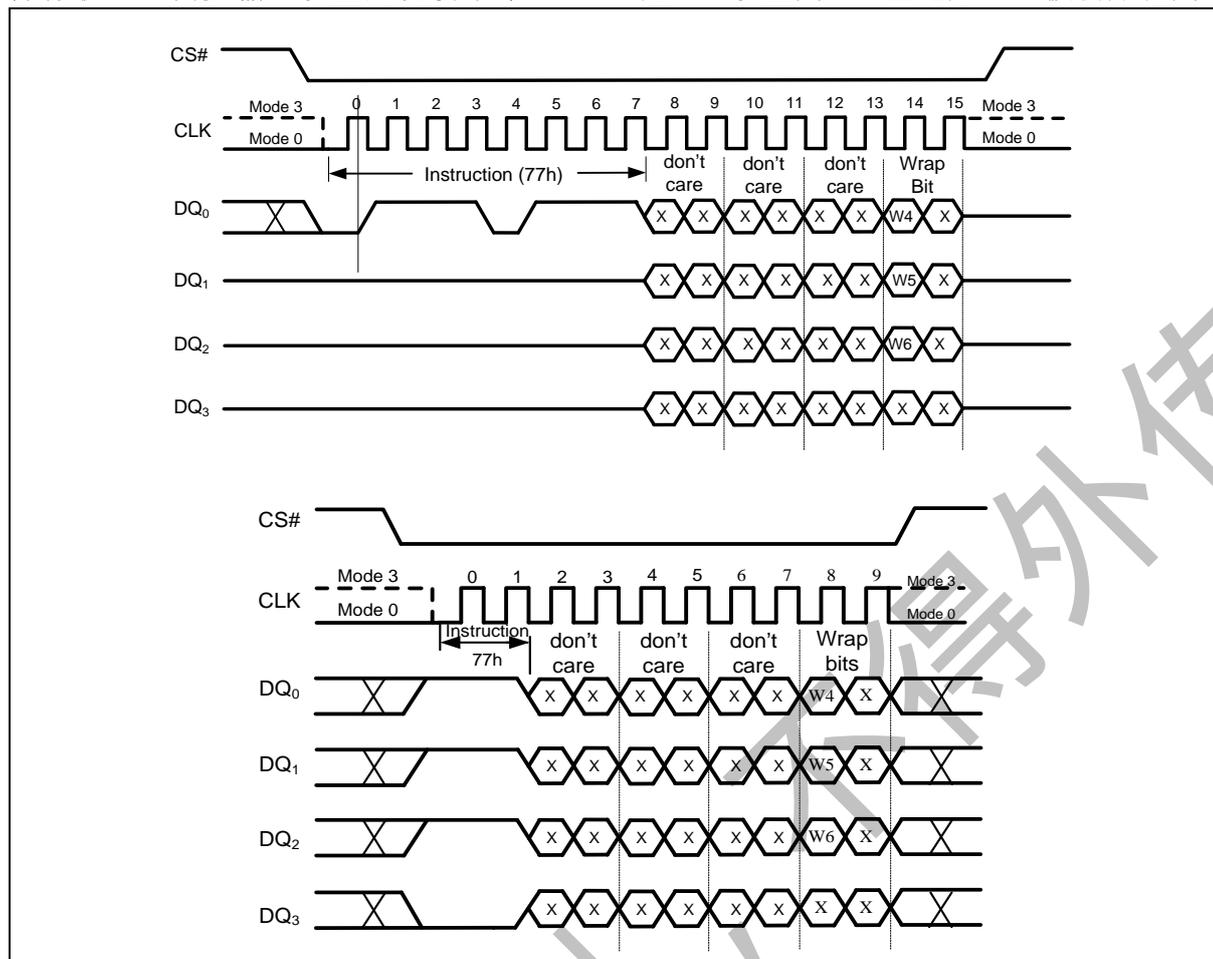


图 4-46 设置回绕读命令时序图，上图为 SPI 模式，下图为 QPI 模式

4.1.7.30. 使能复位 (66h) 和复位 (99h)

当芯片执行复位命令后，当前进行的任何操作都被终止，芯片返回上电后的默认状态，所有当前的挥发设置位都会丢失，如临时写入的状态寄存器数据，WEL，SUS，读参数设置(P7-P0)，连续读模式位(M7-M0)以及回绕设置位(W6-W4)。

在 SPI 模式或 QPI 模式下，都可以使用复位使能命令(66h)和复位命令(99h)。为防止意外的复位，这两条命令需要按顺序发出，如果命令序列不满足先送复位使能命令(66h)再紧接着送复位命令(99h)的顺序，则复位使能状态会被清除。一旦复位命令被接受，芯片需要大约 $t_{RST}=200\mu s$ 的时间进行复位，在此期间不再接受任何命令。

如果发送复位命令时芯片内部正在执行擦写算法或处于擦除/编程挂起，则可能会破坏数据。因此建议在发送复位命令序列之前先检查 WIP 及 SUS 位。

软复位的应用注意事项，参考 9.1 章节。

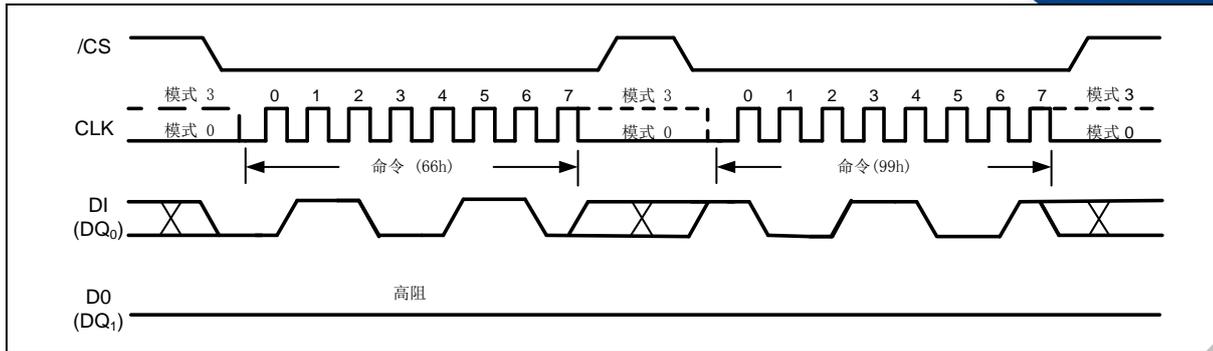


图 4-47 复位使能命令及复位命令序列时序图(SPI 模式)

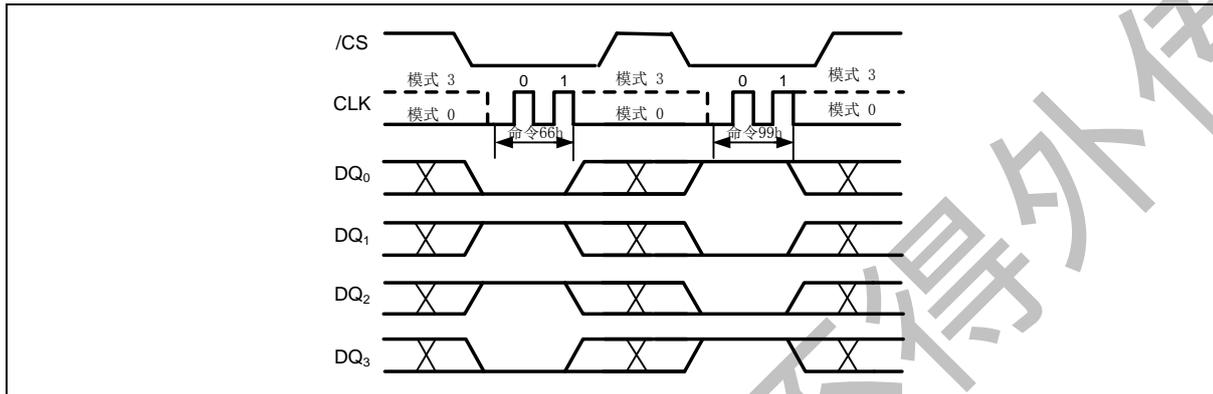


图 4-48 复位使能命令及复位命令序列时序图(QPI 模式)

4.1.8. 上电时序

表 4-11 上电时序及写禁止电压

符号	参数	最小	最大	单位
t_{VSL}	$V_{CC}(\min)$ to CS# low	200		μs
t_{PUW}	允许发送写指令的时延	0.4		ms
V_{WI}	写禁止电压	1	2.5	V

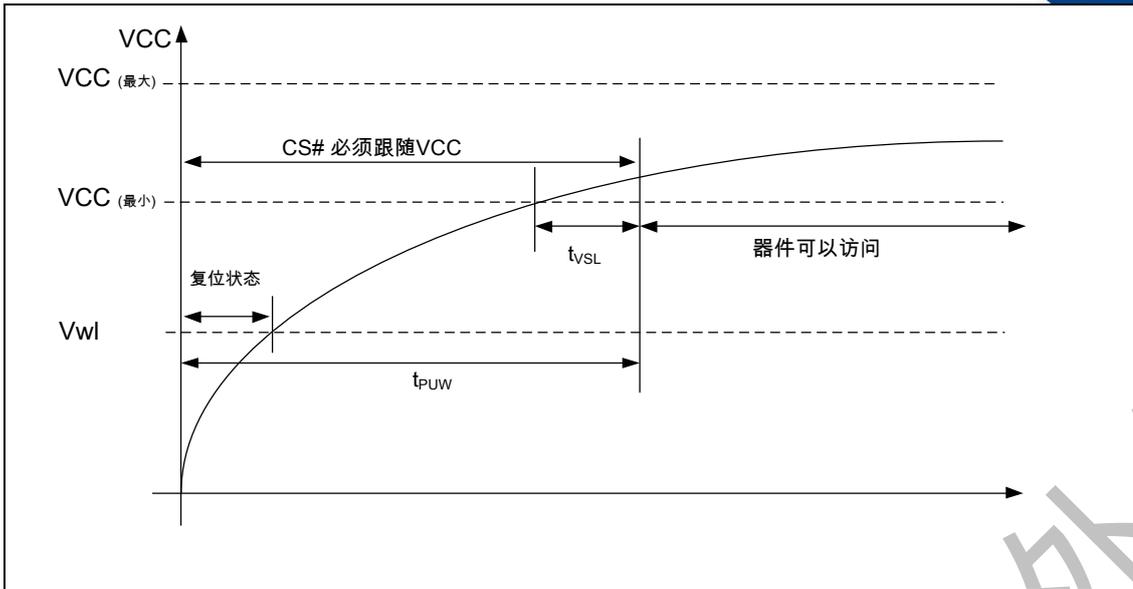


图 4-49 上电时序图

4.2. 引出端管脚定义

4.2.1. CSOP16/CSOP16-L 封装

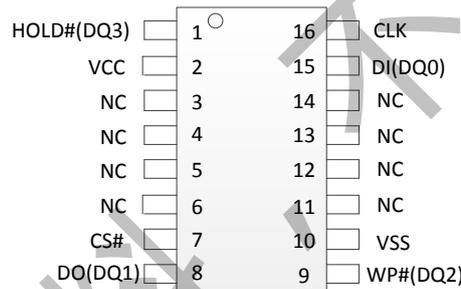


图 4-50 芯片引脚示意图

表 4-12 引出端管脚定义

序号	引脚名称	I/O	引脚功能
1	HOLD# (DQ3)	I	保持(数据输出输出端口 DQ3)
2	VCC	I	电源
7	CS#	I	片选使能
8	DO (DQ1)	O	串行数据输出(数据输出输出端口 DQ1)
9	WP# (DQ2)	I	写保护输入(数据输出输出端口 DQ2)
10	VSS	I	片选使能地
15	DI (DQ0)	I	串行数据输入(数据输出输出端口 DQ0)
16	CLK	I	串行时钟输入
其他	NC	-	无连接

4.2.2. CSOP8/SOP8 封装

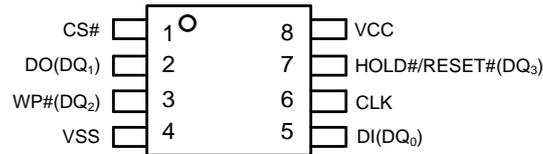


图 4-51 芯片引脚示意图

表 4-13 引出端管脚定义

序号	引脚名称	端口	引脚功能
1	CS#	输入	片选使能
2	DO	输入输出	数据输出（输入输出 DQ1）
3	WP#	输入输出	写保护输入（输入输出 DQ2）
4	VSS	-	低
5	DI	输入输出	数据输入（输入输出 DQ0）
6	CLK	输入	串行时钟输入
7	HOLD#	输入输出	保持（输入输出 DQ3）
8	VCC	-	电源

4.3. 替代产品的国别、公司和产品型号

本产品由本司独立生产，可替代 N25Q128A 的 SOP16、SOP8（208mil）封装的产品。

5 性能指标

● 极限额定参数

表 5-1 极限额定参数表

工作温度	-55℃~+125℃
存储温度	-65℃~+150℃
电源电压（V _{CC} ）	-0.2V~+4.0V

*注：如果外加条件超过“极限额定参数”的额定值，可能会对芯片造成永久性的破坏。

● 电特性

表 5-2 电特性表

特性	符号	条件	极限值		单位	
			最小	最大		
输入漏电流	I_{LI}	$V_{CC}=3.6V$	—	±2	μA	
输出漏电流	I_{LO}	$V_{CC}=3.6V$	—	±2	μA	
待机电流	I_{CC1}	$CS\#=V_{CC}$, $V_{CC}=3.6V$, $V_{IN}=V_{CC}$	—	100	μA	
深度下电电流	I_{CC2}	$CS\#=V_{CC}$, $V_{CC}=3.6V$, $V_{IN}=V_{CC}$	—	20	μA	
读电流	I_{CC3}	$V_{CC}=3.6V$, CLK=0.1V _{CC} /0.9V _{CC} DO 断开	单口	—	20	mA
			双口	—	30	mA
			四口	—	50	mA
页写电流	I_{CC4}	$V_{CC}=3.6V$, $CS\#=V_{CC}$	—	20	mA	
WRSR写电流	I_{CC5}	$V_{CC}=3.6V$, $CS\#=V_{CC}$	—	20	mA	
扇区擦除电流	I_{CC6}	$V_{CC}=3.6V$, $CS\#=V_{CC}$	—	20	mA	

全芯片擦除电流	I_{CC7}	$V_{CC}=3.6V, CS\#=V_{CC}$	—	20	mA
输入低电平电压	V_{IL}	—	-0.5	$0.3V_{CC}$	V
输入高电平电压	V_{IH}	—	$0.8V_{CC}$	$V_{CC}+0.2$	V
输出低电平电压	V_{OL}	$V_{CC}=3.0V, I_{OL}=1.6mA$	—	0.4	V
输出高电平电压	V_{OH}	$V_{CC}=3.0V, I_{OH}=-100\mu A$	$V_{CC}-0.2$	—	V
输入电容	C_{IN}	$f=1.0MHz$, 幅值 100mV, 不带电测试	—	20	pF
输出电容	C_{OUT}	$f=1.0MHz$, 幅值 100mV, 不带电测试	—	20	pF
最高工作频率1	F_R	普通读命令、双口读、四口读、 QPI 模式	—	33	MHz
最高工作频率 2	F_C	快速读、页编程、扇区擦除、全芯 片擦除、深度下电/恢复、写使能、 写禁止、读 SR、写 SR	—	50	MHz
时钟高电平宽度	t_{CH}	见图 6-1	9	—	ns
时钟低电平宽度	t_{CL}	见图 6-1	9	—	ns
CS#有效建立时间	t_{SLCH}	见图 6-2	5	—	ns
CS#有效保持时间	t_{CHSH}	见图 6-2	5	—	ns
CS#无效建立时间	t_{SHCH}	见图 6-2	5	—	ns
CS#无效保持时间	t_{CHSL}	见图 6-2	5	—	ns
CS#高电平宽度	t_{SHSL}	见图 6-2	100	—	ns
输出不使能时间	t_{SHQZ}	见图 6-1	—	15	ns
输出保持时间	t_{CLOX}	见图 6-1	0	—	ns
输入建立时间	t_{DVCH}	见图 6-2	5	—	ns
输入保持时间	t_{CHDX}	见图 6-2	5	—	ns
从CLK到输出有效	t_{CLOV}	见图 6-1	—	15	ns
CS#为低前的写保 护建立时间	t_{WHSL}	见图 6-3	20	—	ns
CS#为低前的写保 护保持时间	t_{SHWL}	见图 6-3	100	—	ns
写状态寄存器时间	t_W	—	—	15	ms
页写时间	t_{PP}	—	—	5	ms
扇区擦除时间	t_{SE}	—	—	3	s
全芯片擦除时间	t_{CE}	—	—	250	s

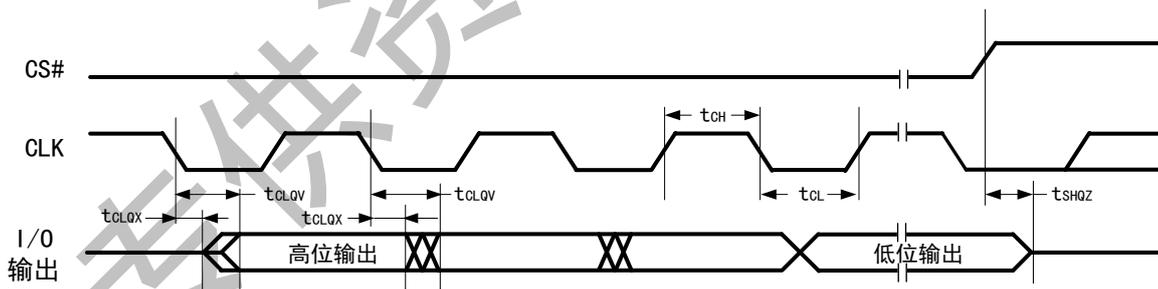


图 5-1 串行

输出时序图

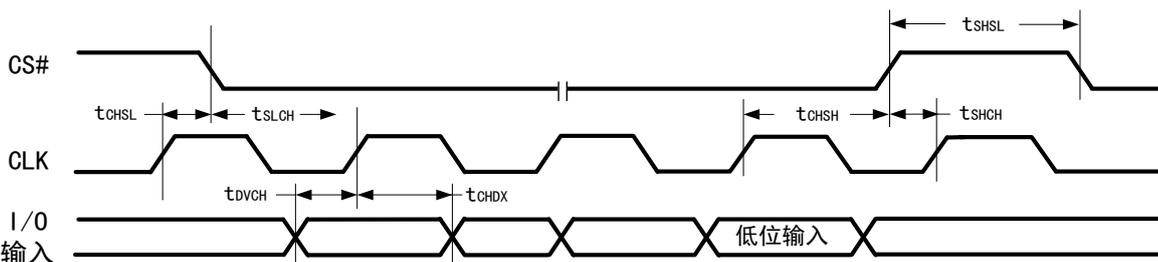
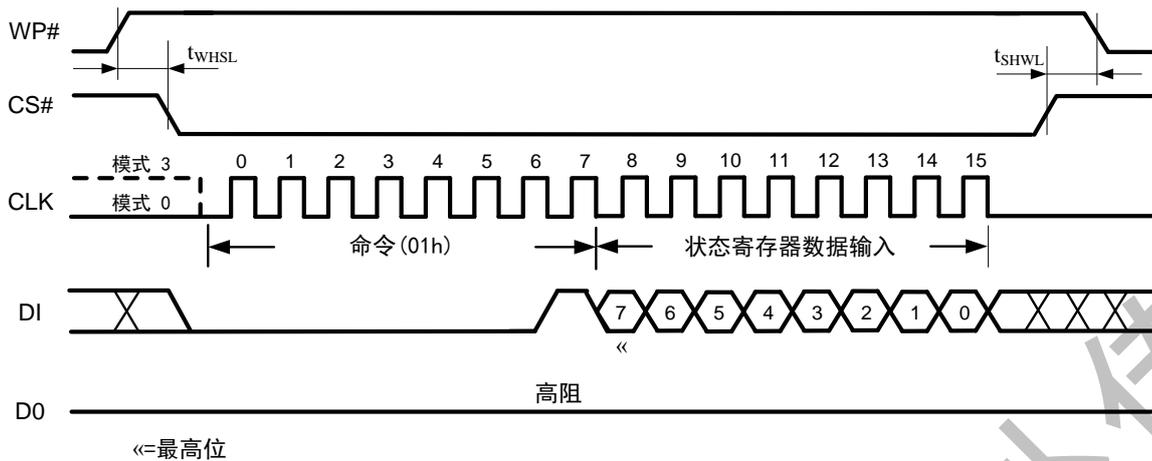


图 5-2 输入

时序图

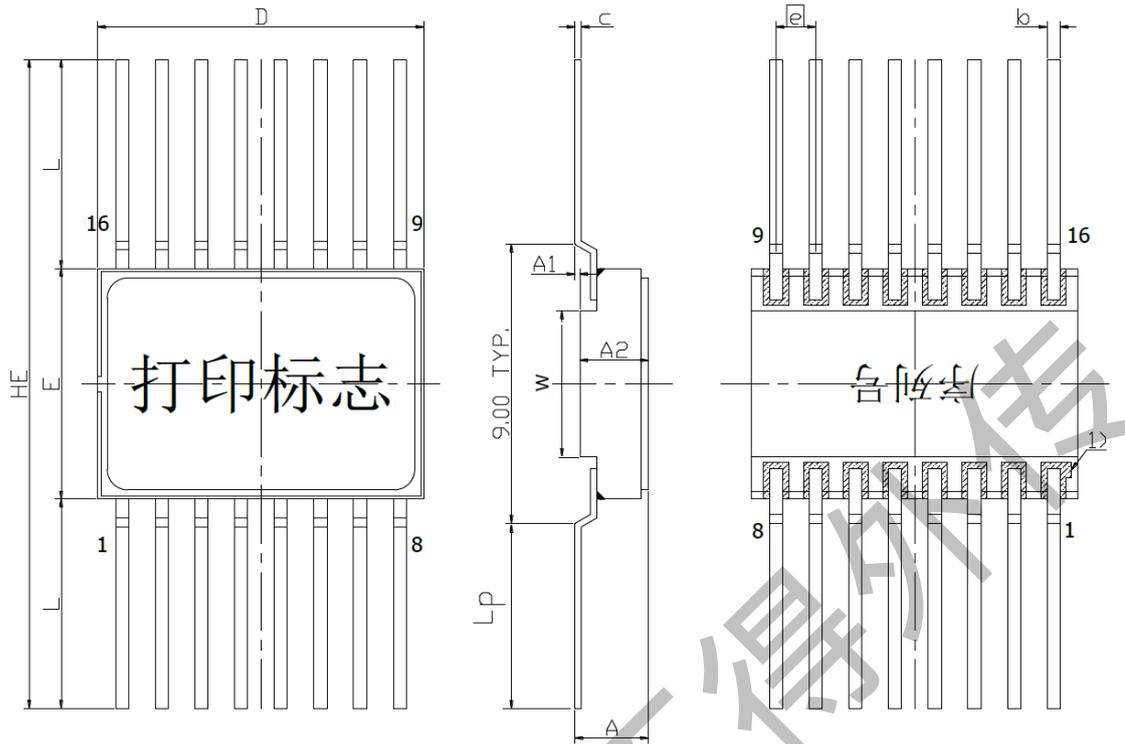


护时序图

6 封装信息

6.1. CSOP16/CSOP16-L

产品封装如下图所示。

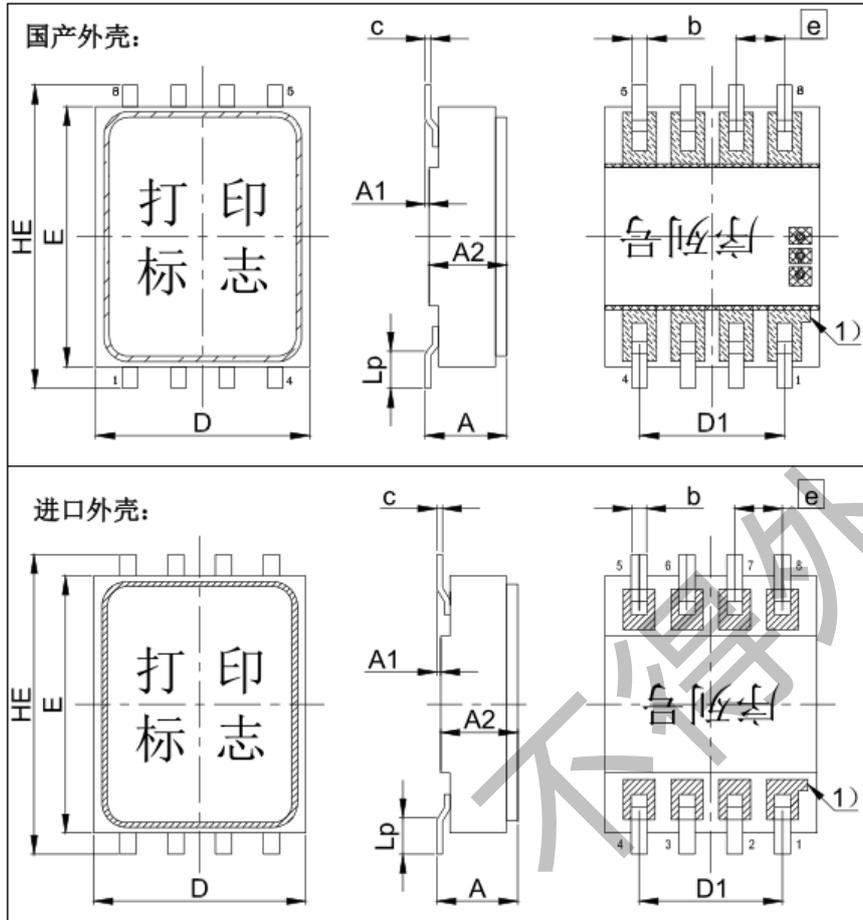


单位：毫米

图 6-1
CSOP16/C
SOP16-L 封
装外形图
6.2. CSOP8

尺寸符号	数 值			
	最小	公称	最大	
A	<u>2.00</u>	—	<u>2.80</u>	
A1	0.00	—	0.30	
A2	<u>2.00</u>	—	<u>2.50</u>	
b	0.37	—	0.47	
c	<u>0.15</u>	—	<u>0.25</u>	
E	7.30	—	7.60	
D	10.30	—	10.60	
e		1.27	—	
HE	长管脚	20.45	—	21.45
	短管脚	10.15	—	10.65
L	长管脚	6.50	—	7.00
Lp	短管脚	<u>0.50</u>	—	<u>0.90</u>
W		4.35	—	5.05

注：LP 适用于 CSOP16，L 适用于 CSOP16-L。

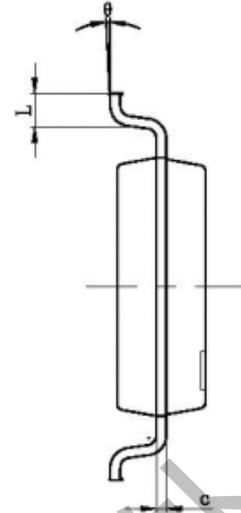
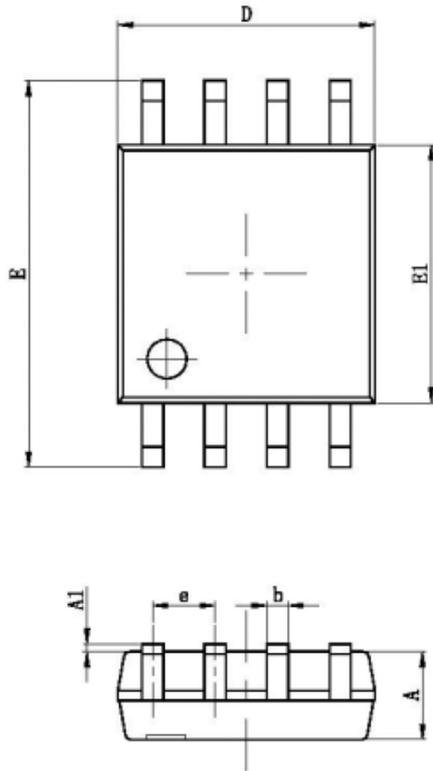


单位：毫米

图 6-2 CSOP8封装外形图 (单位：毫米)

6.3. SOP8(208mil)

尺寸符号	数 值		
	最小	公称	最大
A	—	—	2.56
A1	0.00	—	0.23
A2	1.77	—	2.33
b	0.38	—	0.48
c	0.10	—	0.20
D	5.43	—	5.83
E	6.66	—	7.06
e	—	1.27	—
HE	7.75	—	8.25
Lp	0.68	—	1.18



单位：毫米

尺寸符号	数 值	
	最小	最大
A	-	2.100
A1	0.050	0.250
b	0.350	0.500
c	0.100	0.250
D	5.130	5.330
E1	5.180	5.380
E	7.700	8.100
e	1.270(BSC)	
L	0.500	0.850
θ	0°	8°



7 订购信息和打印标识

7.1. 订购信息

J FM 25F 128A - EXX

质量等级

E = 塑封宽温产品
J = 陶封B级或宽温产品

公司前缀

FM = 上海复旦集团股份有限公司

产品系列

25F = 3.0~3.6V SPI NOR FLASH, 支持四口模式

产品容量

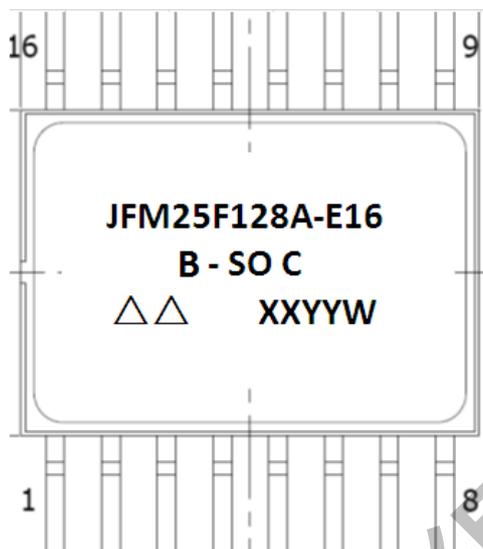
128A = 128M位

封装形式

E8 = 陶瓷CSOP8 - 兼容SOP8 (208mil)
E16 = 陶瓷CSOP16 - 兼容SOP16 (300mil)
无后缀 = JFM前缀为B级CSOP16 - SOP16 (300mil)
EFM前缀为塑封SOP8 (208mil)

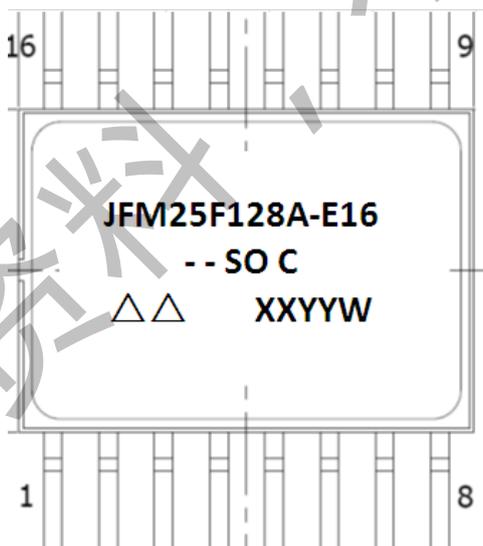
7.2. 打印标识

7.2.1. JFM25F128A (B 级)



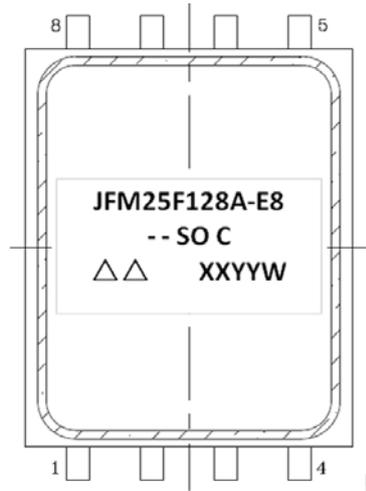
- (1) B 表示 B 级、SO 表示封装类型、C 表示引线镀涂；
- (2) △△表示静电标识；
- (3) XX 表示封装年份、YY 表示封装周号、W 表示封装供方代号。

7.2.2. JFM25F128A-E16



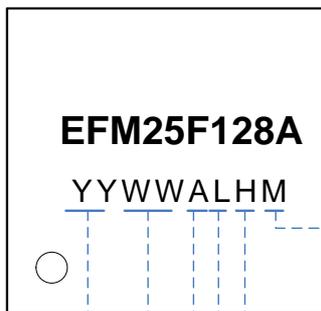
- (1) SO 表示封装类型、C 表示引线镀涂；
- (2) △△表示静电标识；
- (3) XX 表示封装年份、YY 表示封装周号、W 表示封装供方代号。

7.2.3. JFM25F128A-E8



- (1) SO 表示封装类型、C 表示引线镀涂；
- (2) △△表示静电标识；
- (3) XX 表示封装年份、YY 表示封装周号、W 表示封装供方代号。

7.2.4. EFM25F128A



湿敏等级

空白=湿敏等级3

环保等级

G = RoHS Compliant, Halogen-free, Antimony-free

封装批号

封装工厂代码

封装周次

封装年份

8 典型应用线路图

以下给出本产品的一个典型应用原理图：

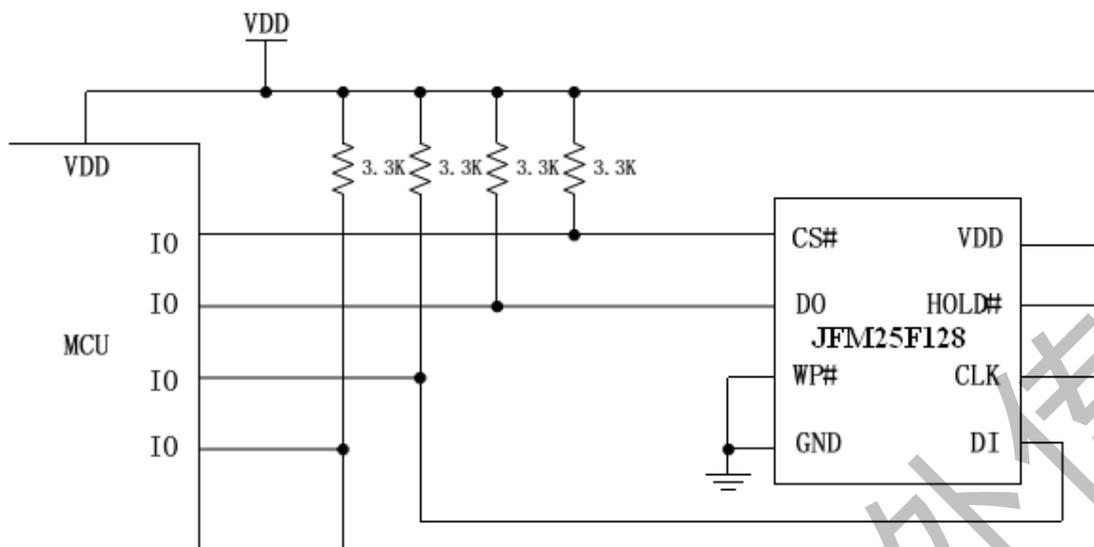


图 8-1 典型应用图

图中省略了 JFM25F128A 的 NC 管脚。

CS#为芯片使能信号，CLK 为时钟信号，DI 为串行输入，DO 为串行输出。

标准 SPI 接口各管脚（CS#、DO、DI、CLK）上拉电阻推荐范围 $1K\Omega \sim 100K\Omega$ 。上拉电阻的阻值越小抗干扰能力越强，但系统动态功耗会增大，实际应用中应按需求确定阻值。当 MCU 内部有上拉电阻且系统对抗干扰要求不是很高时，此处上拉电阻也可省略。对于四口应用，有 MCU 控制 WP#、HOLD#管脚作为数据输入输出。

9 使用注意事项

9.1. 上电流程建议

基于可靠性应用考虑，提高芯片的上电可靠性，建议客户上电流程方案如下：

在上电后，通过读 ID 命令（9FH）检查 ID 是否符合手册要求，如果 ID 检查失败，启动软复位命令（66h+99h），重新对芯片进行复位，等 t_{PUW} 后读 ID 命令检查。

9.2. 四口模式说明

芯片在上电后默认支持四口模式，可通过 38H 命令进入 QPI 模式。在应用四口模式前建议先检查状态寄存器 S9 位（QE 位）状态，要求 QE=1。通过写状态寄存器命令可以改写，参见 4.1.8.7 章节。

9.3. WP#、HOLD#管脚功能说明

芯片在上电后默认支持四口模式，不支持 WP 保护、HOLD 功能。如应用需要启动相应功能，需确保 QE 位（状态寄存器 S9 位）为 0。通过写状态寄存器命令可以改写，参见 4.1.8.7 章节。

9.4. 擦写可靠性建议

芯片 Flash 阵列采用连续 8 扇区共阱的方式排列，即根据地址 $A\langle 23:19 \rangle$ 分为 32 个 Group，每个 Group 包含 8 个扇区（有效地址为 $A\langle 18:16 \rangle$ ）。

芯片的擦除、编程操作对于同 Group 的其他扇区存在干扰效应，影响数据的可靠性。

为了提高数据存储的可靠性，建议只读的数据和频繁擦写的数据不要放置同一个 Group 内。如果必须把只读的数据和频繁擦写的数据放置同一个 Group 对，建议 Group 内所有扇区的累计擦

写次数不超过 1 万次，超过 1 万次后需刷新只读数据（重新擦除、写入数据）。

9.5. 编程、擦除操作建议

芯片编程、擦除过程中无法接受除读 SR、软复位以外的其他指令，用户在编程、擦除操作时，需确认操作结束后才能执行后续指令。

必须使用读状态寄存器（WIP 位）的查询方式确认操作是否进行、结束。当执行命令后，读状态寄存器，确认 WIP=1 时，说明命令已经执行（要求第一次查询需在 CS#片选信号拉高后 4us 内完成）；继续对状态寄存器 WIP=0 时，说明操作已经结束。

编程、擦除操作结束后，回读数据确认操作是否正确。

建议流程如下：

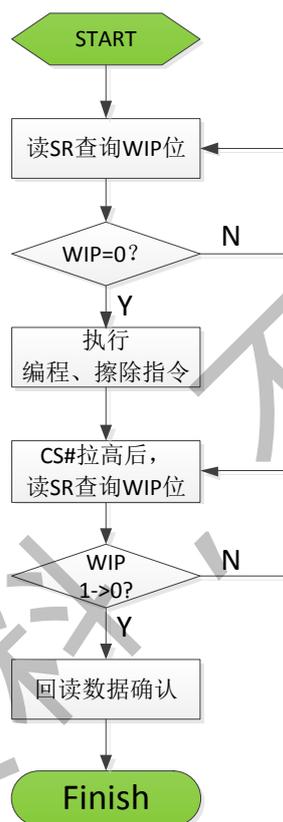


图 9-1 编程、擦除的建议操作流程

9.6. 数据可靠性建议

由于器件内部没有采用 ECC 纠错，考虑到 NOR FLASH 可能用于长期存储数据或程序的应用场景，建议采用双备份或外部 ECC 纠错方式，提高可靠性。

9.7. 湿敏器件应用注意事项

由于 EFM25F128A 是湿敏塑封器件，因此应参照相应等级湿敏器件的操作要求进行。比如等级为 MSL3 的器件在拆除包装后超过 168 小时再上板，要在上板前进行 125+5/-0°C 下烘烤 24 小时后再上板。

9.8. 绝对最大额定值

电源电压 (VCC)	-0.2V~4.0V
其他管脚电压.....	-0.5V~(VCC+0.2)V
引线耐焊接温度 (Th) (10s)	245°C (10s)
贮存温度(Tstg).....	-65°C~150°C



9.9. 使用操作规程

本产品属于 CMOS 集成电路。所有 MOS 集成电路都有可能遭受静电损害（ESD）。由于 CMOS 电路的输入阻抗很高，而输入电容又很小，当不太强的静电加在栅极上时，其电场强度将超过 105V/cm。这样强的电场极易造成栅极击穿，导致永久性损坏。因此防止静电对保护 CMOS 集成电路是很重要的，要求在使用时注意以下几点：

➤ 使用操作规程：

a、人体能感应出几十伏的交流电压，人衣服的摩擦也会产生上千伏的静电，故尽量不要用手接触 CMOS 电路的引脚。

b、焊接时宜使用 20W 内热式电烙铁，电烙铁外壳应接地。为安全起见，也可先拔下电烙铁插头，利用电烙铁余热进行焊接。焊接的时间不要超过 5 秒。

c、长期不使用的 CMOS 集成电路，应用锡纸将全部引脚短路后包装存放，待使用时再拆除包装。

d、更换集成电路时应先切断电源。

e、所有不使用的输入端不能悬空，应按工作性能的要求接电源或接地。

f、使用的仪器及工具应良好地接地。

➤ 电源极性不得接反，否则将会导致 CMOS 集成电路损坏。使用 IC 插座时，集成电路引脚的顺序不得插反。

➤ CMOS 集成电路输出端不允许短路，包括不允许对电源和对地短接。

➤ 在 CMOS 集成电路尚未接通电源时，不允许将输入信号加到电路的输入端，必须在加电源的情况下再接通外信号电源，断开时应先关断外信号电源。

➤ 接线时，外围元件应尽量靠近所连引脚，引线应尽量短捷。避免使用平行的长引线，以防引入较大的分布电容形成振荡。

9.10. 安全保护装置

➤ 所有 CMOS 和 NMOS 集成电路应当放置在接地良好的工作台上，鉴于工作人员也能对工作台面产生静电放电，所以工作人员在操作器件之前自身必须先接地，为此建议工作人员要用牢固的导电带将手腕或肘部与工作台表面连接良好。

➤ 冷冻室要用二氧化碳制冷，并且要放置隔板，而器件必须放在导电材料的容器内。

➤ 需要扳直外引线 and 用手工焊接时，要采用手腕接地的措施，焊料罐也要接地。

➤ 波峰焊时要采用下面措施：

a、波峰焊机的焊料罐和传送带系统必须接真地。

b、工作台采用导电的顶盖遮盖，要接真地。

c、工作人员必须按照预防准则执行。

d、完成的工件要放到抗静电容器中，优先送到下一道工序去。

➤ 清洗印刷电路板要采用下列措施：

a、蒸气去油剂和筐筐必须接真地，工作人员同样要接地。

b、不准使用刷子和喷雾器清洗印刷电路板。

c、从清洗筐中拿出来的工件要立即放入蒸汽去油剂中。

d、只有在工件接地良好或在工件上采用静电消除器后才允许使用高速空气和溶剂。

➤ 必须有生产线监督者的允许才能使用静电监测仪。

➤ 在通电状态时不准插入或拔出集成电路，绝对应当按下列程序操作：

a、插上集成电路或印刷电路板后才通电。

b、断电后才能拔出集成电路或印刷电路板。

➤ 操作人员使用棉织品手套而不要用尼龙手套或橡胶手套。



- 在工作区，禁止使用地毯。
- 除非绝对必要外，都不准工作人员触摸 CMOS 或 NMOS 器件的引线端子。

9.11. 运输与储存

尼龙或其它易产生静电的材料不允许与 CMOS 和 NMOS 集成电路接触。

所有 CMOS 和 NMOS 集成电路的储存和运输过程必须采用抗静电材料做成的容器，而不能按常规将器件插入塑料或放在普通塑料的托盘内，直到准备使用时才能从抗静电材料容器中取出来。

在自动化操作过程中，由于器件的运动，传送带的运动和印刷电路板的运动可能会产生很高的静电电压，因此要在车间内使用电离空气鼓风机和增湿机使室内相对湿度在 35% 以上，凡是能和集成电路接触的设备顶盖、底部、侧面部分均要采用接地的金属或其它导电材料。

9.12. 开箱与检查

- ✓ 开箱前请务必确定下列事项
 - a. 本公司为了环保特别使用回收纸箱包装
 - b. 本电路采用合适导管包装，或者采用小型防静电材料盒包装
 - c. 先将填充物取出，再将承托电路的包装小心移出
 - d. 注意任何会导致损坏之外物
- ✓ 检查下列物件是否齐全
 - a. 电路及外部包装盒（管）
 - b. 合格证
 - c. 产品质量说明书

9.13. 质量保证和售后服务

本产品售出两年内，如果用户在电路焊接前经测试发现失效，公司提供免费调换。两年后公司不负责调换。

接到用户有关产品质量问题投诉，公司于 24 小时内提供反应。

10 常规故障及处理方法

电路出现故障，一般采用替换处理。

11 研制生产单位

邮政编码：200433

通讯地址：上海市杨浦区国泰路 127 号 4 号楼

联系电话：13917396191

传真：021-65659115

网址：www.fmsh.com

联系人：王建峰

12 版本

版本	日期	页数	描述
1.0	2017.8	55	初稿
2.0	2018.3	56	增加注意事项, 章节 9.1、9.2
3.0	2018.5	55	1.增加注意事项, 章节 9.3~9.5 2.修正特性描述笔误
4.0	2019.7	57	1. 更新产品特性 2. 更新 ID 表 3. 增加 4K 扇区命令支持 4. 更新产品实物图 5. 增加长管脚封装尺寸标注 6. 增加短管脚封装尺寸图 7. 增加管脚二次成型图
5.0	2021.5	57	1. 增加 EFM25F128A、JFM25F128A-E8、JFM25F128A-E16 相关质量等级、封装、标识等信息 2. 增加章节 9.6 数据可靠性建议 3. 增加章节 9.7 湿敏器件应用注意事项 4. 删除二次成型相关说明
5.1	2021.11	52	1. 修改 CSOP16 封装的个别尺寸公差, 包括 A、A2、c、Lp, 增加用于长管脚封装的 L 标识